

國立臺灣師範大學科技與工程學院電機工程學系

碩士論文

Department of Electrical Engineering  
College of Technology and Engineering  
National Taiwan Normal University  
Master's Thesis

積體電路中電感之靜電放電研究

Research on Electrostatic Discharge in Inductors of Integrated  
Circuits



李柏諺

Bo-Yan Li

指導教授：林群祐 博士

Advisor: Chun-Yu, Lin, Ph.D.

中華民國 113 年 2 月

February 2024

## Acknowledgment

在這幾年的碩士生涯中，首先最需要感謝的是指導教授林群祐博士。在這段悉心的指導歲月中，引領我進入靜電放電防護可靠度的研究領域，並教導了我正確的研究方法，培養了我在這方面的基本能力。老師在碩士班期間給予的各方面協助，使我受益良多，增強了我的能力，讓我能夠更有信心邁向人生的下一階段。

再來要感謝實驗室的學長、同學、學弟等，這邊要特別感謝張群榮學弟在我還不熟悉實驗室，耐心的教導我實驗如何操作，並在我有研究方面的問題時幫我解答。再來要感謝林健群學長在碩士班生涯中的幫助，在我有困難或疑問時提出幫助，並會主動與我聊天，讓枯燥的實驗生活中至少不孤單。

接著要感謝我的父母，在研究生期間成為我堅實的後盾，讓我能毫無顧慮的專注在碩生班的研究，有你們的支持我才能使我堅持走過這段日子。

還要感謝張為翔、游皓宇、吳明翰、潘信榮、王鏡晰、柯冠州 這些朋友們在背後給予的支持與鼓勵，有你們陪伴的日子，讓我能更多勇氣可以面對未來的挑戰。

在此特別感謝國家實驗研究院台灣半導體研究中心以及國立陽明交通大學，分別為本研究提供高頻相關的測量儀器和靜電放電防護相關的測量儀器。

要謝的人太多，都是有你們的幫忙，才有如今的我，給予我幫忙，讓我能完成人生中重要的大事，希望這份緣份能依直保持下去。

# 積體電路中電感之靜電放電研究

學生：李柏諺

指導教授：林群祐 博士

國立臺灣師範大學電機工程學系碩士班

## 摘要

本論文旨在研究積體電路中不同尺寸的電感對靜電放電耐受能力差異的影響以及對電感進行多次轟擊的實驗，電感採用三種不同的金屬寬度分別為， $1.5\mu\text{m}$ 、 $3\mu\text{m}$ 以及 $6\mu\text{m}$ ，其中多次轟擊實驗採用低於元件耐受度的電壓分別了進行1次、100次以及2000次的轟擊。上述兩種實驗的結果都以漏電的變化和高頻特性的偏移作為判定損壞的標準，以不同的驗證方法來評估電感的耐受度。為了進一步確定電感作為保護元件的性能，晶片上添加了低雜訊放大器作為內部電路，以測試電感在實際電路中所能提供的保護效能。綜合以上實驗結果顯示出不同電感間的耐受度，與其金屬寬度的增加並非線性關係，而不同的耐受度判斷方法檢驗出電感耐受度相似，可得出實驗結果的準確性。

本論文中的所有電路及元件皆使用 $0.18\mu\text{m}$  CMOS製程實現。這些電路使用傳輸線觸波產生器系統、人體放電模式儀器透過實驗分析與高頻量測實驗交叉對比結果，並對此結果進一步的分析與探討。

關鍵字：靜電放電耐受度，電感，高頻電路

# Research on Electrostatic Discharge in Inductors of Integrated Circuits

Student : Bo-Yan Li

Advisor : Dr. Chun-Yu Lin

Department of Electrical Engineering  
National Taiwan Normal University

## Abstract

This research investigates the impact of inductor size on electrostatic discharge (ESD) robustness in integrated circuits, including the effects of subjecting the inductors to multiple zaps. Fabricated with metal widths of  $1.5\mu\text{m}$ ,  $3\mu\text{m}$ , and  $6\mu\text{m}$ , the experiments apply voltages below the component's robustness for 1, 100, and 2000 zaps. Results are assessed based on changes in leakage current and high-frequency characteristics. Various validation methods evaluate inductor robustness. To confirm their role as protective components, low-noise amplifiers (LNA) integrated into the chip test efficiency in practical circuitry. Findings show non-linear robustness with metal width increase, validated by consistent assessment methods, confirming experimental accuracy.

All circuits and components in this thesis were implemented using a  $0.18\mu\text{m}$  CMOS process. These circuits were subjected to experimental analysis using transmission line pulse generator systems and human body discharge mode instruments, with results cross-compared to high-frequency measurements. Further analysis and discussion were conducted based on these results.

Keywords: electrostatic discharge (ESD), inductor, high-frequency circuits