



(12) 发明专利

(10) 授权公告号 CN 101192379 B

(45) 授权公告日 2011. 01. 19

(21) 申请号 200610149600. X

CN 1396656 A, 2003. 02. 12, 全文.

(22) 申请日 2006. 11. 23

CN 1501757 A, 2004. 06. 02, 说明书第 3 页第 12 行-19 行、附图 3.

(73) 专利权人 中华映管股份有限公司

CN 1649110 A, 2005. 08. 03, 全文.

地址 中国台湾台北市中山北路三段二十二号

JP 特开 2002-90424 A, 2002. 03. 27, 全文.

JP 特开平 9-171167 A, 1997. 06. 30, 全文.

(72) 发明人 柯明道 邓至刚

审查员 周希

(74) 专利代理机构 上海专利商标事务所有限公司 31100

代理人 陈亮

(51) Int. Cl.

G09G 3/36 (2006. 01)

G09G 3/20 (2006. 01)

G02F 1/133 (2006. 01)

(56) 对比文件

CN 1766722 A, 2006. 05. 03, 说明书第 8 页第 4 行-第 9 页第 18 行、附图 2.

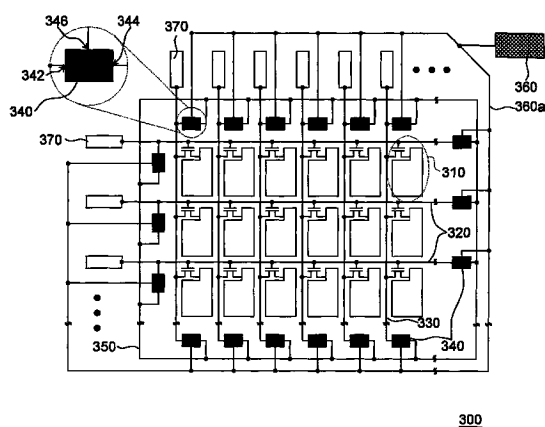
权利要求书 2 页 说明书 8 页 附图 10 页

(54) 发明名称

具有静电放电防护能力的主动元件阵列基板

(57) 摘要

本发明公开了一种具有静电放电防护能力的主动元件阵列基板,包括多个像素单元、多条扫描线、多条数据线、多个静电防护元件、一防护环以及一静电偏压产生单元。每个像素单元是电性连接至对应的扫描线及数据线,而每个静电防护元件具有一第一连接端、一第二连接端、一第三连接端,其中第一连接端会电性连接至对应的扫描线及数据线其中之一,而第二连接端会电性连接至防护环,且第三连接端会电性连接至静电偏压产生单元。其中静电偏压产生单元包括分压控制元件,而分压控制元件具有结点端,结点端会与每一该些静电防护元件的第三连接端电性连接;以及反向器,其电性连接于结点端与每一该些静电防护元件的第三连接端之间。



300

1. 一种主动元件阵列基板,包括:

多条扫描线及多条数据线;

多个像素单元,其分别电性连接至对应的该扫描线及该数据线;

多个静电防护元件,每一该些静电防护元件具有一第一连接端、一第二连接端及一第三连接端,且该第一连接端会电性连接至对应的该扫描线及该数据线其中之一,其中该静电防护元件包括一 P 型晶体管、一 N 型晶体管或其组合;

一防护环,每一该些静电防护元件的该第二连接端会电性连接至该防护环;以及

一静电偏压产生单元,其与每一该些静电防护元件的第三连接端电性连接;

其中,当静电放电发生时,该静电偏压产生单元会感测静电并提供一分压至该些静电防护元件,以开启该些静电防护元件,使静电电流传导至该防护环,

其中该静电偏压产生单元包括一分压控制元件,而该分压控制元件具有一结点端,该结点端会与每一该些静电防护元件的第三连接端电性连接;以及一反向器,其电性连接于该结点端与每一该些静电防护元件的第三连接端之间。

2. 如权利要求 1 所述的主动元件阵列基板,其特征在于,该分压控制元件包括顺向串联的至少一二极管以及与该二极管串联的一电阻。

3. 如权利要求 1 所述的主动元件阵列基板,其特征在于,该分压控制元件包括至少一晶体管以及与该晶体管其中之一电性连接的一电阻,而该晶体管的源极会电性连接至相邻晶体管的漏极,且该晶体管的栅极会电性连接至自身的源极及漏极其中之一。

4. 如权利要求 1 所述的主动元件阵列基板,其特征在于,该分压控制元件包括串联的至少一电阻。

5. 如权利要求 1 所述的主动元件阵列基板,其特征在于,该静电防护元件还包括二个电阻,而该二个电阻是分别电性连接于该第一连接端与该第三连接端之间以及该第二连接端与该第三连接端之间。

6. 如权利要求 1 所述的主动元件阵列基板,其特征在于,该静电防护元件还包括二个电容,而该二个电容是分别电性连接于该第一连接端与该第三连接端之间以及该第二连接端与该第三连接端之间。

7. 如权利要求 1 所述的主动元件阵列基板,其特征在于,每一该些静电防护元件还包括一第四连接端,其电性连接于该静电偏压产生单元。

8. 如权利要求 7 所述的主动元件阵列基板,其特征在于,该静电防护元件包括一传输栅晶体管。

9. 一种主动元件阵列基板,包括:

多条扫描线及多条数据线;

多个像素单元,其分别电性连接至对应的该扫描线及该数据线;

多个静电防护元件,每一该些静电防护元件具有一第一连接端、一第二连接端及一第三连接端,且该第一连接端会电性连接至对应的该扫描线及该数据线其中之一,其中该静电防护元件包括一 P 型晶体管、一 N 型晶体管或其组合,其中该静电防护元件还包括二个电阻,而该二个电阻是分别电性连接于该第一连接端与该第三连接端之间以及该第二连接端与该第三连接端之间;

一防护环,每一该些静电防护元件的该第二连接端会电性连接至该防护环;以及

一静电偏压产生单元,其与每一该些静电防护元件的第三连接端电性连接;

其中,当静电放电发生时,该静电偏压产生单元会感测静电并提供一分压至该些静电防护元件,以开启该些静电防护元件,使静电电流传导至该防护环,

其中该静电偏压产生单元包括一分压控制元件,而该分压控制元件具有一结点端,该结点端会与每一该些静电防护元件的第三连接端电性连接。

10. 一种主动元件阵列基板,包括:

多条扫描线及多条数据线;

多个像素单元,其分别电性连接至对应的该扫描线及该数据线;

多个静电防护元件,每一该些静电防护元件具有一第一连接端、一第二连接端及一第三连接端,且该第一连接端会电性连接至对应的该扫描线及该数据线其中之一,其中该静电防护元件包括一P型晶体管、一N型晶体管或其组合,其中该静电防护元件还包括二个电容,而该二个电容是分别电性连接于该第一连接端与该第三连接端之间以及该第二连接端与该第三连接端之间;

一防护环,每一该些静电防护元件的该第二连接端会电性连接至该防护环;以及

一静电偏压产生单元,其与每一该些静电防护元件的第三连接端电性连接;

其中,当静电放电发生时,该静电偏压产生单元会感测静电并提供一分压至该些静电防护元件,以开启该些静电防护元件,使静电电流传导至该防护环,

其中该静电偏压产生单元包括一分压控制元件,而该分压控制元件具有一结点端,该结点端会与每一该些静电防护元件的第三连接端电性连接。

11. 一种主动元件阵列基板,包括:

多条扫描线及多条数据线;

多个像素单元,其分别电性连接至对应的该扫描线及该数据线;

多个静电防护元件,每一该些静电防护元件具有一第一连接端、一第二连接端及一第三连接端,且该第一连接端会电性连接至对应的该扫描线及该数据线其中之一;

一防护环,每一该些静电防护元件的该第二连接端会电性连接至该防护环;以及

一静电偏压产生单元,其与每一该些静电防护元件的第三连接端电性连接;

其中,当静电放电发生时,该静电偏压产生单元会感测静电并提供一分压至该些静电防护元件,以开启该些静电防护元件,使静电电流传导至该防护环,

其中,该静电偏压产生单元包括一分压控制元件以及一反向器,而该分压控制元件具有一结点端,该结点端会与每一该些静电防护元件的第三连接端以及该反向器的输入端电性连接,且该反向器的输出端会与每一该些静电防护元件的第四连接端电性连接。

12. 如权利要求11所述的主动元件阵列基板,其特征在于,该分压控制元件包括顺向串联的至少一二极管以及与二二极管串联的一电阻。

13. 如权利要求11所述的主动元件阵列基板,其特征在于,该分压控制元件包括至少一晶体管以及与该晶体管电性连接的一电阻,而该晶体管的源极会电性连接至相邻晶体管的漏极,且该晶体管的栅极电性连接至源极及漏极其中之一。

14. 如权利要求11所述的主动元件阵列基板,其特征在于,该分压控制元件包括串联的至少一电阻。

具有静电放电防护能力的主动元件阵列基板

技术领域

[0001] 本发明是有关于一种主动元件阵列基板,且特别是有关于一种具有静电放电(Electrostatic Discharge, ESD)保护电路的主动元件阵列基板。

背景技术

[0002] 随着现代视讯技术的进步,液晶显示装置已被大量地使用于手机、笔记本电脑、个人电脑及个人数字助理等消费性电子产品的显示屏幕上。一般而言,液晶显示装置包括主动元件阵列基板、彩色滤光基板以及液晶层,其中主动元件阵列基板是与彩色滤光基板对向组装,而液晶层是位于主动元件阵列基板及彩色滤光基板之间。通过主动元件阵列基板中各个主动元件调变液晶层的液晶分子的指向,即可调整光束强度以显示出影像。

[0003] 然而,在制作液晶显示装置的过程中,不论是制造设备、操作人员以及主动元件阵列基板本身都可能会累积许多静电荷。因此,当主动元件阵列基板在制造过程中接触到制造设备、操作人员或其他物体时,都很有可能引发静电放电的现象。由于主动元件阵列基板上的线路与元件都非常精细,因此只要稍有静电放电的现象产生,就很容易产生整个液晶显示装置需报废的后果。为解决静电放电现象造成液晶显示装置损坏的问题,一般会在主动元件阵列基板上设计静电放电保护电路。

[0004] 图1为现有的一种主动元件阵列基板的示意图。请参考图1,现有的主动元件阵列基板100包括多个像素单元110、多条扫描线120、多条数据线130、多个接垫(pad)140、多个背向连接二极管(back-to-back diode)150以及一防护环(short ring)160。每个像素单元110包括一主动元件112及一像素电极114,而这些阵列排列的像素单元110是分别电性连接至对应的扫描线120及数据线130。每条扫描线120或数据线130的一端是电性连接至对应的接垫140,且这些接垫140是经由对应的背向连接二极管150而电性连接到防护环160。

[0005] 此背向连接二极管150的开启电压(turn-on voltage)大约为一个二极管的顺向偏压(forward-biased voltage)再加上一个二极管的逆向偏压(reveries-biased voltage),因此当静电放电事件发生在主动元件阵列基板100上时,通常静电放电电压会大于背向连接二极管150的开启电压,而使此作为静电放电保护元件(ESD protection element)的背向连接二极管150导通。如此,静电放电电荷即可透过此背向连接二极管150,经由防护环160而快速传导到主动元件阵列基板100上的最低电位部位,并中和这些静电放电电荷,以避免面板内部的像素单元110遭受静电放电的破坏。另一方面,在点亮主动元件阵列基板100测试的条件下,由于主动元件阵列基板100的工作电压不会超过背向连接二极管150的开启电压,所以接垫140与防护环160之间可视为开路的状态,也即扫描线120和数据线130之间的操作信号不会互相影响,因此可以使像素单元110能显示相对的色彩电位,主动元件阵列基板100工作正常。

[0006] 为了使背向连接二极管150不至于产生太大的漏电流,进而影响扫描线120和数据线130之间的操作信号,所以必须让背向连接二极管150的开启电压越大越好,降低对主

动元件阵列基板 100 正常工作的影响。然而,若是设计加大背向连接二极管 150 的开启电压,也代表当主动元件阵列基板 100 在遭受到外界或内部产生的静电放电事件时,作为静电放电保护元件的背向连接二极管 150 尚未开启疏导静电放电电荷,这些静电放电电荷就已经对像素单元 110 造成破坏。所以如何去设计此背向连接二极管 150 的开启电压是一门学问。

[0007] 当完成主动元件阵列基板 100 制程后,有时候会为了省电考量,而将每个接垫 140 与连接像素单元 110 间的防护环 160 切断,以进行后续的产品组装。然而在后续的组装过程中,主动元件阵列基板 100 仍会遭受到外界或是内部静电放电的损坏,因此在主动元件阵列基板 100 尚未组装完成前,切断防护环 160 这样的作法适不适宜的。

[0008] 图 2 为现有的另一种主动元件阵列基板的示意图。请参考图 2,现有的主动元件阵列基板 200 包括多个像素单元 210、多条扫描线 220、多条数据线 230、多个接垫 240、多个双向顺向二极管 (bi-forward diode) 250、一第一防护环 260、一第二防护环 270 以及一电源控制电路 (power control circuit) 280。这些阵列排列的像素单元 210 是分别电性连接至对应的扫描线 220 及数据线 230,而每条扫描线 220 或数据线 230 的一端是电性连接至对应的接垫 240。此外,每个双向顺向二极管 250 包括两个二极管 250a、250b,而这些接垫 240 是经由对应的二极管 250a 而电性连接到第一防护环 260,并经由对应的二极管 250b 而电性连接到第二防护环 270。另外,电源控制电路 280 是电性连接至第一防护环 260 与第二防护环 270。

[0009] 当静电放电事件发生时,此时电源供应器 290 的三个电压电位均为 0V。当外界注入或内部累积的静电放电电荷,可透过二极管 250a 或 250b 传导至第一防护环 260,再经过电源控制电路 280 和第二防护环 270,而快速传导到主动元件阵列基板 200 上的最低电位部位,并中和这些静电放电电荷,以避免主动元件阵列基板 200 内部的像素单元 210 遭受静电放电的破坏。另一方面在点亮主动元件阵列基板 200 测试的条件下,也就是当主动元件阵列基板 200 的电源供应器 290 接上一高电压电位 V_{dd} 、一中电压电位 V_m 及一低电压电位 V_{ss} 操作时,其中电源控制电路 280 也会连接到这三个电压电位,使得第一防护环 260 保持在高电压电位 V_{dd} ,第二防护环 270 保持在低电压电位 V_{ss} 。由于主动元件阵列基板 200 进行的输入电压信号电位均介于高电压电位 V_{dd} 和低电压电位 V_{ss} 之间,因此每个二极管 250a 和 250b 均是处于逆向偏压的状态,而使得每个接垫 240 经过第一与第二防护环 260,270 连接之间可视为开路的状态,也即扫描线 220 和数据线 230 之间的操作信号不会互相影响,因此可以使像素单元 210 能显示相对的色彩电位,主动元件阵列基板 200 工作正常。

[0010] 而在此现有技术中,在后续的组装过程中,也会切断第一与第二防护环 260,270,因此主动元件阵列基板 200 仍会遭受到外界或是内部静电放电的损坏,因此在主动元件阵列基板 200 尚未组装完成前,切断第一与第二防护环 260,270 这样的作法是不适宜的。

发明内容

[0011] 有鉴于此,本发明的目的是提供一种具有静电放电防护能力的主动元件阵列基板,其相较于传统主动元件阵列基板具有较佳静电放电防护效果。

[0012] 本发明提供了一种主动元件阵列基板,包括:多条扫描线及多条数据线;多个像素单元,其分别电性连接至对应的该扫描线及该数据线;多个静电防护元件,每一该些静电

防护元件具有一第一连接端、一第二连接端及一第三连接端,且该第一连接端会电性连接至对应的该扫描线及该数据线其中之一,其中该静电防护元件包括一P型晶体管、一N型晶体管或其组合;一防护环,每一该些静电防护元件的该第二连接端会电性连接至该防护环;以及一静电偏压产生单元,其与每一该些静电防护元件的第三连接端电性连接。其中,当静电放电发生时,该静电偏压产生单元会感测静电并提供一分压至该些静电防护元件,以开启该些静电防护元件,使静电电流传导至该防护环。其中该静电偏压产生单元包括一分压控制元件,而该分压控制元件具有一结点端,该结点端会与每一该些静电防护元件的第三连接端电性连接;以及一反向器,其电性连接于该结点端与每一该些静电防护元件的第三连接端之间。

[0013] 本发明还提供了一种主动元件阵列基板,包括:多条扫描线及多条数据线;多个像素单元,其分别电性连接至对应的该扫描线及该数据线;多个静电防护元件,每一该些静电防护元件具有一第一连接端、一第二连接端及一第三连接端,且该第一连接端会电性连接至对应的该扫描线及该数据线其中之一,其中该静电防护元件包括一P型晶体管、一N型晶体管或其组合,其中该静电防护元件还包括二个电阻,而该二个电阻是分别电性连接于该第一连接端与该第三连接端之间以及该第二连接端与该第三连接端之间;一防护环,每一该些静电防护元件的该第二连接端会电性连接至该防护环;以及一静电偏压产生单元,其与每一该些静电防护元件的第三连接端电性连接;其中,当静电放电发生时,该静电偏压产生单元会感测静电并提供一分压至该些静电防护元件,以开启该些静电防护元件,使静电电流传导至该防护环,其中该静电偏压产生单元包括一分压控制元件,而该分压控制元件具有一结点端,该结点端会与每一该些静电防护元件的第三连接端电性连接。

[0014] 本发明还提供了一种主动元件阵列基板,包括:多条扫描线及多条数据线;多个像素单元,其分别电性连接至对应的该扫描线及该数据线;多个静电防护元件,每一该些静电防护元件具有一第一连接端、一第二连接端及一第三连接端,且该第一连接端会电性连接至对应的该扫描线及该数据线其中之一,其中该静电防护元件包括一P型晶体管、一N型晶体管或其组合,其中该静电防护元件还包括二个电容,而该二个电容是分别电性连接于该第一连接端与该第三连接端之间以及该第二连接端与该第三连接端之间;一防护环,每一该些静电防护元件的该第二连接端会电性连接至该防护环;以及一静电偏压产生单元,其与每一该些静电防护元件的第三连接端电性连接;其中,当静电放电发生时,该静电偏压产生单元会感测静电并提供一分压至该些静电防护元件,以开启该些静电防护元件,使静电电流传导至该防护环,其中该静电偏压产生单元包括一分压控制元件,而该分压控制元件具有一结点端,该结点端会与每一该些静电防护元件的第三连接端电性连接。

[0015] 本发明还提供了一种主动元件阵列基板,包括:多条扫描线及多条数据线;多个像素单元,其分别电性连接至对应的该扫描线及该数据线;多个静电防护元件,每一该些静电防护元件具有一第一连接端、一第二连接端及一第三连接端,且该第一连接端会电性连接至对应的该扫描线及该数据线其中之一;一防护环,每一该些静电防护元件的该第二连接端会电性连接至该防护环;以及一静电偏压产生单元,其与每一该些静电防护元件的第三连接端电性连接;其中,当静电放电发生时,该静电偏压产生单元会感测静电并提供一分压至该些静电防护元件,以开启该些静电防护元件,使静电电流传导至该防护环,其中,该静电偏压产生单元包括一分压控制元件以及一反向器,而该分压控制元件具有一结点端,

该结点端会与每一该些静电防护元件的第三连接端以及该反向器的输入端电性连接,且该反向器的输出端会与每一该些静电防护元件的第四连接端电性连接。

[0016] 为达上述或其他目的,本发明提出一种具有静电放电防护能力的主动元件阵列基板,其包括像素单元(pixel unit)、扫描线(scan line)、数据线(data line)、静电放电防护元件(ESD protection element)、防护环(short ring)以及静电偏压产生单元(ESD biased generator)。每个像素单元是电性连接至对应的扫描线及数据线,每个静电放电防护元件具有一个第一连接端(first connected terminal)、一个第二连接端和一个第三连接端,或是选择性有一第四连接端。其中第一连接端会电性连接至对应的扫描线或数据线的其中之一,而第二连接端会电性连接至防护环,而第三或第四连接端会电性连接至静电偏压产生单元。当静电放电事件(ESD event)发生时,静电偏压产生单元会感测到此静电放电事件,并提供一电压电位(voltage level)来开启这些静电放电防护元件,使面板内部累积或是外界注入的静电电荷(ESD charges),能够经由这些静电放电防护元件及防护环的疏导下,快速传导到面板的最低电位并中和这些静电,以避免面板内部的像素单元遭受静电放电的破坏。

[0017] 在本发明的一实施例中,上述静电放电防护元件为具有三个连接端的元件,且静电偏压产生单元可包括一分压控制元件(level controller),分压控制元件具有一结点端,且结点端会与每个静电防护元件的第三连接端。

[0018] 在本发明的一实施例中,上述静电放电防护元件为具有四个连接端的元件,且静电偏压产生单元可包括一分压控制元件(level controller)以及一反向器(inverter)。分压控制元件具有一结点端,而结点端会与每个静电防护元件的第三连接端以及反向器的输入端电性连接,且反向器的输出端会与每个静电防护元件的第四连接端电性连接。

[0019] 在本发明的一实施例中,上述的分压控制元件可包括顺向串联的至少一二极管以及与二二极管串联的一电阻。

[0020] 在本发明的一实施例中,上述分压控制元件可包括至少一晶体管以及与电性连接的一电阻,而晶体管的源极会电性连接至相邻晶体管的漏极,且晶体管的栅极会电性连接至自身的源极及漏极其中之一。

[0021] 在本发明的一实施例中,上述分压控制元件可包括串联的至少一电阻。

[0022] 在本发明的一实施例中,上述静电防护元件可包括一N型晶体管。此外,静电防护元件还可包括二个电阻,而此二个电阻是分别电性连接于第一连接端与第三连接端之间以及第二连接端与第三连接端之间。另外,静电防护元件还可包括二个电容,而此二个电容是分别电性连接于第一连接端与第三连接端之间以及第二连接端与第三连接端之间。

[0023] 在本发明的一实施例中,上述静电防护元件可包括一P型晶体管,而静电偏压产生单元还包括一反向器,其中反向器是电性连接于结点端与每个静电防护元件的第三连接端之间。此外,静电防护元件还可包括二个电阻,而此二个电阻是分别电性连接于第一连接端与第三连接端之间以及第二连接端与第三连接端之间。另外,静电防护元件还可包括二个电容,而此二个电容是分别电性连接于第一连接端与第三连接端之间以及第二连接端与第三连接端之间。

[0024] 综合上述,在本发明的主动元件阵列基板中,当静电放电事件(ESD event)发生时,静电偏压产生单元会感测到此静电放电事件,并提供一电压电位(voltage level)来开

启这些静电放电防护元件,使面板内部累积或是外界注入的静电电荷(ESD charges),能够经由这些静电放电防护元件及防护环的疏导下,快速传导到主动元件阵列基板的最低电位并中和这些静电,以避免主动元件阵列基板内部的像素单元遭受静电放电的破坏。

[0025] 为了让本发明的上述和其他目的、特征和优点能更明显易懂,下文特举较佳实施例,并配合附图作详细说明如下。

附图说明

- [0026] 图 1 为现有的一种主动元件阵列基板的示意图。
- [0027] 图 2 为现有的另一种主动元件阵列基板的示意图。
- [0028] 图 3 为依据本发明一实施例的主动元件阵列基板的示意图。
- [0029] 图 4 为依据本发明另一实施例的主动元件阵列基板的示意图。
- [0030] 图 5A 至图 5C 为静电偏压产生单元的示意图。
- [0031] 图 6A 至图 6C 为主动元件阵列基板上其中一接垫与静电防护元件之间的连接示意图。
- [0032] 图 7 为主动元件阵列基板上其中两个接垫之间与静电防护元件之间的连接示意图。
- [0033] 图 8A ~ 8D 分别为本发明不同型式的静电防护元件的示意图。
- [0034] 图 9A ~ 9D 分别为本发明不同型式的分压控制元件的示意图。
- [0035] 图 10 为图 4 的主动元件阵列基板的局部等效电路示意图。

具体实施方式

[0036] 图 3 为依据本发明一实施例的主动元件阵列基板的示意图。请参考图 3,本发明的主动元件阵列基板 300 包括多个像素单元 310、多条扫描线 320、多条数据线 330、多个静电防护元件 340、一防护环 350 以及一静电偏压产生单元 360。这些像素单元 310 是以阵列的方式排列,并分别电性连接至对应的扫描线 320 及数据线 330。每个静电防护元件 340 具有一第一连接端 342、一第二连接端 344 及一第三连接端 346,其中第一连接端 342 会电性连接至对应的扫描线 320 及数据线 330 其中之一,而第二连接端 344 会电性连接至防护环 350,且第三连接端 346 会电性连接至静电偏压产生单元 360。详细而言,每个静电防护元件 340 的第三连接端 346 是电性连接至一导线 360a 上,而导线 360a 是与静电偏压产生单元 360 电性连接。

[0037] 此外,主动元件阵列基板 300 还可包括多个接垫 370,而每条扫描线 320 或数据线 330 的一端是电性连接至对应的接垫 370。如此一来,任意两个接垫 370 之间可透过两个静电防护元件 340 以及防护环 350 而电性连接在一起,而当静电防护元件 340 开启时,任意接垫 370 上的电荷便可迅速地传导至防护环 350 或是其他接垫 370 上,以保持电位的平衡。另外,每个接垫 370 例如可以再透过静电防护元件(未绘示)而电性连接至静电偏压产生单元 360。

[0038] 依照本发明的另一实施例,主动元件阵列基板上的静电防护元件也可以是具有四个连接端的元件,请参照图 4,图 4 的结构与图 3 大致上相似,不同之处在于其静电防护元件 440 具有一第一连接端 442、一第二连接端 444 及一第三连接端 446 以及一第四连端 448。

此静电防护元件 440 是由 N 型晶体管与 P 型晶体管组合而成的传输栅晶体管。

[0039] 图 5A 为可用于图 3 的静电偏压产生单元的示意图。请参考图 5A, 静电偏压产生单元 360 具有多个端点, 其分别连接到高电压端 H、低电压端 L 以及一结点端 (Node) X, 且静电偏压产生单元 360 内还包含一分压控制元件 362。静电偏压产生单元 360 还连接至二极管 363a 以及二极管 363b。而图 3 的主动元件阵列基板中的各接垫 370 则是连接至其中一个二极管 363a 或 363b。当静电放电事件发生时以及于一般操作时, 静电偏压产生单元 360 可分别产生不同的电压电位 VESD 和 VOFF 在结点端 X 上。二极管 363a、363b 例如是 PIN 二极管、PPN 二极管、二极管连接式 N 型薄膜晶体管或是二极管连接式 P 型薄膜晶体管。

[0040] 在另一实施例中, 请参照图 5B, 静电偏压产生单元 360 具有多个端点, 其分别连接到高电压端 H、低电压端 L 以及一结点端 (Node) Y, 且静电偏压产生单元 360 内还包含一分压控制元件 362 以及一反向器 366。静电偏压产生单元 360 还连接至二极管 363a 以及二极管 363b。当静电放电事件发生时以及于一般操作时, 静电偏压产生单元 360 可分别产生不同的电压电位 VESD' 和 VOFF' 在结点端 Y 上。

[0041] 倘若本发明的主动元件阵列基板上的静电防护元件是使用具有四个连接端的元件, 那么其静电偏压产生单元使采用如图 5C 所示的结构。请参考图 5C, 静电偏压产生单元 460 具有多个端点, 其分别连接到高电压端 H、低电压端 L、一结点端 X 以及一结点端 Y, 且静电偏压产生单元 460 内还包含一分压控制元件 362 以及一反向器 366。静电偏压产生单元 360 还连接至二极管 363a、二极管 363b。当静电放电事件发生时以及于一般操作时, 静电偏压产生单元 460 可分别产生不同的电压电位 VESD 和 VOFF 在结点端 X 上, 并且产生不同的电压电位 VESD' 和 VOFF' 在结点端 Y 上。

[0042] 另外, 请参照图 6A 以及 6B, 在图 3 所示的主动元件阵列基板上任何一个接垫 370 都会连接到三个元件, 其包括二极管 363a、二极管 363b 以及静电放电保护元件 340a 或 340b。在一实施例中, 请参考图 6A, 静电放电保护元件 340a 是连接到静电偏压产生单元 360 (图 5A) 的结点端 X。在另一实施例中, 请参考图 6B, 静电放电保护元件 340b 是连接到静电偏压产生单元 360 (图 5B) 的结点端 Y。而静电放电保护元件 340a 或 340b 还会连接至防护环 350。在此, 二极管 363a、363b 会提供一小电流给静电而电传导至高电压端 H 以及低电压端 L, 以使得静电偏压产生单元工作, 并且经由结点端 X 或结点端 Y 的电位 (VESD 和 VESD') 来使静电放电保护元件疏导大部分的静电电流。

[0043] 类似地, 若主动元件阵列基板是采用四个连接点的静电放电保护元件, 那么请参照图 6C, 在图 4 所示的主动元件阵列基板上任何一个接垫 370 都会连接到三个元件, 其包括二极管 363a、二极管 363b 以及静电放电保护元件 440, 其是由静电放电保护元件 340a、340b 所构成。静电放电保护元件 440 的其中两个连接端是连接至结点端 X 与结点端 Y, 而静电放电保护元件 440 的另一个连接端会连接至防护环 350。同样的, 二极管 363a、363b 会提供一小电流给静电而电传导至高电压端 H 以及低电压端 L, 以使得静电偏压产生单元工作, 并且经由结点端 X 或结点端 Y 的电位 (VESD 和 VESD') 来使静电放电保护元件疏导大部分的静电电流。

[0044] 更详细的说明是, 请参照图 7, 其是以使用具有四个连接点的静电放电保护元件为例以说明之。主动元件阵列基板上任何两个接垫 370 会经由静电放电保护元件 440 (由静电放电保护元件 340a、340b 构成) 而以防护环 350 相连在一起。也即当静电放电事件发生

时,透过二极管 363a 或 363b 以及静电偏压产生单元的作用,会在结点端 X 和结点端 Y 上面产生电压,因而把静电放电保护元件 340a, 340b 打开,因此便可以经由防护环 350 的相连而释放了静电放电能量。

[0045] 此外,本发明的静电防护元件可以是单纯由 N 型晶体管、P 型晶体管或是其组合构成,当然本发明的静电放电保护元件还可以是其他种形式,以下将再配合图示举例其他型式的静电防护元件。图 8A ~ 8D 分别为本发明不同型式的静电防护元件的示意图。请参考图 8A,静电防护元件 340a1 除了 N 型晶体管 340' 外,还可包括二个电阻 340a,而此二个电阻 340a 是分别电性连接于第一连接端 342 与第三连接端 346 之间以及第二连接端 344 与第三连接端 346 之间,也即此二个电阻 340a 是分别电性连接于 N 型晶体管 340' 的栅极与 N 型晶体管 340' 的源 / 漏极之间。

[0046] 请参考图 8B,类似前述,静电防护元件 340a2 除了 N 型晶体管 340' 外,还包括二个电容 340b,而此二个电容 340b 是分别电性连接于第一连接端 342 与第三连接端 346 之间以及第二连接端 344 与第三连接端 346 之间。此外,请参考图 8C,静电防护元件 340b1 除了 P 型晶体管 340'' 外,还可包括二个电阻 340c,而此二个电阻 340c 是分别电性连接于第一连接端 342 与第三连接端 346 之间以及第二连接端 344 与第三连接端 346 之间,也即此二个电阻 340c 是分别电性连接于 P 型晶体管 340'' 的栅极与 P 型晶体管 340'' 的源 / 漏极之间。另外,请参考图 8D,类似前述,静电防护元件 340b2 除了 P 型晶体管 340'' 外,还包括二个电容 340d,而此二个电容 340d 是分别电性连接于第一连接端 342 与第三连接端 346 之间以及第二连接端 344 与第三连接端 346 之间。

[0047] 另外,以下将针对先前所述的分压控制元件作详细说明。图 9A ~ 9D 分别为本发明不同型式的分压控制元件的示意图。请先参考图 9A,在本实施例中,分压控制元件 362 可包括顺向串联的多个二极管 362a 以及与这些二极管 362a 串联的一电阻 362b,并在二极管 362a 与电阻 362b 串联处可连接至结点端 X。当静电放电事件发生时以及于一般操作时,分压控制元件 362 可分别产生不同的电压电位 VESD 和 VOFF 在结点端 X 上。

[0048] 值得注意的是,本发明的分压控制元件 362 的精神在于产生分压的概念,而前述实施例并非用以限定本发明的分压控制元件 362 的组成。接着将再配合图示列举其他分压控制元件 362 的细部组成,以进一步具体化本发明的精神。请参考图 9B,在本实施例中,分压控制元件 362 可包括多个 N 型晶体管 362c 以及与这些 N 型晶体管 362c 其中之一电性连接的一电阻 362d,并在 N 型晶体管 362c 与电阻 362d 串联处分出结点端 X。此外,每个 N 型晶体管 362c 的源极会电性连接至相邻 N 型晶体管 362c 的漏极,且每个 N 型晶体管 362c 的栅极会电性连接至源极。

[0049] 请参考图 9C,类似前述,分压控制元件 362 可包括多个 P 型晶体管 362e 以及与这些 P 型晶体管 362e 其中之一电性连接的一电阻 362f,并在 P 型晶体管 362e 与电阻 362f 串联处分出结点端 X。此外,每个 P 型晶体管 362e 的源极会电性连接至相邻 P 型晶体管 362e 的漏极,且每个 P 型晶体管 362e 的栅极会电性连接至漏极。请参考图 9D,在本实施例中,分压控制元件 362 也可仅包括串联的多个电阻 362g,而于某两个电阻 362g 串联处分出结点端 X。

[0050] 以下将完整说明完整主动元件阵列基板的静电放电保护架构。一般而言,当静电放电事件发生时,主动元件阵列基板上总有一处为最高静电电位,有一处为最低静电电位,

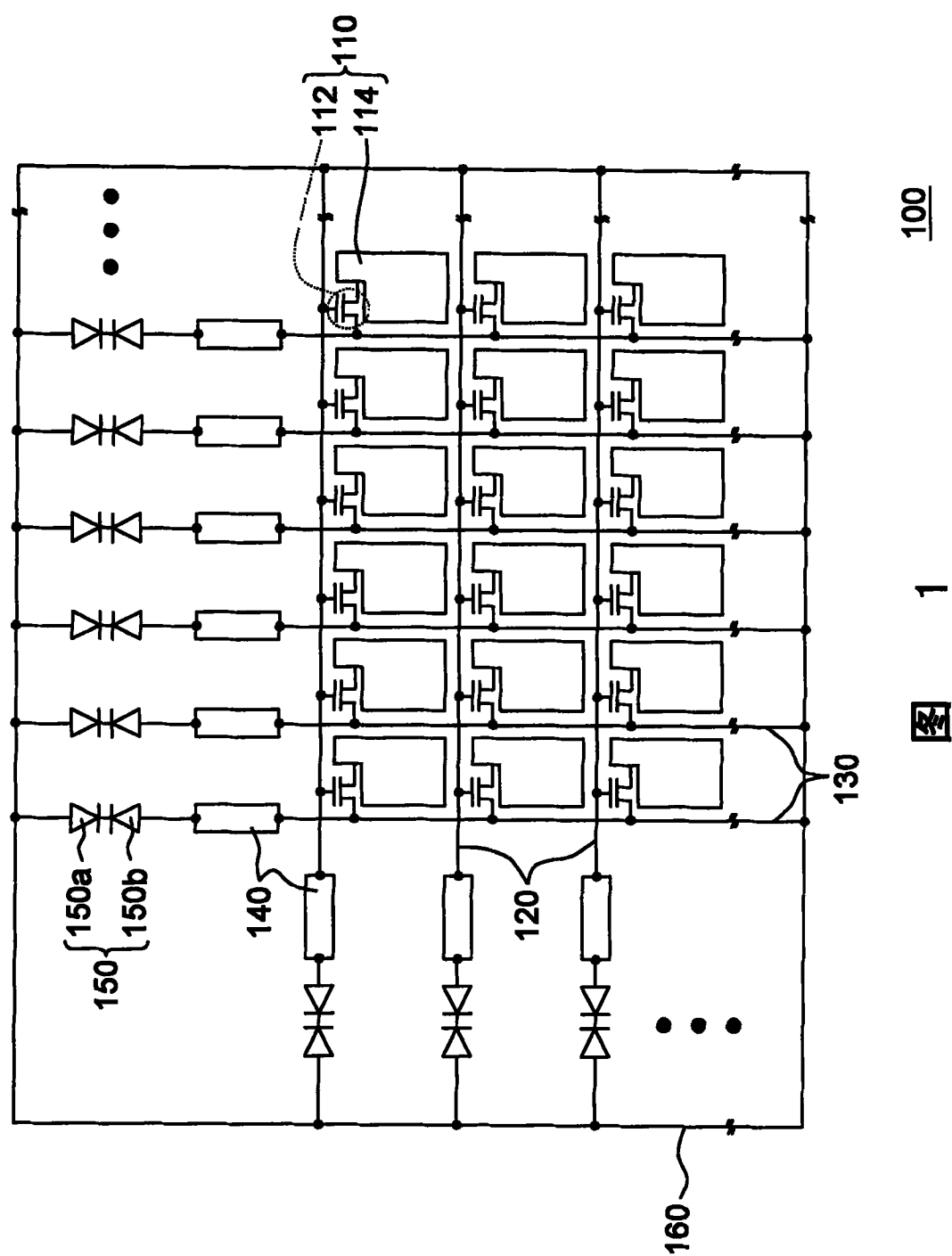
而静电放电的路径总是会由最高电位对最低电位开始放电。若是主动元件阵列基板没有静电放电保护架构存在,瞬间的高能量静电会对主动元件阵列基板内部像素单元造成破坏。请参照图 10,图 10 为图 4 的主动元件阵列基板的局部等效电路示意图。由于有静电放电保护架构的存在,因此当静电放电累积到一定的能量,当在其中一接垫 370 发生静电放电事件时,会先释放一些电流并经由二极管 363a,而至分压控制元件 362 产生一分压,在结点端 X 产生一电位 VESD 其大于静电放电保护元件 440 中 N-TFT 的临界电压。同时,经由反向器 366 在结点端 Y 产生一电位 VESD' 其大于静电放电保护元件 440 中 P-TFT 的临界电压。如此一来,可以使得静电放电保护元件 440 的 N-TFT 和 P-TFT 导通,进而使静电传导至主动元件阵列基板上静电电位最低电位放电。另外,当主动元件阵列基板于一般正常工作时,也就是主动元件阵列基板以外加电位进行操作时,静电偏压产生单元上的高电压端 H 和低电压端 L 也会施加一电位,经过分压控制元件 362 的分压,会在结点端 X 产生一电位 VOFF 其远小于 N-TFT 的临界电压,同时经由一个反向器 366 在结点端 Y 产生一电位 VOFF' 其小于 P-TFT 的临界电压。如此一来,便可以将静电放电保护元件 440 中的 N-TFT 和 P-TFT 关闭。此时,两接垫 370 之间的路径为断路,所以当主动元件阵列基板于正常工作时,不会在两接垫 370 之间产生漏电流。

[0051] 综上所述,本发明的主动元件阵列基板至少具有下列优点:

[0052] 一、当静电放电事件发生时,静电偏压产生单元会感测到此静电放电事件,并提供一电压电位来开启这些静电放电防护元件,使面板内部累积或是外界注入的静电电荷,能够经由这些静电放电防护元件及防护环的疏导下,快速传导到主动元件阵列基板的最低电位并中和这些静电,以避免主动元件阵列基板内部的像素单元遭受静电放电的破坏。

[0053] 二、在操作主动元件阵列基板时,可调整降低外加电压之间的压差以减少漏电流的情形,如此即可降低因漏电流而消耗的能量,进而提升主动元件阵列基板的品质。

[0054] 虽然本发明已以较佳实施例揭示如上,然其并非用以限定本发明,任何本领域普通技术人员,在不脱离本发明的精神和范围内,当可作些许更动与润饰,因此本发明的保护范围当以权利要求所界定的为准。



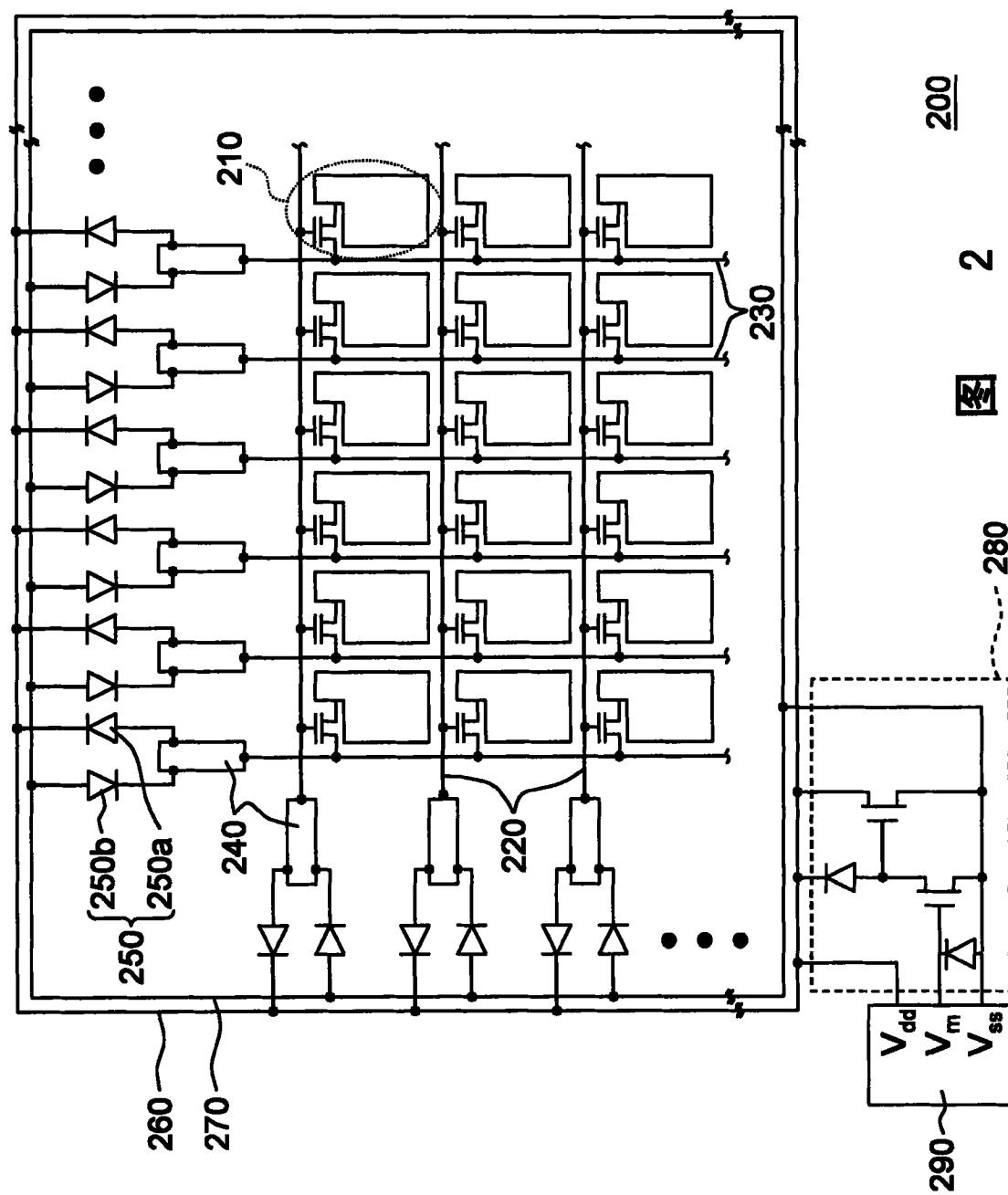
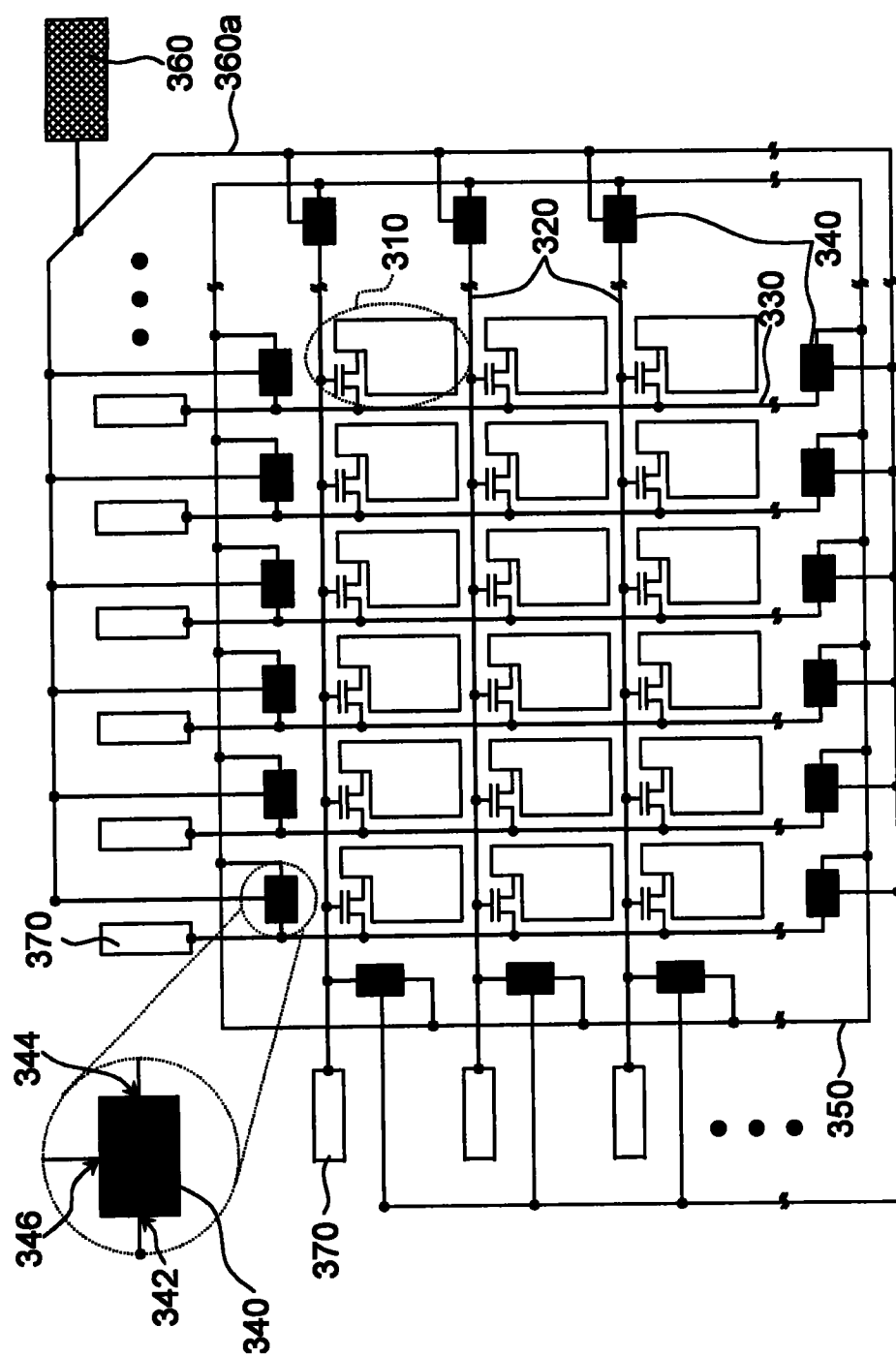


图 2

300

3

图

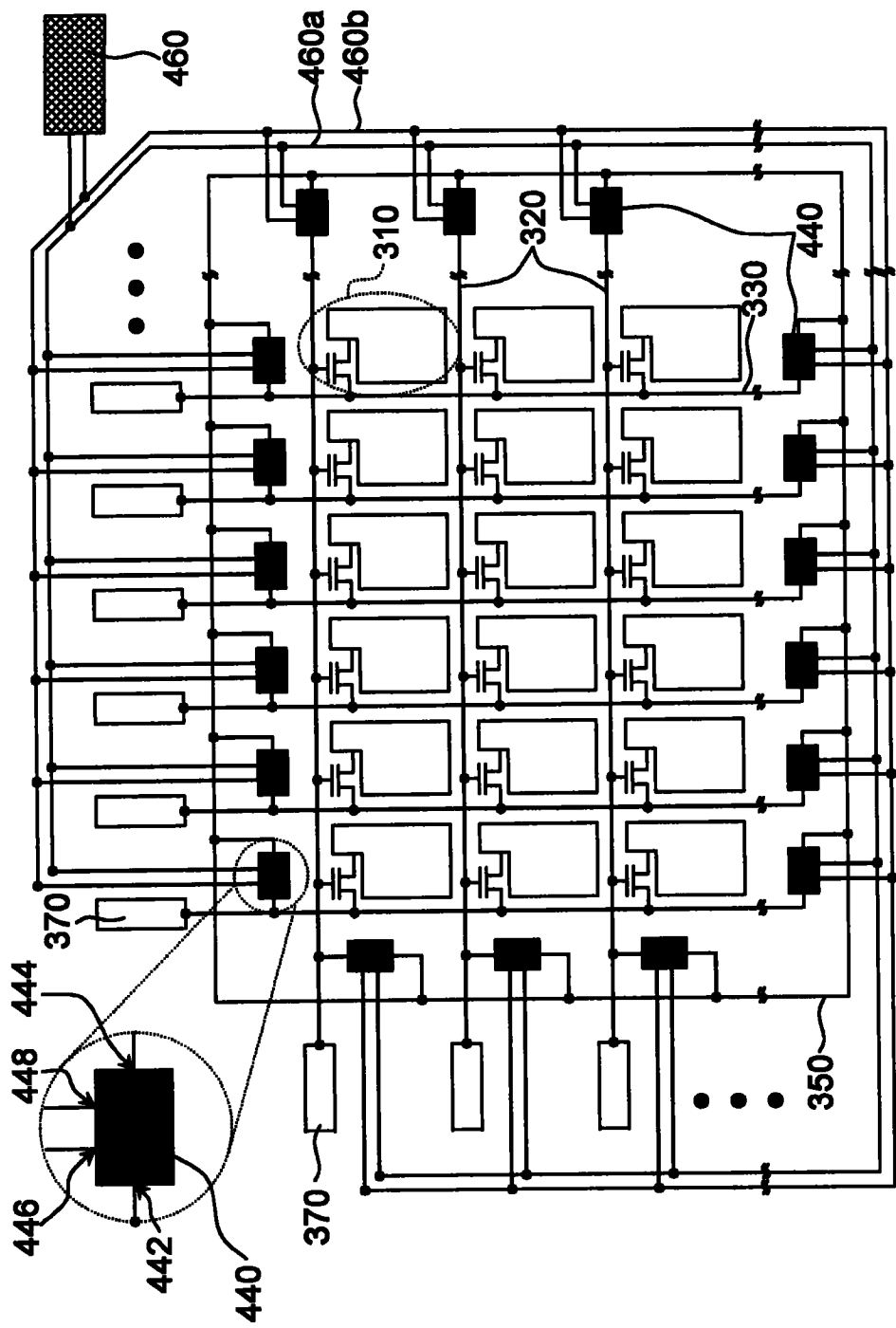


图 4 400

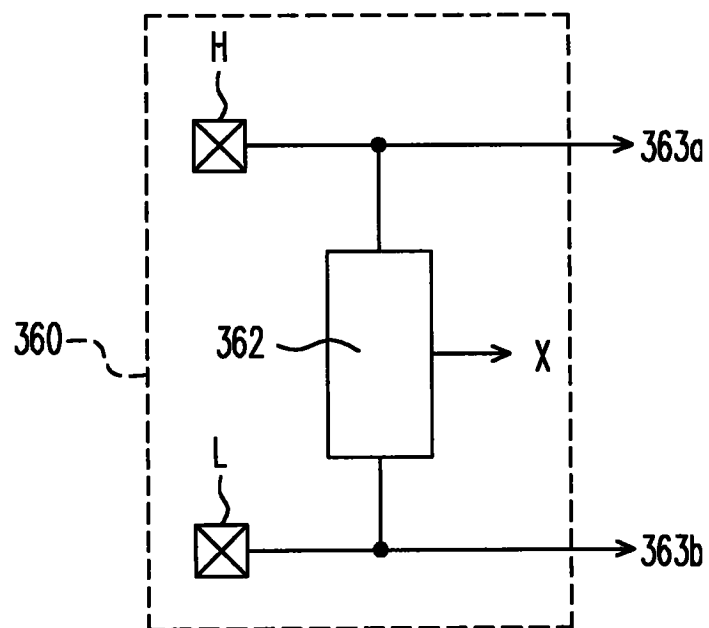


图 5A

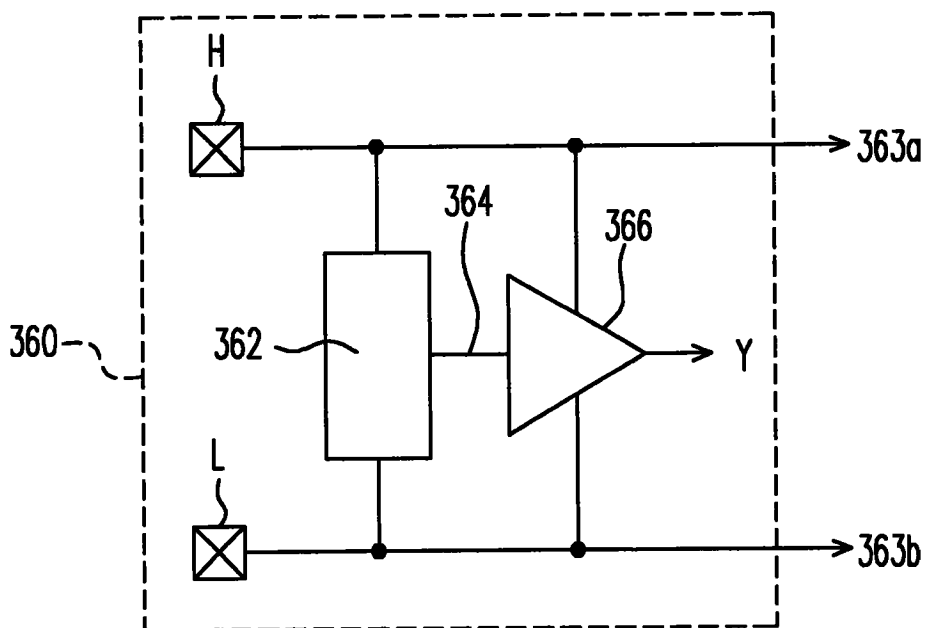


图 5B

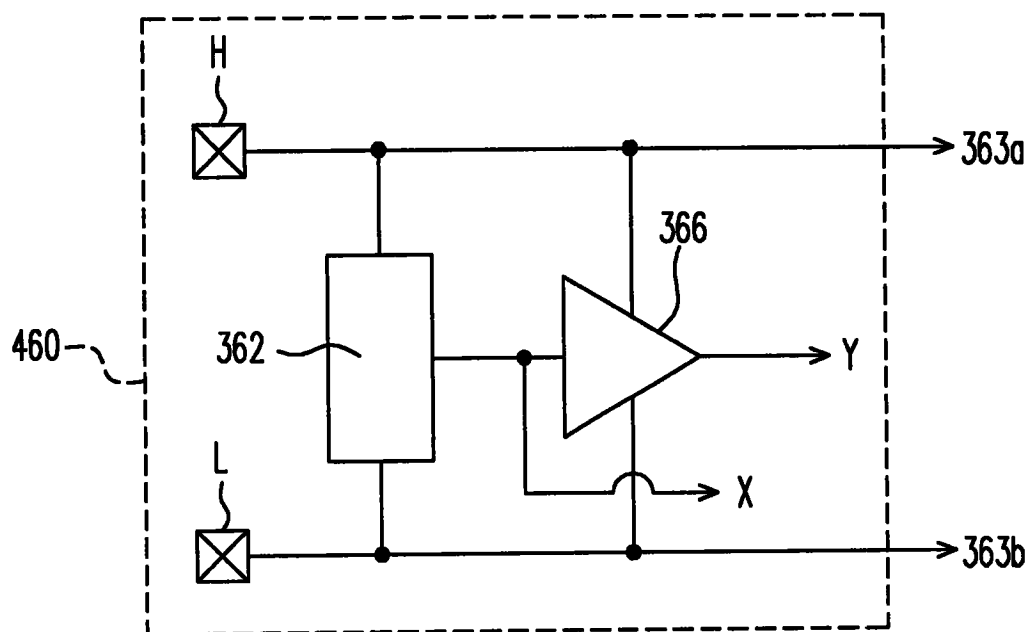


图 5C

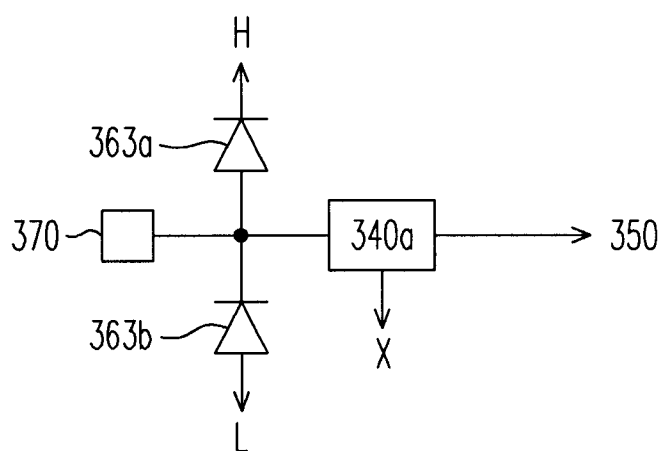


图 6A

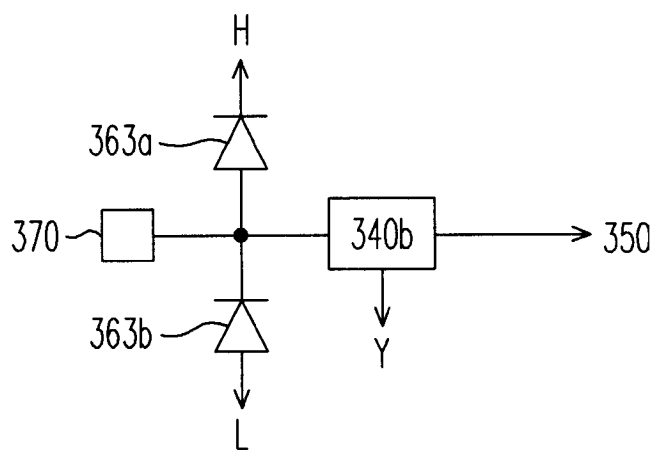


图 6B

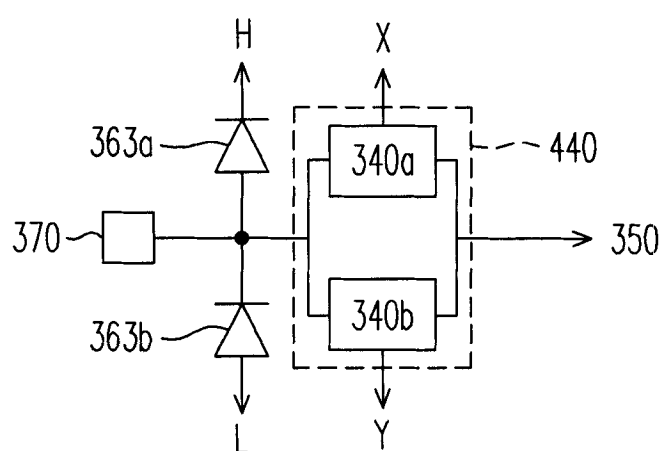


图 6C

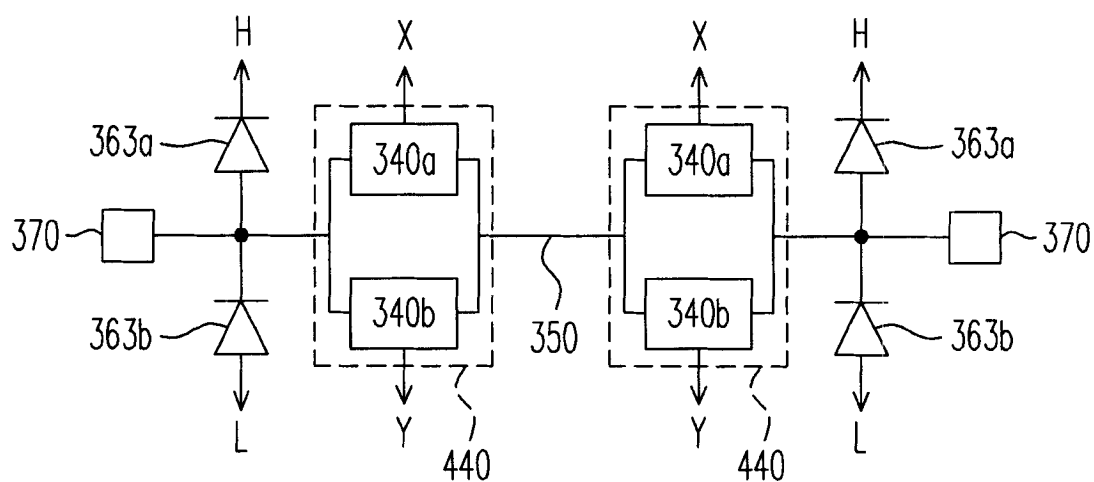


图 7

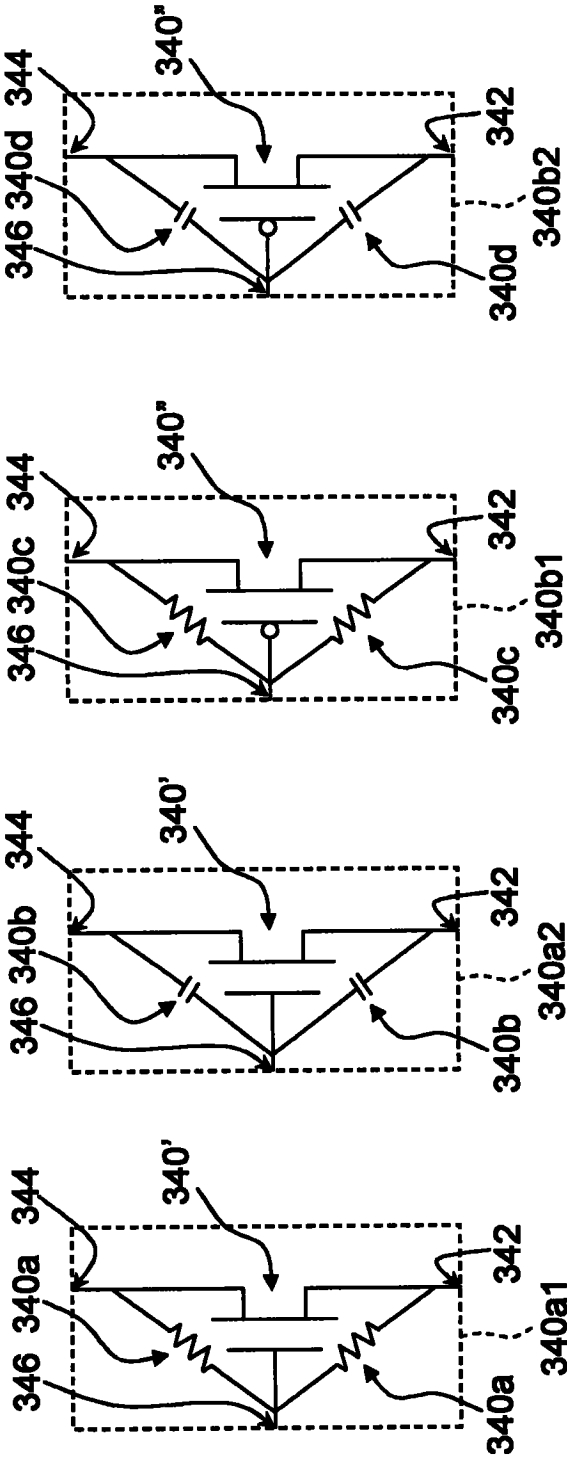
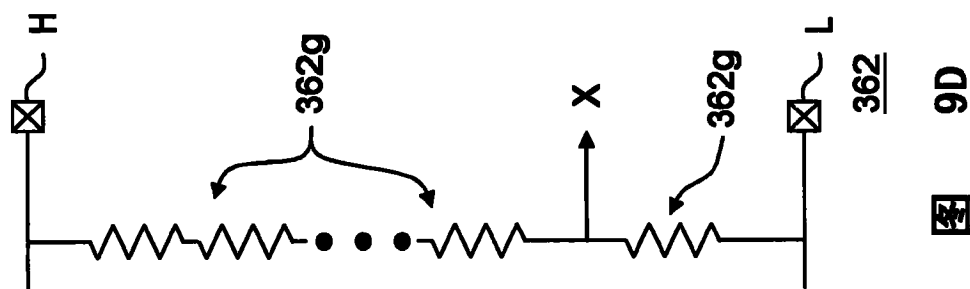


图 8D

图 8C

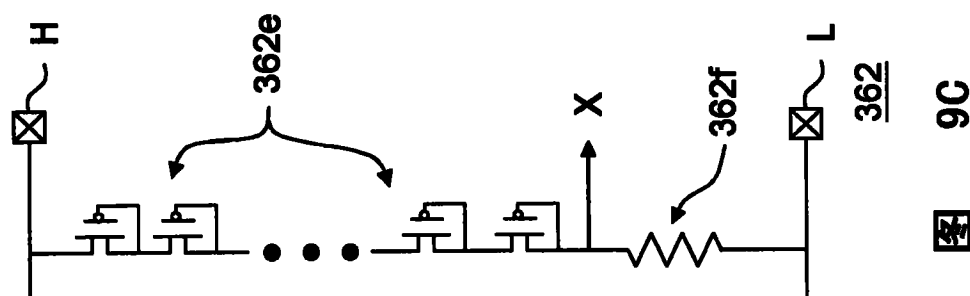
图 8B

图 8A



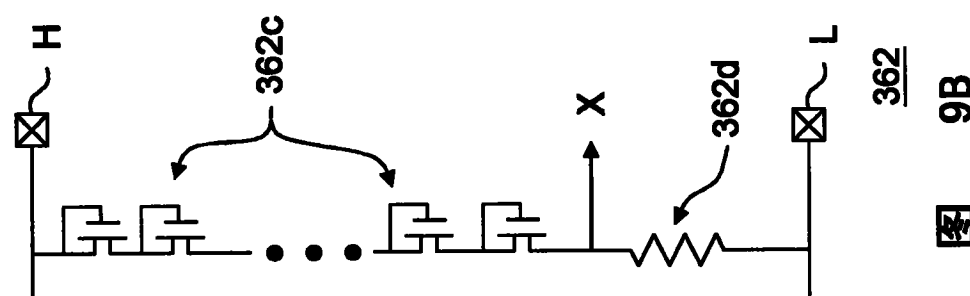
图

9D



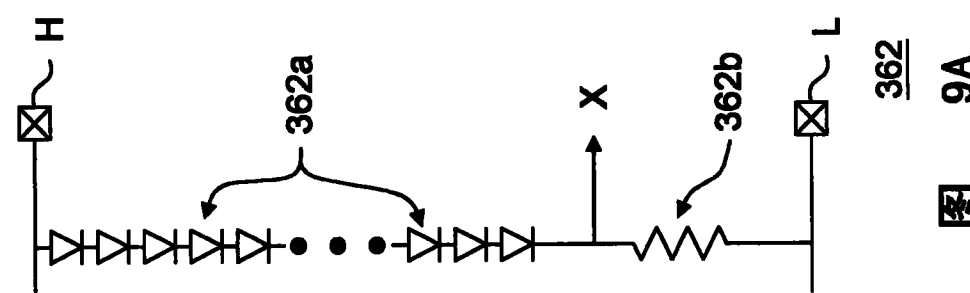
图

9C



图

9B



图

9A

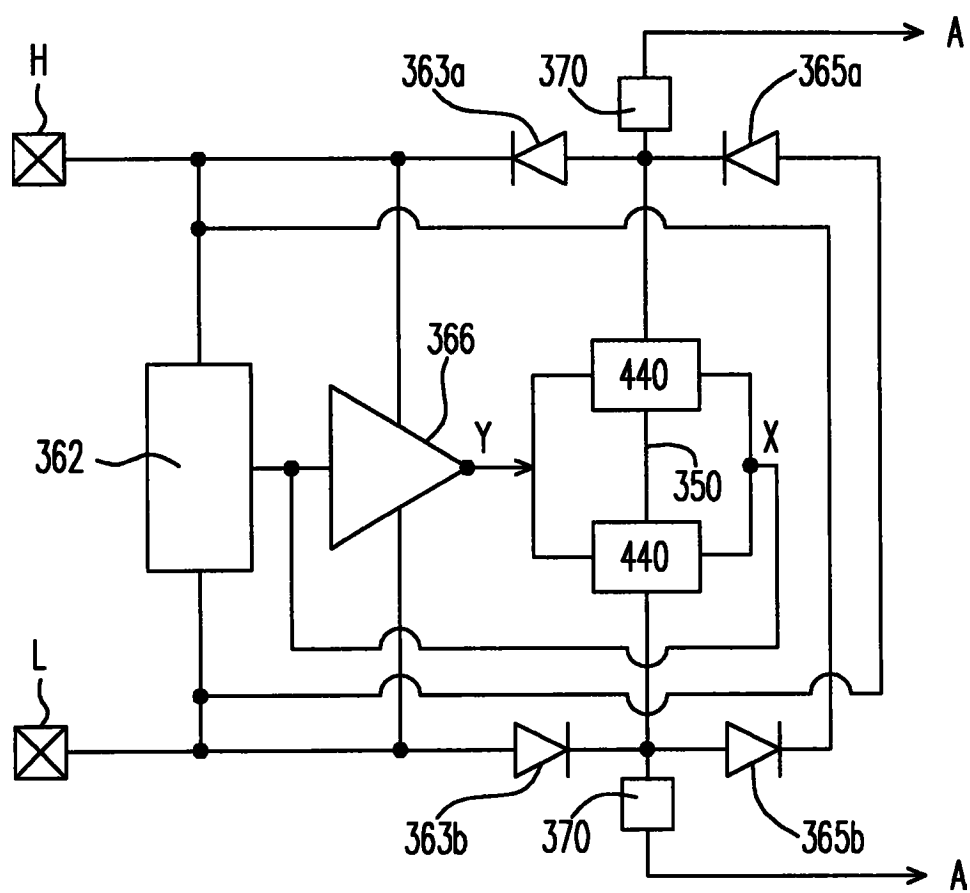


图 10