

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-349469

(P2004-349469A)

(43) 公開日 平成16年12月9日(2004.12.9)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H O 1 L 29/786	H O 1 L 29/78 6 2 3 A	5 F O 3 8
H O 1 L 21/822	H O 1 L 27/12 K	5 F O 4 8
H O 1 L 21/8234	H O 1 L 27/04 H	5 F 1 1 0
H O 1 L 21/8238	H O 1 L 29/91 E	
H O 1 L 27/04	H O 1 L 27/08 3 2 1 H	

審査請求 有 請求項の数 5 O L (全 9 頁) 最終頁に続く

(21) 出願番号	特願2003-144759 (P2003-144759)	(71) 出願人	503141075 トッポリー オプトエレクトロニクス コーポレーション 台湾苗栗縣竹南鎮科中路12號 新竹科學工業園區
(22) 出願日	平成15年5月22日 (2003.5.22)	(74) 代理人	230104019 弁護士 大野 聖二
		(74) 代理人	100106840 弁理士 森田 耕司
		(74) 代理人	100115679 弁理士 山田 勇毅
		(74) 代理人	100115808 弁理士 加藤 真司

最終頁に続く

(54) 【発明の名称】 厚膜多結晶シリコンを有する静電気放電防護素子、電子装置、およびその製造方法

(57) 【要約】 (修正有)

【課題】厚膜多結晶シリコンを有する静電気放電(E S D)防護素子、この静電気放電防護素子を含む電子装置、およびその製造方法を提供する。

【解決手段】この静電気放電防護素子は、ダイオードまたは金属酸化膜半導体電界効果トランジスタ(M O S F E T)であり、電子装置を保護するために静電気放電防護回路に応用する。静電気放電防護素子を有する電子装置は、素子区域および素子区域上に形成される静電気放電防護回路区域、第一多結晶シリコン層を有し、電子素子および静電気放電防護回路区域上に形成される第二多結晶シリコン層を形成するための第一厚さを有し、静電気放電防護素子を形成するための第二厚さを有する基板を含む。前記第二厚さは、第一厚さより大きく、また、100〜500ナノメートル(n m)であるのが適当である。

【選択図】なし