

【11】證書號數：I464858

【45】公告日：中華民國 103 (2014) 年 12 月 11 日

【51】Int. Cl.： H01L23/60 (2006.01)

發明

全 9 頁

【54】名稱：具有合併觸發機制之靜電放電防護電路

ESD PROTECTION CIRCUIT WITH MERGED TRIGGERING  
MECHANISM

【21】申請案號：098117490

【22】申請日：中華民國 98 (2009) 年 05 月 26 日

【11】公開編號：201042748

【43】公開日期：中華民國 99 (2010) 年 12 月 01 日

【72】發明人：柯明道 (TW) KER, MING DOU；林群祐 (TW) LIN, CHUN YU；蔡富義 (TW)  
 TSAI, FU YI【71】申請人：智原科技股份有限公司 FARADAY TECHNOLOGY CORP.  
新竹市新竹科學工業園區力行三路 5 號

【74】代理人：戴俊彥；吳豐任

【56】參考文獻：

US 2003/0076636A1

審查人員：陳建仲

## [57]申請專利範圍

1. 具有合併觸發機制之一種靜電放電防護電路，包含：一靜電放電偵測電路，用以偵測一靜電放電電壓來產生一控制訊號，其中該靜電放電偵測電路耦接至一第一導線以及一第二導線，該第一導線接收一第一電壓位準而該第二導線接收一第二電壓位準，該第一電壓位準高於該第二電壓位準；一第一類型靜電放電保護元件，用以輸出一第一觸發電流；一第二類型靜電放電保護元件，用以接收一第二觸發電流；一觸發電路，耦接於該第一電壓位準和該第二電壓位準之間，用以根據該控制訊號形成一導通路徑，以自該第一類型靜電放電保護元件接收該第一觸發電流，並輸出該第二觸發電流至該第二類型靜電放電保護元件；以及一輸入/輸出墊；其中該靜電放電偵測電路未直接連接於該輸入/輸出墊，該觸發電路包含一第一開關以及一第二開關，該第一開關根據該控制訊號來決定是否導通該第一類型靜電放電保護元件和該第二類型靜電放電保護元件，該第二開關根據該控制訊號來決定是否讓該第一電壓位準、該第二電壓位準以及該靜電放電偵測電路形成一導通路徑。
2. 如申請專利範圍第 1 項所述之靜電放電防護電路，其中該第一類型靜電放電保護元件係為一 N 型矽控整流器，而第二類型靜電放電保護元件係為一 P 型矽控整流器。
3. 如申請專利範圍第 1 項所述之靜電放電防護電路，其中該第一觸發電流以及該第二觸發電流之值相同。
4. 如申請專利範圍第 1 項所述之靜電放電防護電路，其中該靜電放電偵測電路包含：一電阻，具有耦接於該第一電壓位準之一第一端；以及一電容，具有耦接於該電阻之一第二端之一第一端以及耦接該第二電壓位準之一第二端；該觸發電路更包含：一反相器，具有耦接於該第一開關之一閘極之一輸出端，且具有耦接於該靜電放電偵測電路之該電阻之該第二端之一輸入端；其中該第一開關為一第一 NMOS，具有耦接於該第一類型靜電放電保護元件之一汲極以及耦接於該第二類型靜電放電保護元件之一源極；且該第一電壓位準和該第二電壓位準係作為該反相器的供應電壓。

(2)

5. 如申請專利範圍第 4 項所述之靜電放電防護電路，其中該第二開關為一第二 N 型金氧半導體，具有耦接於該電容之該第二端之一汲極、耦接該第二電壓位準之一源極，以及耦接該第一 N 型金氧半導體之該閘極以及該反相器之該輸出端之一閘極。
6. 如申請專利範圍第 1 項所述之靜電放電防護電路，其中該靜電放電偵測電路包含：一電容，具有耦接於該第一電壓位準之一第一端；以及一電阻，具有耦接於該電容之一第二端之一第一端以及耦接該第二電壓位準之一第二端；該觸發電路更包含：一反相器，具有耦接於該第一開關之一閘極之一輸出端，且具有耦接於該靜電放電偵測電路之該電容之該第二端之一輸入端；其中該第一開關為一第一 PMOS，具有耦接於該第一類型靜電放電保護元件之一源極以及耦接於該第二類型靜電放電保護元件之一汲極；且該第一電壓位準和該第二電壓位準係作為該反相器的供應電壓。
7. 如申請專利範圍第 6 項所述之靜電放電防護電路，其中該第二開關為一第二 P 型金氧半導體，具有耦接於該電容之該第一端之一汲極、耦接該第一電壓位準之一源極，以及耦接該第一 P 型金氧半導體之該閘極以及該反相器之該輸出端之一閘極。
8. 具有合併觸發機制之一種靜電放電防護電路，包含：一靜電放電偵測電路，用以偵測一靜電放電電壓來產生一控制訊號；一第一類型靜電放電保護元件，用以輸出一第一觸發電流；一第二類型靜電放電保護元件，用以接收一第二觸發電流；以及一觸發電路，用以根據該控制訊號形成一導通路徑，以自該第一類型靜電放電保護元件接收該第一觸發電流，並輸出該第二觸發電流至該第二類型靜電放電保護元件；其中該靜電放電偵測電路和該觸發電路皆耦接於一第一電壓位準和一第二電壓位準之間，且該第一電壓位準高於該第二電壓位準；其中該觸發電路包含一第一開關以及一第二開關，該第一開關根據該控制訊號來決定是否導通該第一類型靜電放電保護元件和該第二類型靜電放電保護元件，該第二開關根據該控制訊號來決定是否讓該第一電壓位準、該第二電壓位準以及該靜電放電偵測電路形成一導通路徑。
9. 如申請專利範圍第 8 項所述之靜電放電防護電路，其中該第一觸發電流以及該第二觸發電流之值相同。
10. 具有合併觸發機制之一種靜電放電防護電路，包含：一靜電放電偵測電路，用以偵測一靜電放電電壓來產生一控制訊號；一第一類型靜電放電保護元件，用以輸出一第一觸發電流；一第二類型靜電放電保護元件，用以接收一第二觸發電流；以及一觸發電路，用以根據該控制訊號形成一導通路徑，以自該第一類型靜電放電保護元件接收該第一觸發電流，並輸出該第二觸發電流至該第二類型靜電放電保護元件；其中該靜電放電偵測電路和該觸發電路皆耦接於一第一電壓位準和一第二電壓位準之間，且該第一電壓位準高於該第二電壓位準；其中該靜電放電偵測電路包含：一電阻，具有耦接於該第一電壓位準之一第一端；以及一電容，具有耦接於該電阻之一第二端之一第一端以及耦接該第二電壓位準之一第二端；該觸發電路包含：一第一 NMOS，具有耦接於該第一類型靜電放電保護元件之一汲極以及耦接於該第二類型靜電放電保護元件之一源極；以及一反相器，具有耦接於該第一 NMOS 之一閘極之一輸出端，且具有耦接於該靜電放電偵測電路之該電阻之該第二端之一輸入端；且該第一電壓位準和該第二電壓位準係作為該反相器的供應電壓。
11. 如申請專利範圍第 10 項所述之靜電放電防護電路，更包含一第二 N 型金氧半導體，具有耦接於該電容之該第二端之一汲極、耦接該第二電壓位準之一源極，以及耦接該第一 N 型金氧半導體之該閘極以及該反相器之該輸出端之一閘極。
12. 具有合併觸發機制之一種靜電放電防護電路，包含：一靜電放電偵測電路，用以偵測一靜電放電電壓來產生一控制訊號；一第一類型靜電放電保護元件，用以輸出一第一觸發電流；一第二類型靜電放電保護元件，用以接收一第二觸發電流；以及一觸發電路，用

(3)

以根據該控制訊號形成一導通路徑，以自該第一類型靜電放電保護元件接收該第一觸發電流，並輸出該第二觸發電流至該第二類型靜電放電保護元件；其中該靜電放電偵測電路及該觸發電路皆耦接於一第一電壓位準和一第二電壓位準之間，且該第一電壓位準高於該第二電壓位準；其中該靜電放電偵測電路包含：一電容，具有耦接於該第一電壓位準之一第一端；以及一電阻，具有耦接於該電容之一第二端之一第一端以及耦接該第二電壓位準之一第二端；該觸發電路包含：一第一 PMOS，具有耦接於該第一類型靜電放電保護元件之一源極以及耦接於該第二類型靜電放電保護元件之一汲極；以及一反相器，具有耦接於第一 PMOS 之一閘極之一輸出端，且具有耦接於該靜電放電偵測電路之該電容之該第二端之一輸入端；且該第一電壓位準和該第二電壓位準係作為該反相器的供應電壓。

13. 如申請專利範圍第 12 項所述之靜電放電防護電路，更包含一第二 P 型金氧半導體，具有耦接於該電容之該第一端之一汲極、耦接該第一電壓位準之一源極，以及耦接該第一 P 型金氧半導體之該閘極以及該反相器之該輸出端之一閘極。
14. 具有合併觸發機制之一種靜電放電防護電路，包含：一靜電放電偵測電路，用以偵測一靜電放電電壓來產生一控制訊號；一第一類型靜電放電保護元件，用以輸出一第一觸發電流；一第二類型靜電放電保護元件，用以接收一第二觸發電流；以及一觸發電路，用以根據該控制訊號形成一導通路徑，以自該第一類型靜電放電保護元件接收該第一觸發電流，並輸出該第二觸發電流至該第二類型靜電放電保護元件；其中該觸發電路係整合至該靜電放電偵測電路以形成一複合電路，該複合電路包含：一第一 PMOS，具有耦接至該第一電壓位準之一源極，以及耦接至該第一類型靜電放電保護元件之一閘極；一第一 NMOS，具有耦接至該第一類型靜電放電保護元件之一閘極，以及耦接至該第一 PMOS 之一汲極之一汲極；一第一電阻，具有耦接至該第一 NMOS 之一源極之一第一端以及耦接至該第二電壓位準之一第二端；一第二 PMOS，具有耦接至該第一電壓位準之一源極以及耦接至該第一 PMOS 之一汲極之一閘極、以及耦接至該第一類型靜電放電保護元件之一汲極；一第二 NMOS，具有耦接至該第二 PMOS 之該汲極之一汲極以及耦接至該第一 PMOS 之該汲極之一閘極；一電容，具有耦接至該第二 NMOS 之該閘極之一第一端；一第三 NMOS，具有耦接至該第二 NMOS 之一源極之一汲極、耦接至該電容之一第二端之一閘極、以及耦接至該第二類型靜電放電保護元件之一源極；以及一第二電阻，具有耦接至該第三 NMOS 之該閘極之一第一端以及耦接至該第二電壓位準之一第二端。
15. 具有合併觸發機制之一種靜電放電防護電路，包含：一靜電放電偵測電路，用以偵測一靜電放電電壓來產生一控制訊號；一第一類型靜電放電保護元件，用以輸出一第一觸發電流；一第二類型靜電放電保護元件，用以接收一第二觸發電流；以及一觸發電路，用以根據該控制訊號形成一導通路徑，以自該第一類型靜電放電保護元件接收該第一觸發電流，並輸出該第二觸發電流至該第二類型靜電放電保護元件；其中該觸發電路係整合至該靜電放電偵測電路以形成一複合電路，該複合電路包含：一第一 PMOS，具有耦接至該第二類型靜電放電保護元件之一閘極；一第一 NMOS，具有耦接至該第二類型靜電放電保護元件之一閘極，以及耦接至該第一 PMOS 之一汲極之一汲極；一第一電阻，具有耦接至該第一電壓位準之一第一端以及該第一 PMOS 之一源極之一第二端；一第二電阻，具有耦接至該第一電壓位準之一第一端；一第二 PMOS，具有耦接至該第一類型靜電放電保護元件之一源極，以及耦接至該第二電阻之一第二端之一閘極；一電容，具有耦接至該第二 PMOS 之該閘極之一第一端，以及耦接至該第一 NMOS 之該汲極之一第二端；一第三 PMOS，具有耦接至該第二 PMOS 之一汲極之一源極，耦接至該電容之該第二端之一閘極，以及耦接至該第二類型靜電放電保護元件之一汲極；一第二 NMOS，

(4)

具有耦接至該第二類型靜電放電保護元件之一汲極、耦接至該電容之該第二端之一閘極，以及耦接該第二電壓準位之一源極。

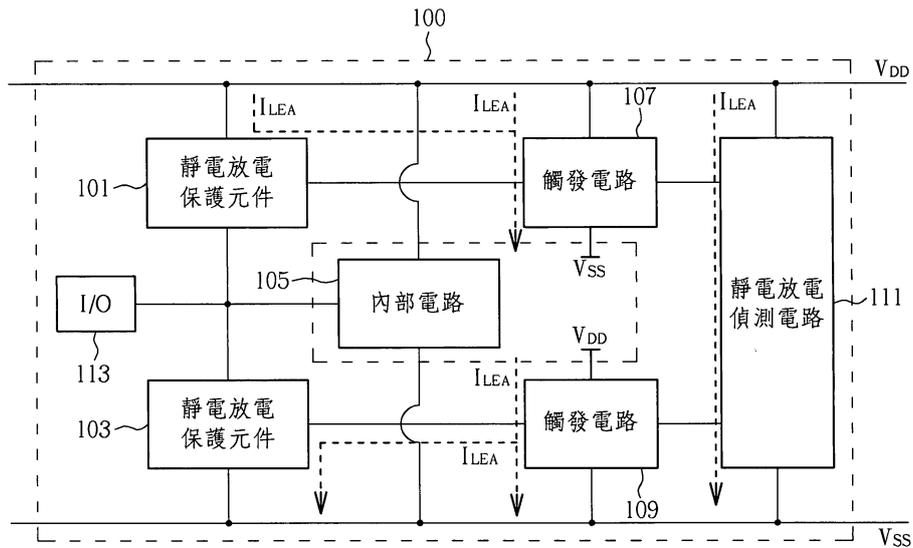
圖式簡單說明

第 1 圖繪示了習知技術之靜電放電防護電路。

第 2 圖繪示了根據本發明之實施例的可節省觸發電路面積之靜電放電防護電路。

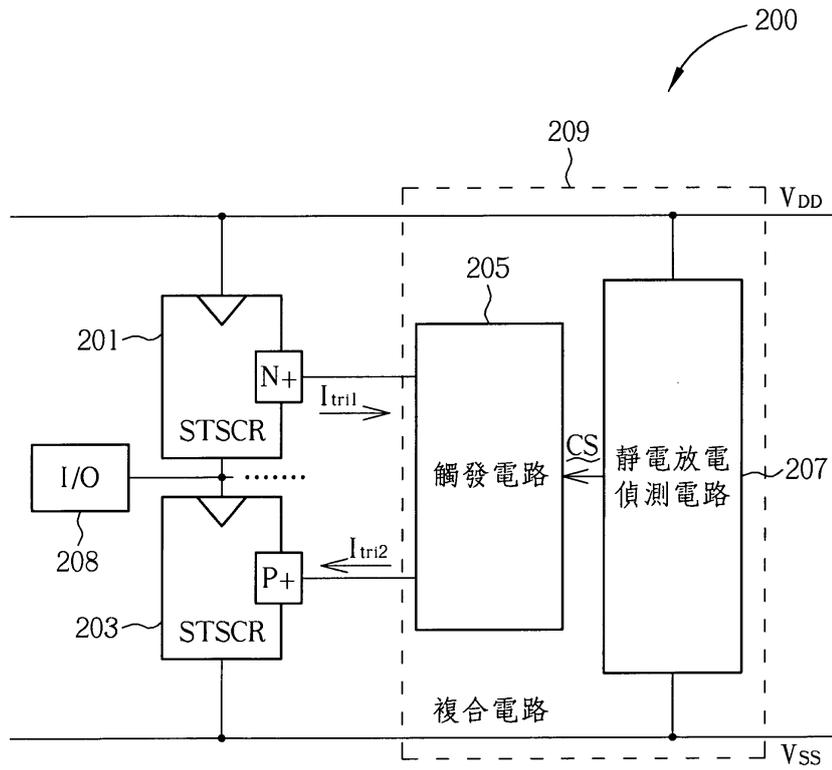
第 3 圖和第 4 圖分別繪示了第 2 圖所示之靜電放電防護電路的詳細結構之其中一例。

第 5 圖至第 7 圖繪示了根據本發明的實施例之可防止漏電流的靜電放電防護電路之詳細結構。

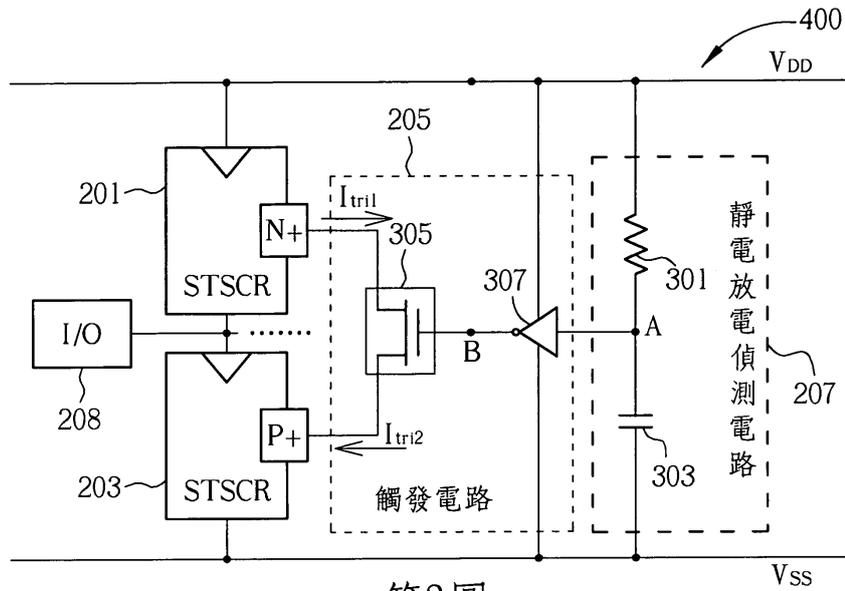


第1圖

(5)

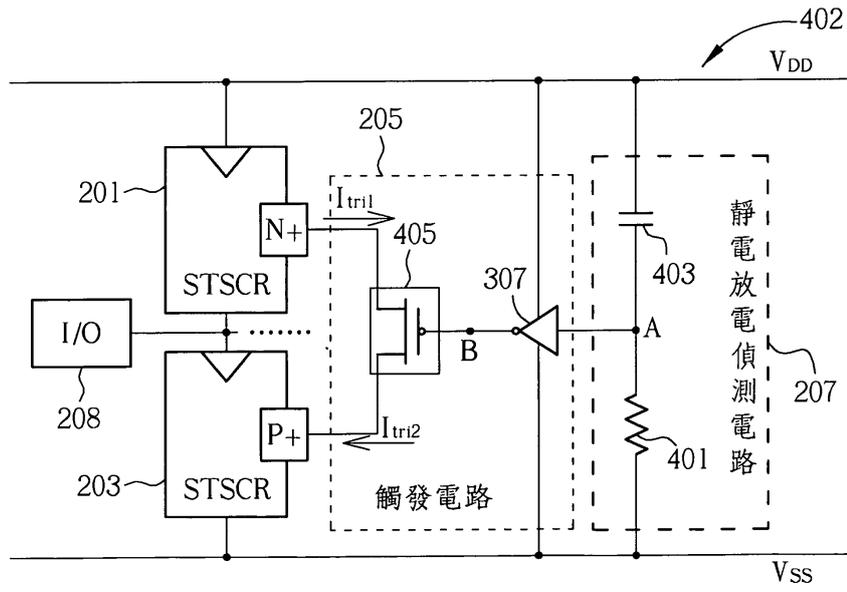


第2圖



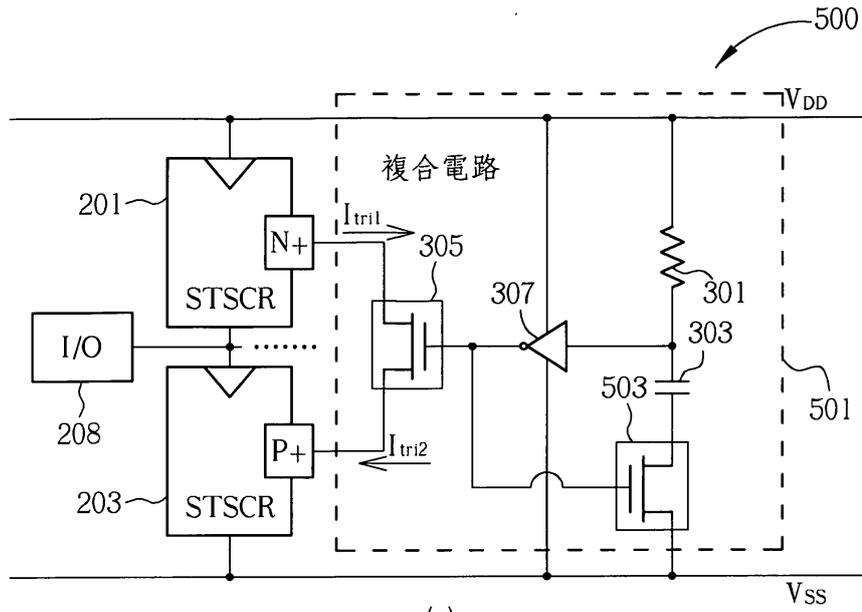
第3圖

(6)

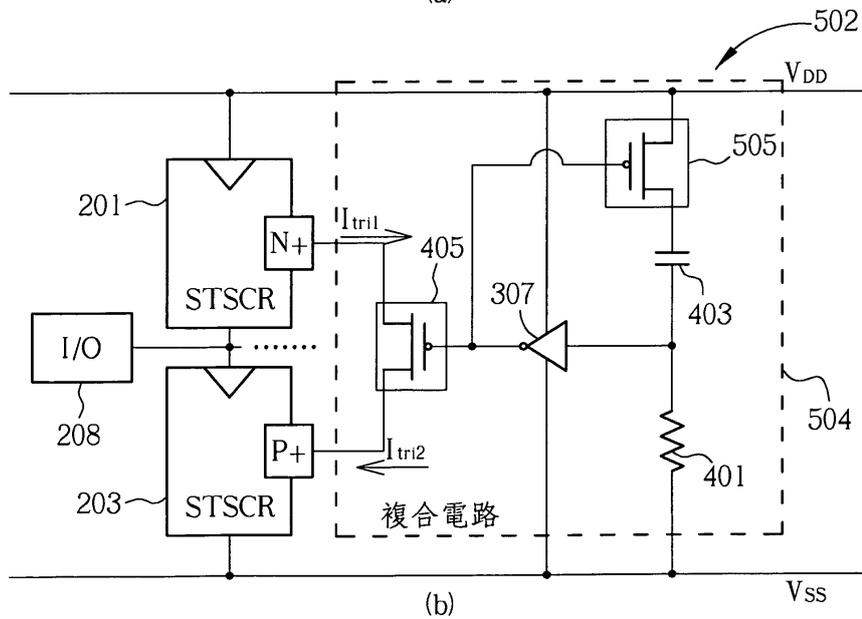


第4圖

(7)



(a)

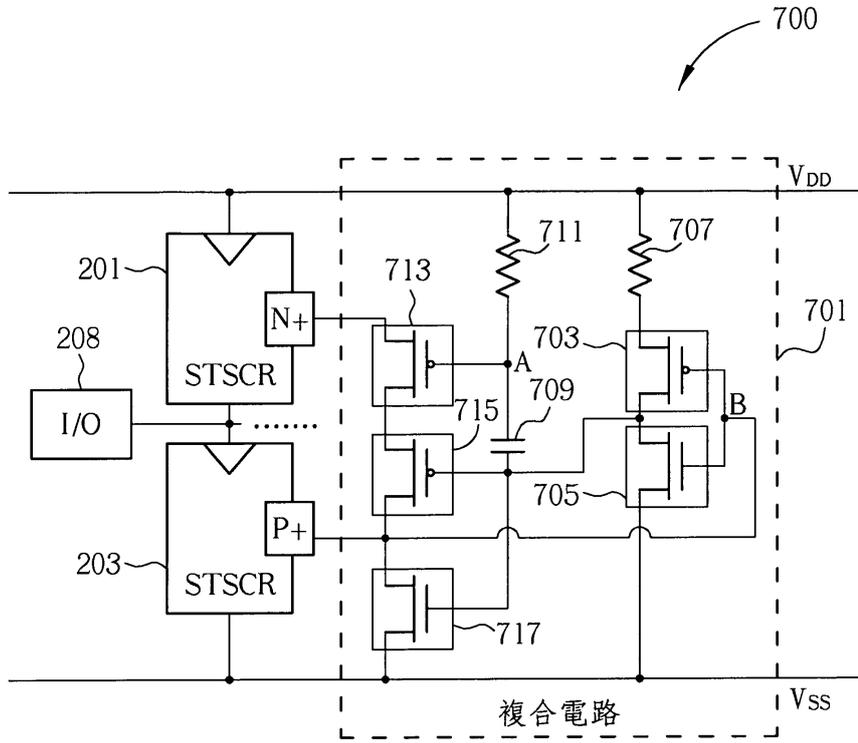


(b)

第5圖



(9)



第7圖