

【11】證書號數：I223887

【45】公告日：中華民國 93 (2004) 年 11 月 11 日

【51】Int. Cl.⁷：H01L23/60

發明

全 10 頁

【54】名稱：一種用來保護高頻射頻積體電路以避免靜電放電傷害的裝置ELECTROSTATIC DISCHARGE PROTECTION DEVICE FOR
GIGA-HERTZ RADIO FREQUENCY INTEGRATED CIRCUITS
WITH VARACTOR-LC

【21】申請案號：091136086

【22】申請日期：中華民國 91 (2002) 年 12 月 13 日

【11】公開編號：200410392

【43】公開日期：中華民國 93 (2004) 年 06 月 16 日

【72】發明人：

柯明道

KER, MING DOU

李健銘

LEE, CHENG MING

羅文裕

LO, WEN YU

【71】申請人：

矽統科技股份有限公司

SILICON INTEGRATED SYSTEMS
CORP.新竹市新竹科學園區研新一
路十六號

【74】代理人：吳宏山 先生

1

2

[57]申請專利範圍：

- 1.一種用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，包含有：
至少有一個靜電放電裝置在輸入/輸出埠內；以及
至少一個變抗器-電感電容槽。
- 2.如申請專利範圍第1項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中該變抗器-電感電容槽包含至少一個具反向偏壓二極體的變抗器。

- 3.如申請專利範圍第1項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中該變抗器-電感電容槽包含一個具晶片式電感器的電感器。
- 5.
- 4.如申請專利範圍第1項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中該變抗器-電感電容槽包含一個具結合-電線電感器的電感器。
- 10.

- 5.如申請專利範圍第1項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中該變抗器-電感電容槽在該射頻積體電路之運轉頻率共振。
- 6.如申請專利範圍第1項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中複數個變抗器-電感電容槽被堆疊，並與該靜電放電裝置串聯。
- 7.如申請專利範圍第1項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中複數個靜電放電裝置被分隔，每一個靜電放電裝置和一個變抗器-電感電容槽串聯。
- 8.一種用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，包含有：
 - 一P型二極體；
 - 一第一變抗器-電感電容槽電路，以串聯方式連結至該P型二極體；
 - 一第二變抗器-電感電容槽電路，以串聯方式連結至該第一變抗器-電感電容槽電路；以及
 - 一N型二極體，以串聯方式連結至該第二個變抗-電感電容槽電路。
- 9.如申請專利範圍第8項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中該第一變抗器-電感電容槽電路包含至少一個變抗器-電感電容槽，並且該第二變抗器-電感電容槽電路包含至少一個變抗器-電感電容槽。
- 10.如申請專利範圍第8項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中該第一變抗器-電感電容槽電路包含複數個變抗器-電感電容槽和該第二變抗器-電感電容槽電路包含複數個變抗器-電感電容槽。
- 11.一種用來保護高頻射頻積體電路以

- 避免靜電放電傷害的裝置，包含有：
- 一第一變抗器-電感電容槽電路；
 - 一P型二極體，以串聯方式連結至該第一變抗器-電感電容槽電路；
 - 一N型二極體，以串聯方式連結至該P型二極體；以及
 - 一第二變抗器-電感電容槽電路，以串聯方式連結至該N型二極體。
5. 12.如申請專利範圍第11項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中該第一變抗器-電感電容槽電路包含至少一個變抗器-電感電容槽，並且該第二變抗器-電感電容槽電路包含至少一個變抗器-電感電容槽。
 10. 13.如申請專利範圍第11項之用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，其中該第一變抗器-電感電容槽電路包含複數個變抗器-電感電容槽，並且該第二變抗器-電感電容槽電路包含複數個變抗器-電感電容槽。
 15. 20. 14.一種用來保護高頻射頻積體電路以避免靜電放電傷害的裝置，包含有：
 - 一第一靜電放電保護電路，具複數個串聯的P型二極體電路段，每個P型二極體電路段包含一個變抗器-電感電容槽，並以串聯方式連結至一個P型二極體；以及
 - 一第二靜電放電保護電路，以串聯方式連結至該第一靜電放電保護電路，此第二靜電放電保護電路具複數個串聯的N型二極體電路段，每個N型二極體電路段包含一個N型二極體，並以串聯方式連結至一個變抗器-電感電容槽。
 25. 30. 35. 圖式簡單說明：
 40. 第一圖為一個傳統二階段靜電放

電保護電路的結構示意圖。

第二圖為一個含有反向偏壓二極體和一個VDD到VSS電源線間箝制電路之傳統靜電放電保護裝置的結構示意圖。

第三圖為一個傳統之分佈式的靜電放電保護裝置的結構示意圖。

第四圖為一個含有一堆疊的反向偏壓二極體和VDD到VSS電源線間箝制電路之傳統靜電放電保護裝置的結構示意圖。

第五圖為根據本發明之靜電放電保護裝置的第一個實施例。

第六圖為根據本發明之靜電放電

保護裝置的第二個實施例。

第七圖為根據本發明之靜電放電保護裝置的第三個實施例。

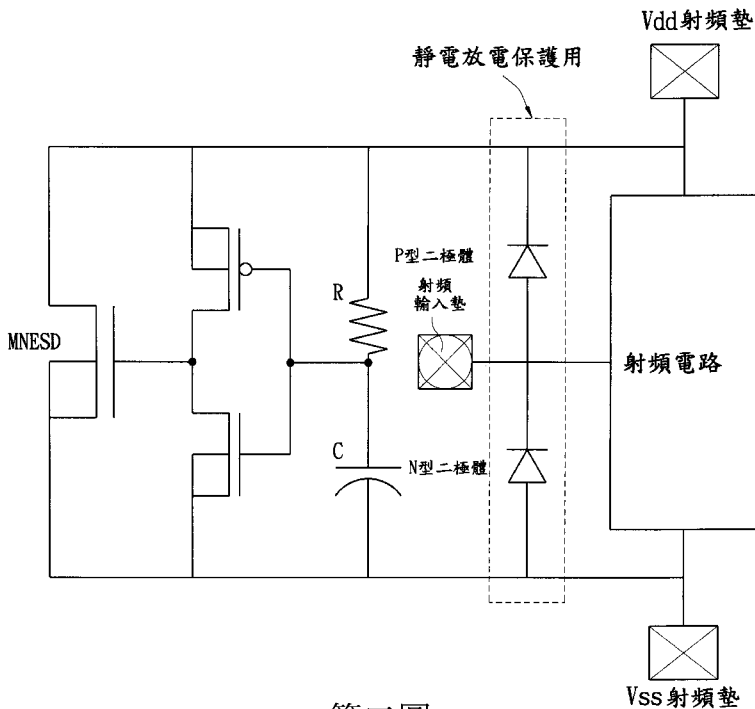
第八圖為根據本發明之靜電放電保護裝置的第四個實施例。

第九圖為根據本發明之靜電放電保護裝置的第五個實施例。

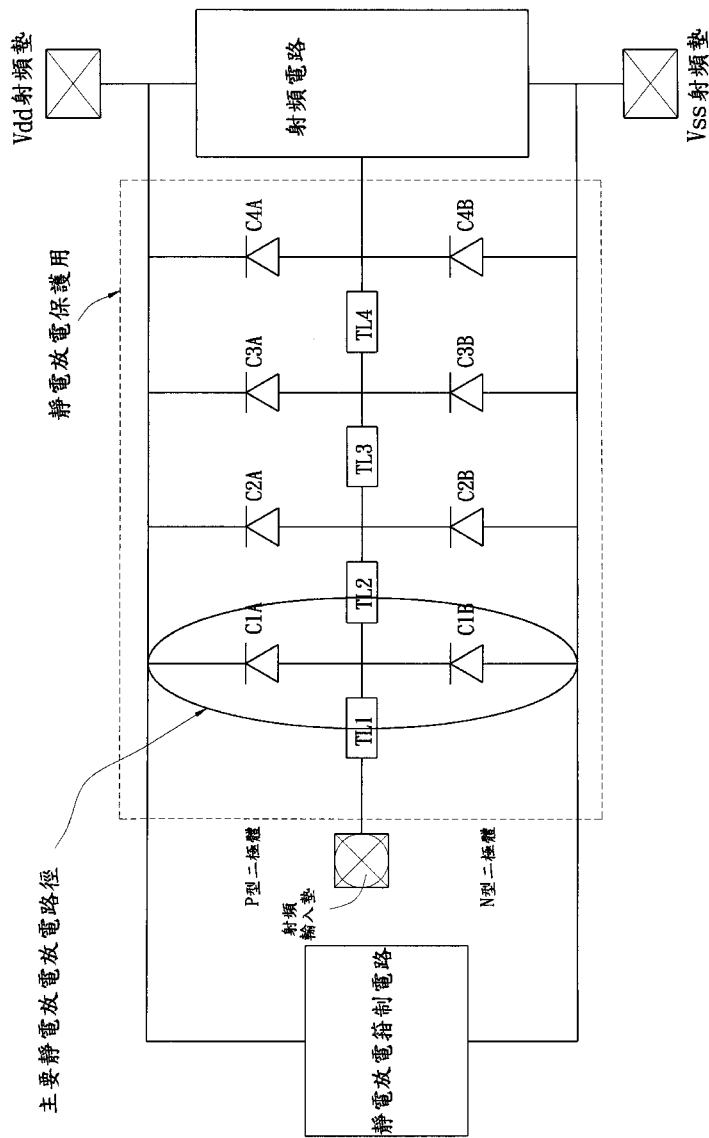
第十圖為根據本發明之靜電放電保護裝置的第六個實施例。

5. 第十一圖為根據本發明之靜電放電保護裝置的第七個實施例。

第十二圖為根據本發明之靜電放電保護裝置的第八個實施例。

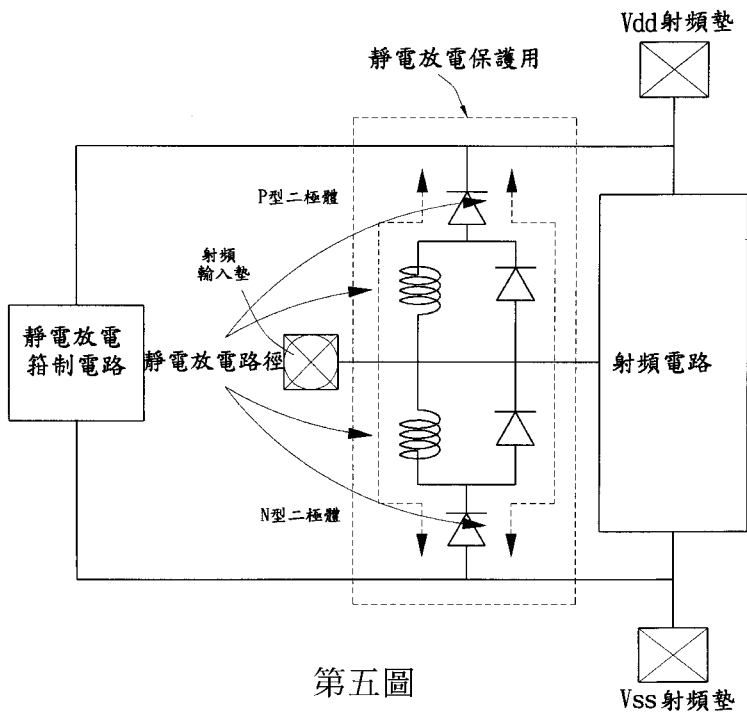
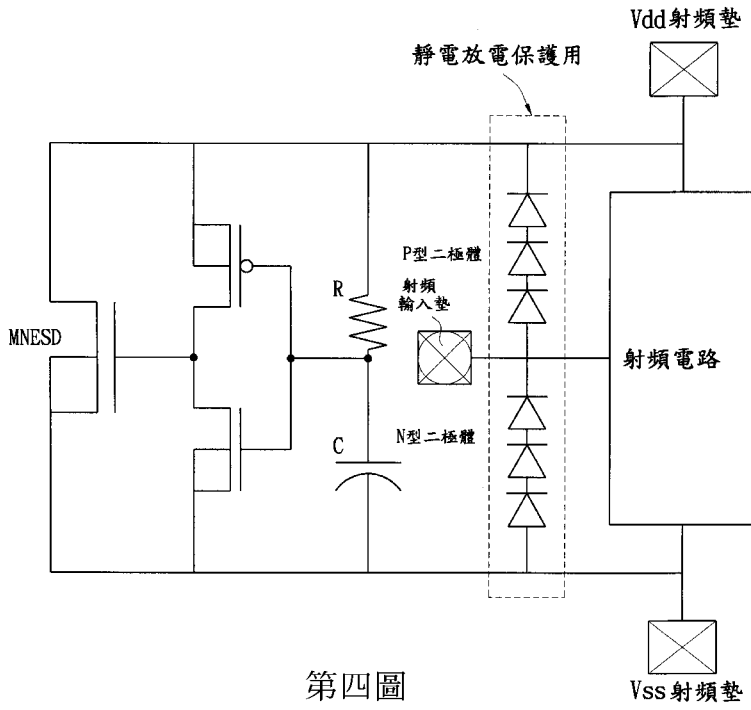


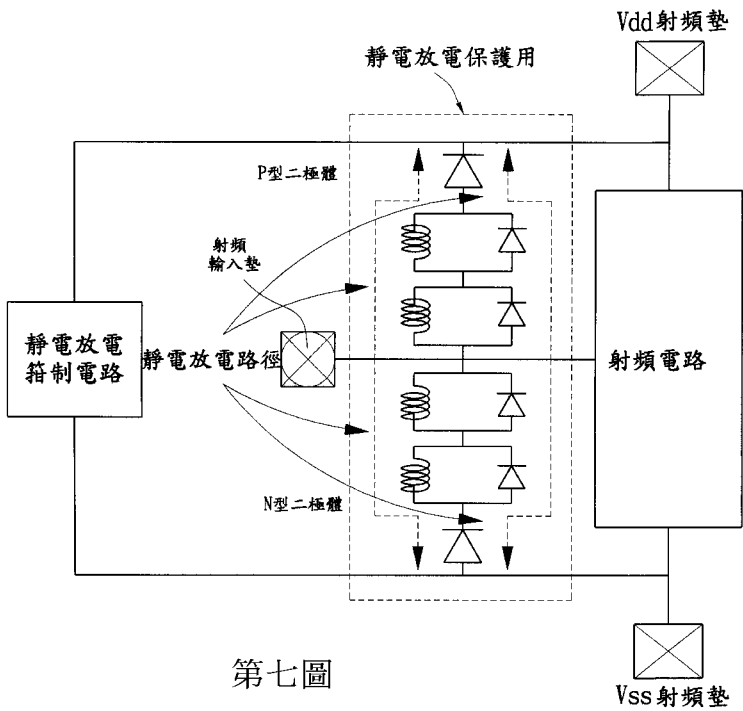
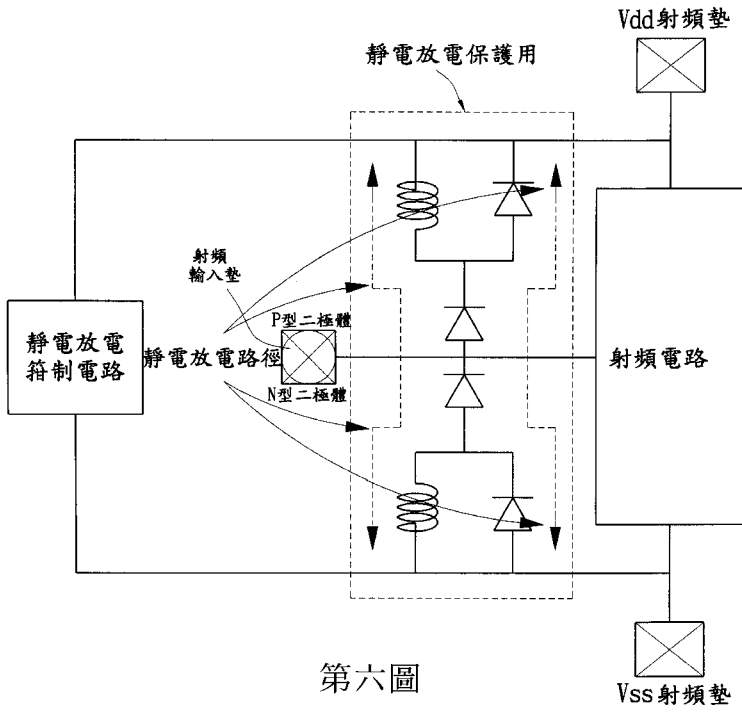
第二圖



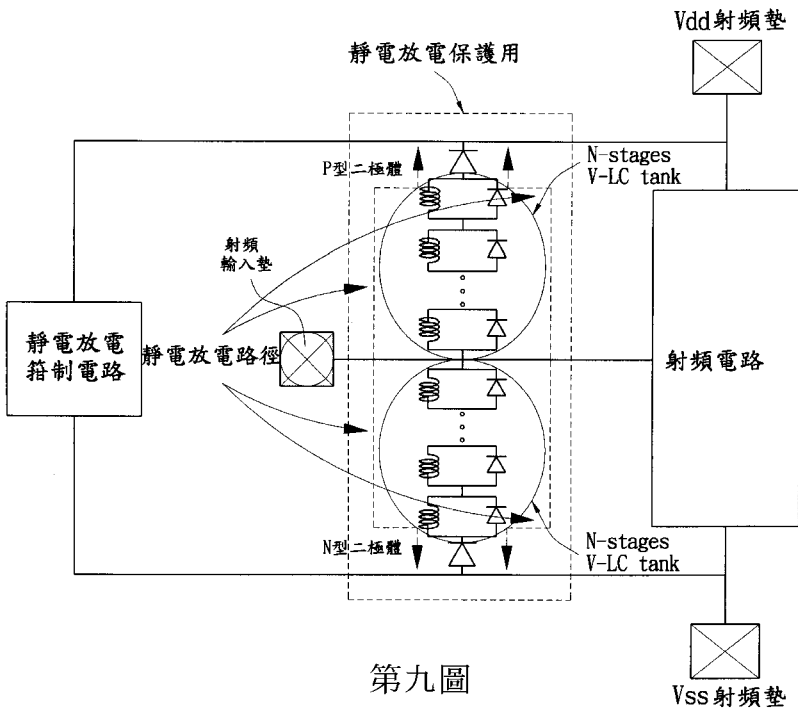
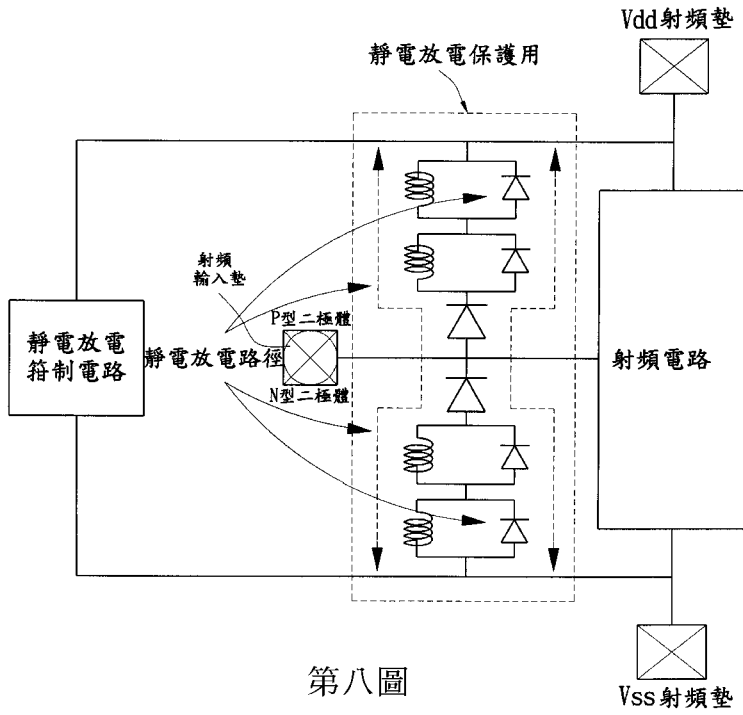
第三圖

(6)

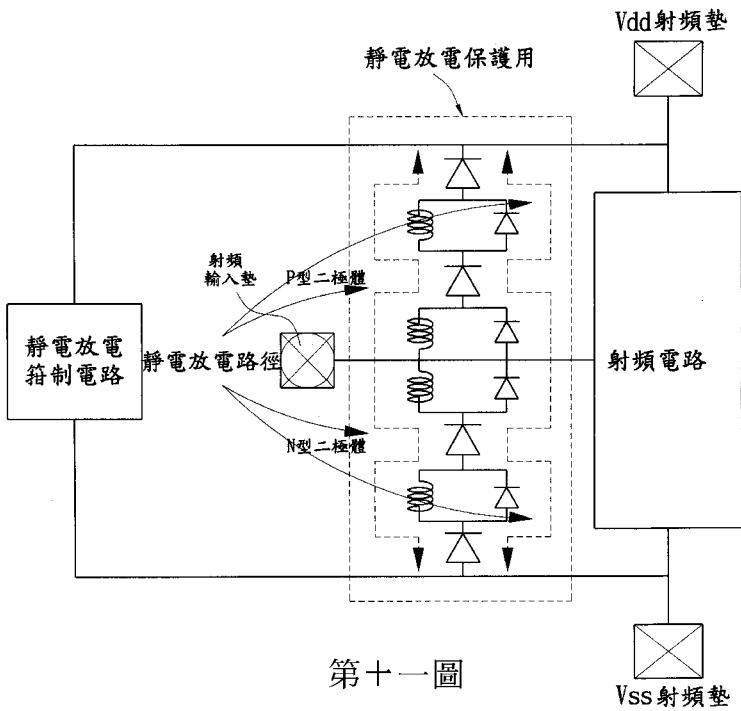
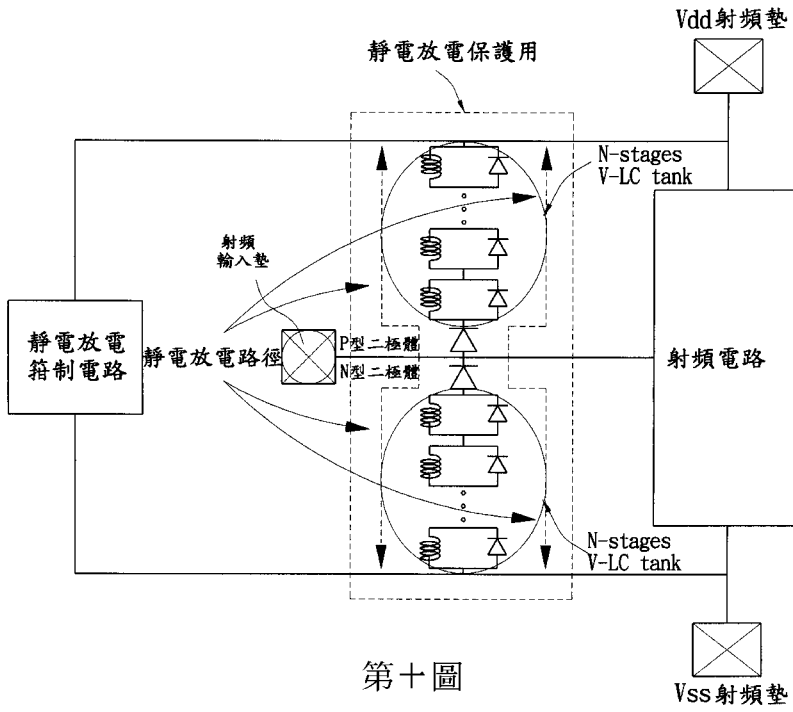


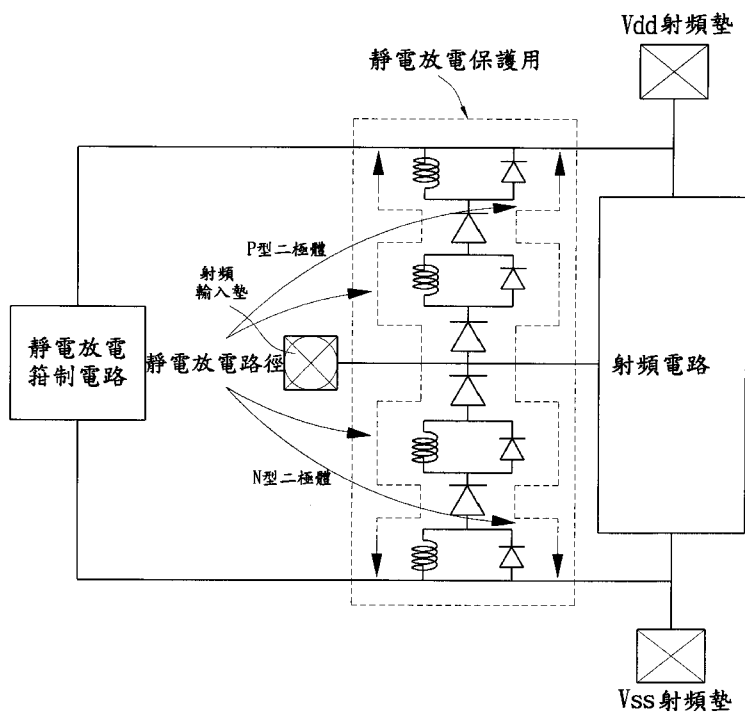


(8)



(9)





第十二圖