

【11】證書號數： I231035

【45】公告日： 中華民國 94 (2005) 年 04 月 11 日

【51】Int. Cl.⁷： H01L23/62

發明

全 5 頁

【54】名稱： 具有間隙結構之高壓靜電放電保護裝置

HIGH VOLTAGE ESD PROTECTION DEVICE HAVING GAP
STRUCTURE

【21】申請案號： 093103468

【22】申請日期： 中華民國 93 (2004) 年02 月 13 日

【72】發明人：

林耿立

LIN, GEENG LIH

周業甯

JOU, YEH NING

柯明道

KER, MING DOU

【71】申請人：

世界先進積體電路股份有限
公司
新竹縣新竹科學工業園區園
區三路123號

VANGUARD INTERNATIONAL
SEMICONDUCTOR CORPORATION

【74】代理人：洪澄文 先生

顏錦順 先生

1

2

[57]申請專利範圍：

1.一種靜電放電保護裝置，包括：

一第一導電型基底；

一第二導電型井區，形成於該基底
中；

一第二導電型第一擴散區，形成於
該基底中；

一閘極，用以控制該第二導電型第
一擴散區與該井區之電性連接，該
閘極、該第二導電型第一擴散區與
該井區構成一場效電晶體(field effect

transistor)；

一第三導電型第一擴散區，形成於
該井區中；

一場氧化區，形成於該井區中，位
於該閘極與該第三導電型第一擴散
區之間；以及

一間隙，形成於該井區中，位於該
場氧化區與該第三導電型第一擴散
區之間。

10. 2.如申請專利範圍第1項所述之靜電放

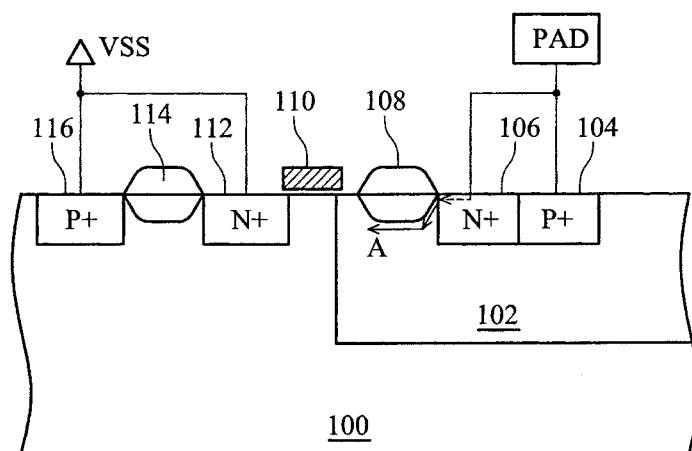
電保護裝置，其中，該靜電放電保護裝置另包含有一第一導電型第一擴散區，形成於該基底中，作為該基底之電接觸點。

- 3.如申請專利範圍第2項所述之靜電放電保護裝置，其中，該第一、第三導電型為P型，該第二導電型為N型。
- 4.如申請專利範圍第2項所述之靜電放電保護裝置，其中，該第一導電型為P型，該第二、第三導電型為N型。
- 5.如申請專利範圍第4項所述之靜電放電保護裝置，其中，該第二導電型第一擴散區與該第一導電型第一擴散區在正常操作下，係連接一第一電源線。
- 6.如申請專利範圍第2項所述之靜電放電保護裝置，其中，該第一、第三導電型為N型，該第二導電型為P型。
- 7.如申請專利範圍第2項所述之靜電放電保護裝置，其中，該第一導電型為N型，該第二、第三導電型為P型。
- 8.如申請專利範圍第7項所述之靜電放電保護裝置，其中，該第二導電型

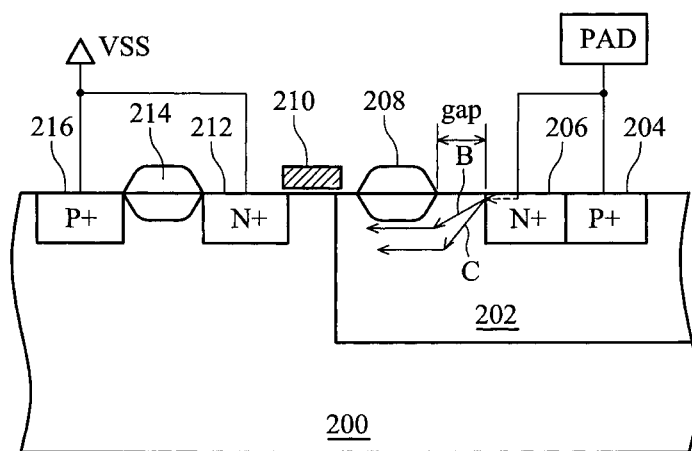
第一擴散區與該第一導電型第一擴散區在正常操作下，係連接一第二電源線。

- 9.如申請專利範圍第1項所述之靜電放電保護裝置，其中，該場氧化區係由STI或LOCOS製程所形成。
 - 10.如申請專利範圍第1項所述之靜電放電保護裝置，其中，該間隙係由光罩(mask)所定義。
 10. 11.如申請專利範圍第1項所述之靜電放電保護裝置，其中，更包括一虛置閘極，形成於該第三導電型第一擴散區與該場氧化區之間。
- 圖式簡單說明：
15. 第1圖為習知ESD保護裝置之剖面示意圖。
 - 第2圖為本發明之ESD保護裝置之一橫向擴散NMOS之剖面圖。
 - 第3圖為本發明之ESD保護裝置之一橫向擴散NMOS之第二實施例剖面圖。
 - 第4圖為本發明之ESD保護裝置之一橫向擴散NMOS之第三實施例剖面圖。
 20. 第5圖為本發明之ESD保護裝置之一橫向擴散PMOS之剖面圖。
 - 25.

(3)

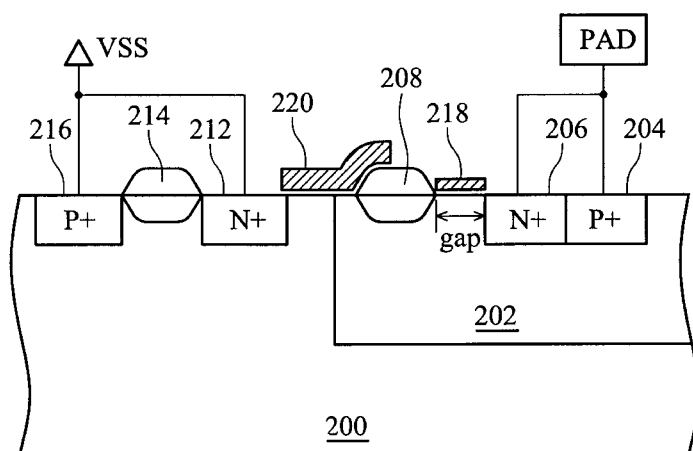


第 1 圖

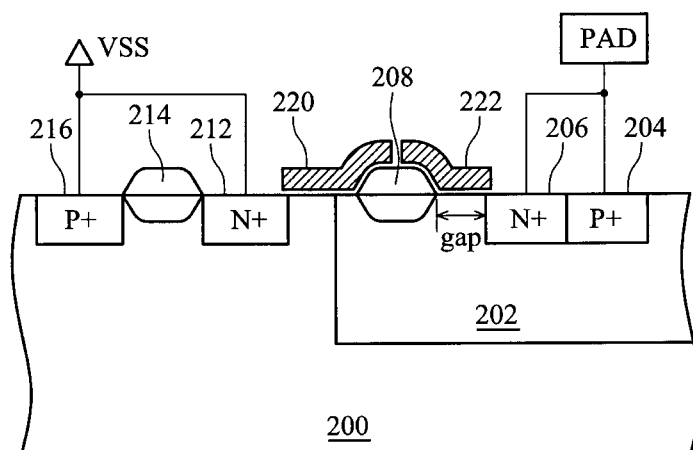


第 2 圖

(4)

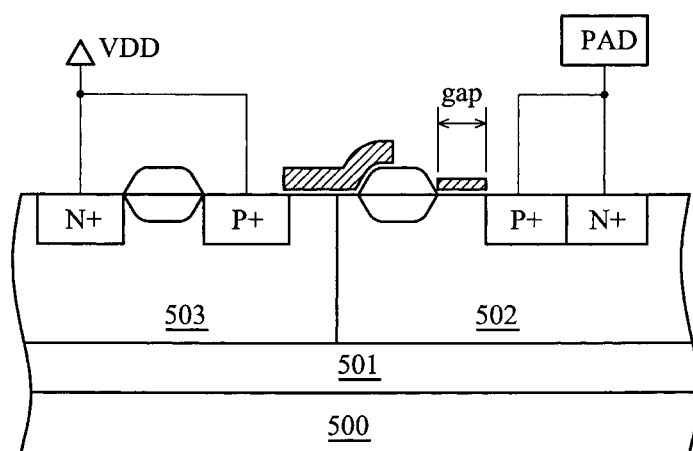


第 3 圖



第 4 圖

(5)



第 5 圖

