
【54】名稱：靜電放電防護電路

ESD PROTECTION CIRCUIT WITH ACTIVE DEVICE

【21】申請案號：092122170

【22】申請日：中華民國92(2003)年8月12日

【11】公開編號：200403831

【43】公開日：中華民國93(2004)年3月1日

【30】優先權： 2002/08/29 美國 10/230,287

【72】發明人：柯明道 KER, MING DOU；曾當貴 TSENG, TANG KUI；姜信欽 JIANG, HSIN CHIN；張智毅 CHANG, CHYH YIH

【71】申請人：財團法人工業技術研究院 INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
新竹縣竹東鎮中興路4段195號

【74】代理人：

1

2

[57]申請專利範圍：

- 1.一種靜電放電防護電路，係包括有：
一第一端點；
一第二端點；
一靜電放電防護元件，係耦合在該第一端點及該第二端點之間；及
一主動型元件，係耦合到該靜電放電元件；
藉由該主動型元件控制靜電電流流過靜電放電防護元件。

2.如申請專利範圍第1項所述之靜電放

電防護電路，其中，該靜電放電元件係包含至少一矽控整流器(Silicon Controlled Rectifier，SCR)、一場效氧化元件(Field Oxide Device，FOD)、一主動型元件(Active Device)、一個雙載子連接電晶體(Bipolar Junction Transistor，BJT)、一個金屬氧化半導體(Metal Oxide Semiconductor，MOS)。

10. 3.如申請專利範圍第1項所述之靜電放

電防護電路，其中該主動型元件係為一N型主動型元件或為一P型主動型元件。

- 4.如申請專利範圍第2項所述之靜電放電防護電路，其中該主動型元件內更係有一第一擴散區域及一第二擴散區域，且該第一擴散區域更係與該矽控整流器之一基體端耦合。
- 5.如申請專利範圍第4項所述之靜電放電防護電路，其中，該矽控整流器包括有一第一P型部分耦合到第一端點、一第一N型部分、一第二P型部分及一第二N型部分耦合到第二端點。
- 6.如申請專利範圍第5項所述之靜電放電防護電路，其中該主動型元件的其中一個擴散區域係耦合到該矽控整流器之該第一P型部分，另外一個擴散區域則耦合到該矽控整流器之該第二P型部分。
- 7.如申請專利範圍第5項所述之靜電放電防護電路，其中該主動型元件的其中一個擴散部分係耦合到該矽控整流器之該第一N型部分，另外一個擴散區域則耦合到該矽控整流器之該第二N型部分。
- 8.如申請專利範圍第5項所述之靜電放電防護電路，其中該主動型元件的其中一個擴散區域係部分形成在該矽控整流器之該第一N型部分中，另外一個擴散區域則部分形成在該矽控整流器之該第二N型部分中。
- 9.如申請專利範圍第5項所述之靜電放電防護電路，其中該主動型元件的其中一個擴散區域係部分形成在該矽控整流器之該第一P型部分中，另外一個擴散區域則部分形成在該矽控整流器之該第二P型部分中。
- 10.如申請專利範圍第2項所述之靜電放電防護電路，其中該主動型元件

耦合在該靜電放電防護元件上的係為一第一主動型元件，另外，該靜電放電元件更有一第二主動型元件，該第二主動型元件係有一基極，且該第一主動型元件係有一第一擴散區域與一第二擴散區域，且該第一主動型元件之其中一個擴散區域係耦合到該第二主動型元件之該基極。

- 11.如申請專利範圍第10項所述之靜電放電防護電路，其中該第二主動型元件係包括有一第一擴散區域耦合到該第一端點，且該第二主動型元件之一第二擴散區域則耦合到該第二端點，且其中該第一主動型元件的其他擴散區域係耦合到該第一端點。
- 12.如申請專利範圍第10項所述之靜電放電防護電路，其中該第二個主動型元件係包括有一第一擴散區域耦合到該第一端點，且該第二主動型元件之一第二擴散區域則耦合到該第二端點，且其中該第一主動型元件的其他擴散區域係耦合到該第二端點。
- 13.如申請專利範圍第2項所述之靜電放電防護電路，其中該靜電放電防護元件包括有一場效氧化元件，該場效氧化元件係有一基極，且該主動型元件係包括有一第一擴散區域及一第二擴散區域，其中之一擴散區域係耦合到該場效氧化元件之該基極。
- 14.如申請專利範圍第13項所述之靜電放電防護電路，其中該場效氧化元件係包括有一第一擴散區域耦合到該第一端點、一第二擴散區域耦合到該第二端點，且其中該主動型元件之其他擴散區域係耦合到該第一端點。

- 15.如申請專利範圍第13項所述之靜電放電防護電路，其中該場效氧化元件係包括有一第一擴散區域耦合到該第一端點、一第二擴散區域耦合到該第二端點，且其中該主動型元件之其他擴散區域係耦合到該第二端點。
- 16.如申請專利範圍第2項所述之靜電放電防護電路，其中該靜電放電防護元件包括有一雙載子連接電晶體，該雙載子連接電晶體係有一基極，且該主動型元件係包括有一第一擴散區域及一第二擴散區域，其中之一擴散區域係耦合到該雙載子連接電晶體之該基極。
- 17.如申請專利範圍第16項所述之靜電放電防護電路，其中該雙載子連接電晶體係包括有一集極耦合到該第一端點、一射極耦合到該第二端點，且其中該主動型元件之其他擴散區域係耦合到該第一端點。
- 18.如申請專利範圍第16項所述之靜電放電防護電路，其中該雙載子連接電晶體係包括有一集極耦合到該第一端點、一射極耦合到該第二端點，且其中該主動型元件之其他擴散區域係耦合到該第二端點。
- 19.如申請專利範圍第2項所述之靜電放電防護電路，其中該靜電放電防護元件包括有一金屬氧化半導體，該金屬氧化半導體係有一基極，且該主動型元件係包括有一第一擴散區域及一第二擴散區域，其中之一擴散區域係耦合到該金屬氧化半導體之該基極。
- 20.如申請專利範圍第19項所述之靜電放電防護電路，其中該金屬氧化半導體係包括有一第一擴散區域耦合到該第一端點、一第二擴散區域耦合到該第二端點及一閘極耦合到該

- 金屬氧化半導體之該第二擴散區域，且其中該主動型元件之其他擴散區域係耦合到該第一端點。
- 21.如申請專利範圍第19項所述之靜電放電防護電路，其中該金屬氧化半導體係包括有一第一擴散區域耦合到該第一端點、一第二擴散區域耦合到該第二端點及一閘極耦合到該金屬氧化半導體之該第一擴散區域，且其中該主動型元件之其他擴散區域係耦合到該第二端點。
- 22.如申請專利範圍第2項所述之靜電放電防護電路，其中該靜電放電防護元件係包括有一金屬氧化半導體及一矽控整流器，其中該矽控整流器係有一第一P型部分耦合到該第一端點、一第一N型部分、一第二P型部分及一第二N型部分耦合到該第二端點；該金屬氧化半導體係有一閘極、一第一擴散區域部分形成在該矽控整流器之該第一N型擴散區域，及一第二擴散區域部分形成在該矽控整流器之該第二N型擴散區域。
- 23.如申請專利範圍第22項所述之靜電放電防護電路，其中該主動型元件係有一第一擴散區域及一第二擴散區域，其中一個擴散區域係耦合到該金屬氧化半導體之該閘極。
- 24.如申請專利範圍第22項所述之靜電放電防護電路，其中於該金屬氧化半導體之該閘極與該第二端點之間係有一電阻。
- 25.如申請專利範圍第2項所述之靜電放電防護電路，其中該靜電放電防護元件係包括有一金屬氧化半導體與一矽控整流器，其中該矽控整流器係有一第一P型部分耦合到該第一端點、一第一N型部分、一第二P型部分及一第二N型部分耦合到該

二端點；該金屬氧化半導體係有一閘極、一第一擴散區域部分形成在該矽控整流器之該第一 P 型擴散區域，及一第二擴散區域部分形成在該矽控整流器之該第二 N 型擴散區域。

26.如申請專利範圍第 25 項所述之靜電放電防護電路，其中該主動型元件係有一第一擴散區域及一第二擴散區域，其中一個擴散區域係耦合到該金屬氧化半導體之該閘極。

27.如申請專利範圍第 26 項所述之靜電放電防護電路，其中於該金屬氧化半導體之該閘極與該第一端點之間係有一電阻。

28.一種靜電放電防護電路，係包括至少一靜電放電電流路徑，並於該靜電放電電流路徑上設置有複數個靜電放電防護電路，該複數個靜電放電防護電路係包括有：

一第一端點；

一第二端點；

一靜電放電防護元件，係耦合在該第一端點及該第二端點之間；

一主動型元件，係耦合到該靜電放電防護元件；

藉由該主動型元件控制靜電電流流過靜電放電防護元件。

29.如申請專利範圍第 28 項所述之靜電放電防護電路，其中該靜電放電防護元件係包括至少一矽控整流器 (Silicon Controlled Rectifier, SCR)、一場效氧化元件 (Field Oxide Device, FOD)、一主動型元件 (Active Device)、一雙載子連接電晶體 (Bipolar Junction Transistor, BJT) 與一金屬氧化半導體 (Metal Oxide Semiconductor, MOS)。

30.如申請專利範圍第 28 項所述之靜電放電防護電路，其中該主動型元件

係包括有一 N 型主動型元件或 P 型主動行元件。

31.如申請專利範圍第 28 項所述之靜電放電防護電路，其中該靜電放電防護電路係設置於一第一靜電電流路徑與一第二靜電電流路徑之間。

32.如申請專利範圍第 28 項所述之靜電放電防護電路，其中該靜電放電防護電路係設置於一靜電電流路徑和一電壓線之間，其中該電壓線係提供一第一電壓。

33.如申請專利範圍第 32 項所述之靜電放電防護電路，其中該靜電放電保護電路係設置於一靜電電流路徑和一電壓線之間，其中該電壓線係提供一第二電壓。

34.一種靜電放電防護電路之方法，係藉由導通一主動型元件，使一靜電放電電流流過一靜電放電防護元件。

35.如申請專利範圍第 34 項之靜電放電防護電路之方法，其中該靜電放電防護元件係包括至少一矽控整流器 (Silicon Controlled Rectifier, SCR)、一場效氧化元件 (Field Oxide Device, FOD)、一主動型元件 (Active Device)、一雙載子連接電晶體 (Bipolar Junction Transistor, BJT) 與一金屬氧化半導體 (Metal Oxide Semiconductor, MOS)。

圖式簡單說明：

第一圖係為習用技術第一實施例之靜電放電防護電路示意圖；

第二圖係為習用技術第二實施例之靜電放電防護電路示意圖；

第三 A、B 圖係為本發明實施例所使用之 N 型主動型元件符號與電路示意圖；

第四 A、B 圖係為本發明實施例所使用之 P 型主動型元件符號與電路

示意圖；

第五 A~C 圖係為本發明第一實施例之靜電放電防護電路之電路示意圖與剖面示意圖；

第六 A、B 圖係為本發明第二實施例之靜電放電防護電路之電路示意圖；

第七 A、B 圖係為本發明第三實施例之靜電放電防護電路之電路示意圖；

第八 A、B 圖係為本發明第四實施例之靜電放電防護電路之電路示意圖；

第九 A~C 圖係為本發明第五實施例之靜電放電防護電路之電路示意圖與剖面示意圖；

第十 A、B 圖係為本發明第六實施例之靜電放電防護電路之電路示意圖；

第十一 A、B 圖係為本發明第七實施例之靜電放電防護電路之電路示意圖；

第十二 A、B 圖係為本發明第八

實施例之靜電放電防護電路之電路示意圖；

第十三 A、B 圖係為本發明第九實施例之靜電放電防護電路之電路示意圖；

第十四 A、B 圖係為本發明第十實施例之靜電放電防護電路之電路示意圖；

第十五 A、B 圖係為本發明第十一實施例之靜電放電防護電路之電路示意圖；

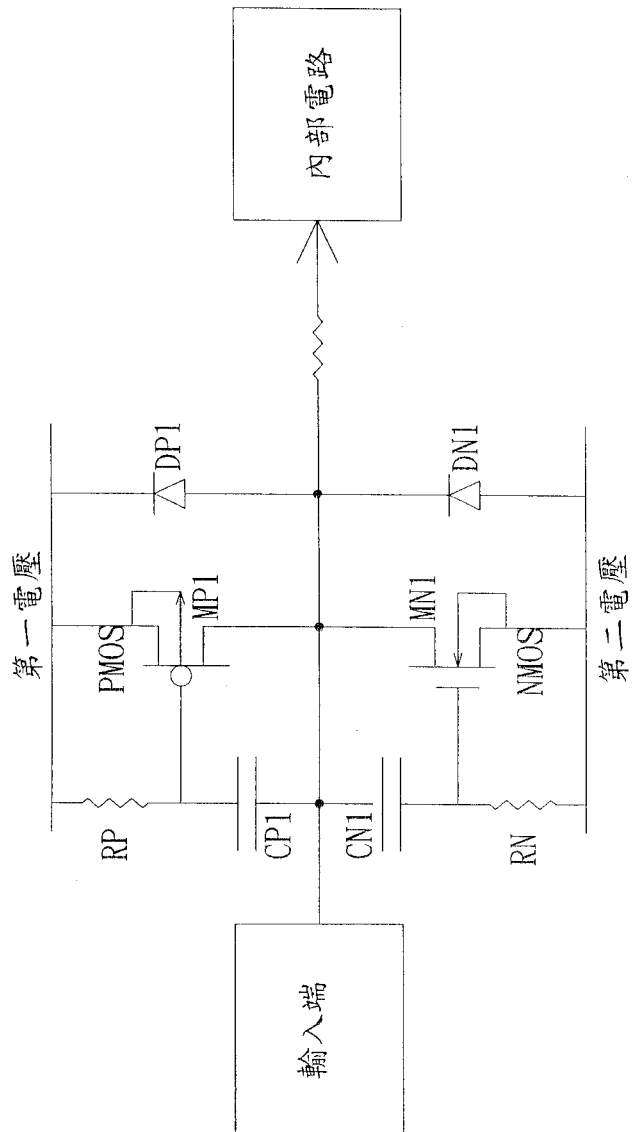
第十六 A、B 圖係為本發明第十二實施例之靜電放電防護電路之電路示意圖；

第十七圖係為本發明實施例之第一電路方塊示意圖；

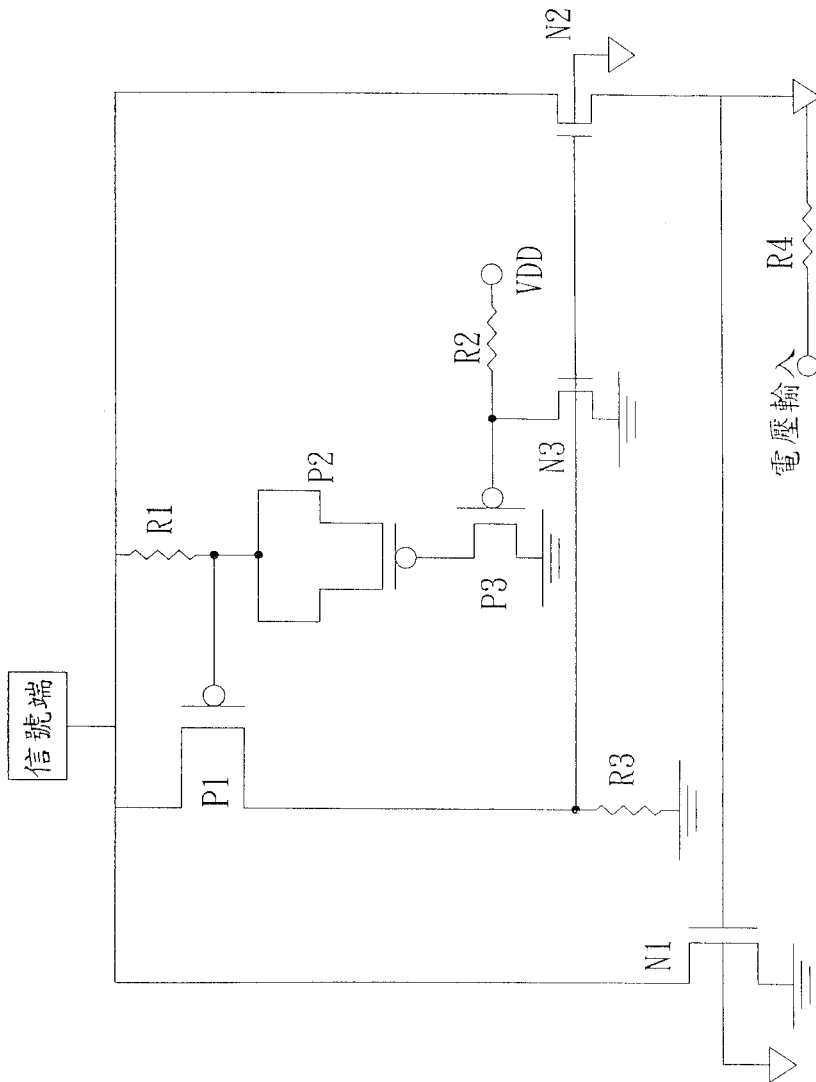
第十八圖係為本發明實施例之第二電路方塊示意圖；

第十九圖係為本發明實施例之第三電路方塊示意圖；

第二十圖係為本發明實施例之第四電路方塊示意圖。

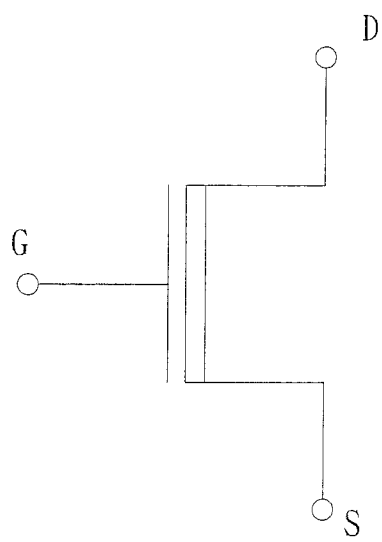


第一圖

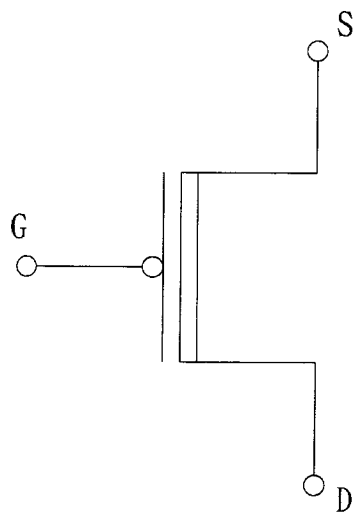


第二圖

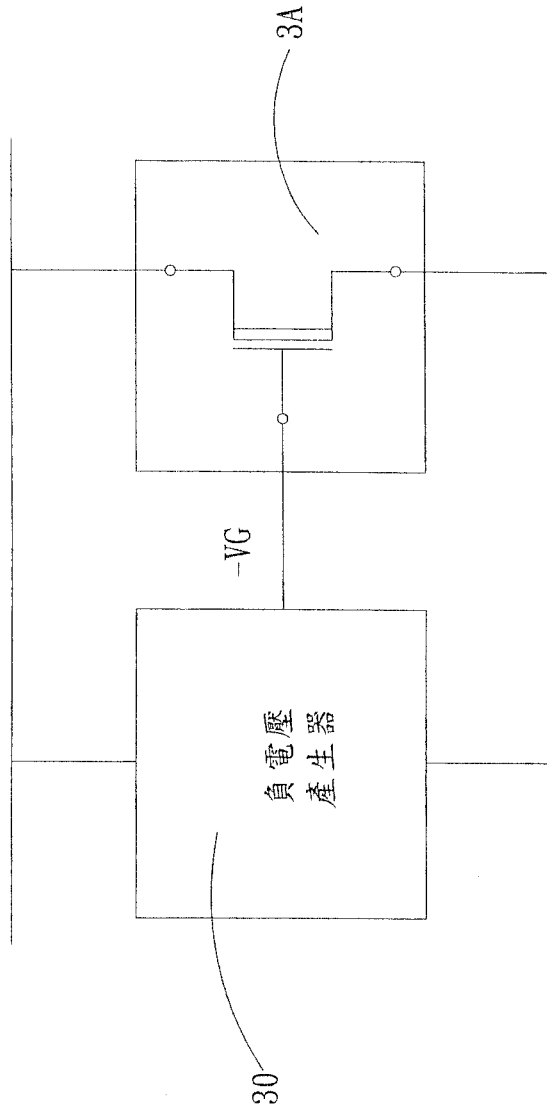
(8)



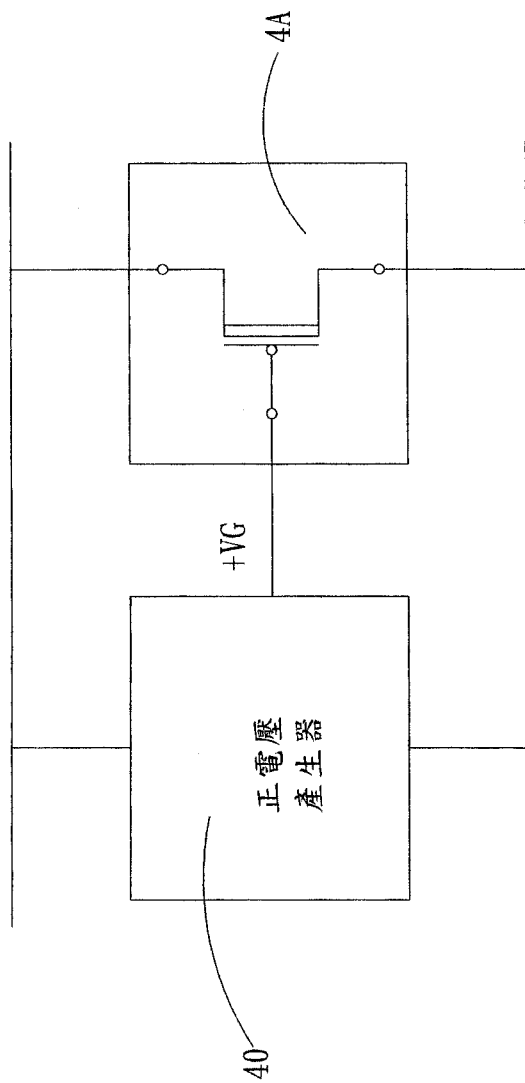
第三 A 圖



第四 A 圖

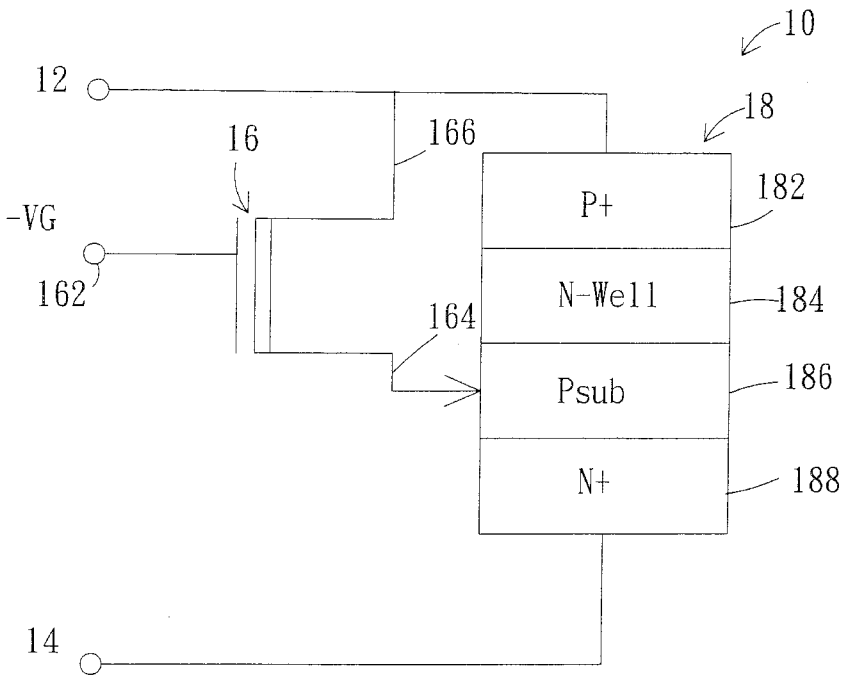


第三B圖

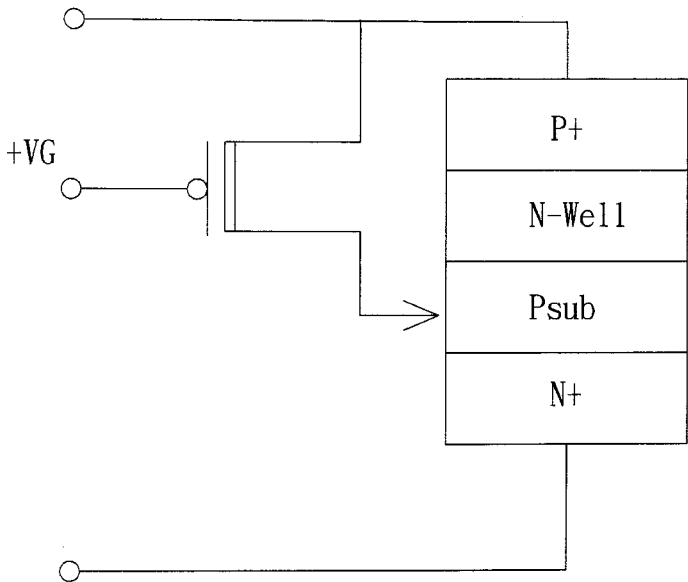


第四B圖

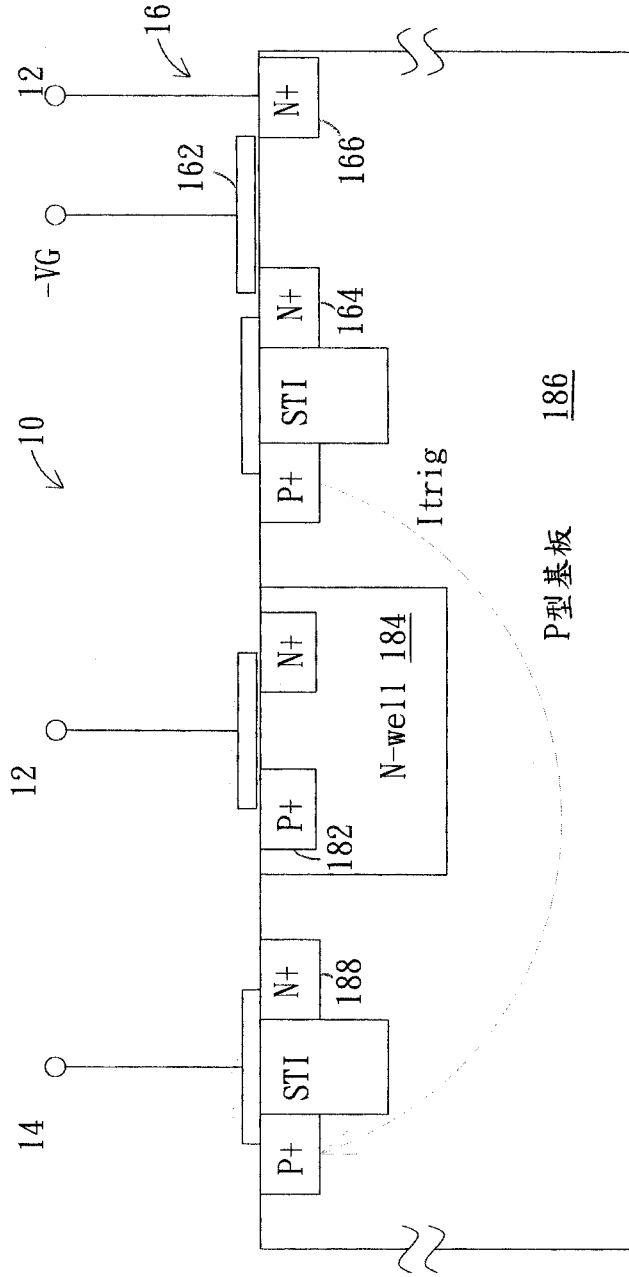
(11)



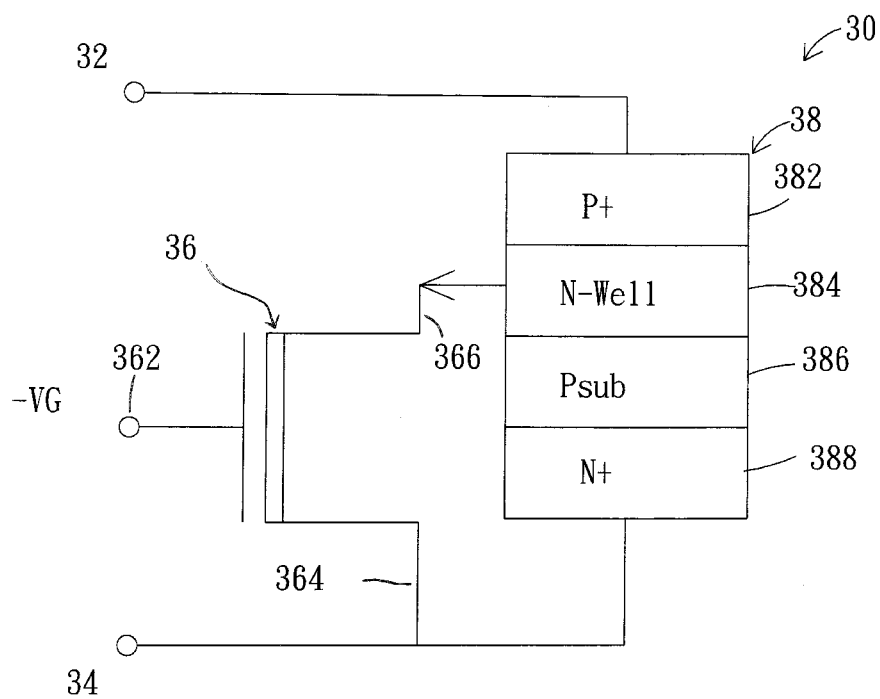
第五 A 圖



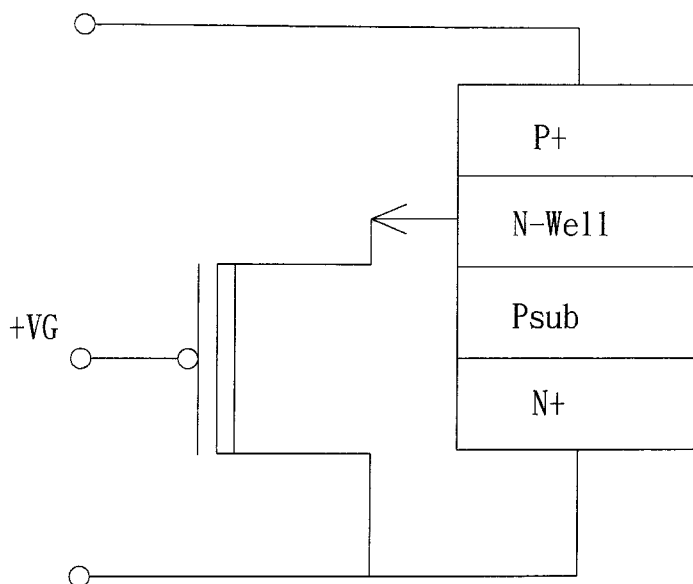
第五 B 圖



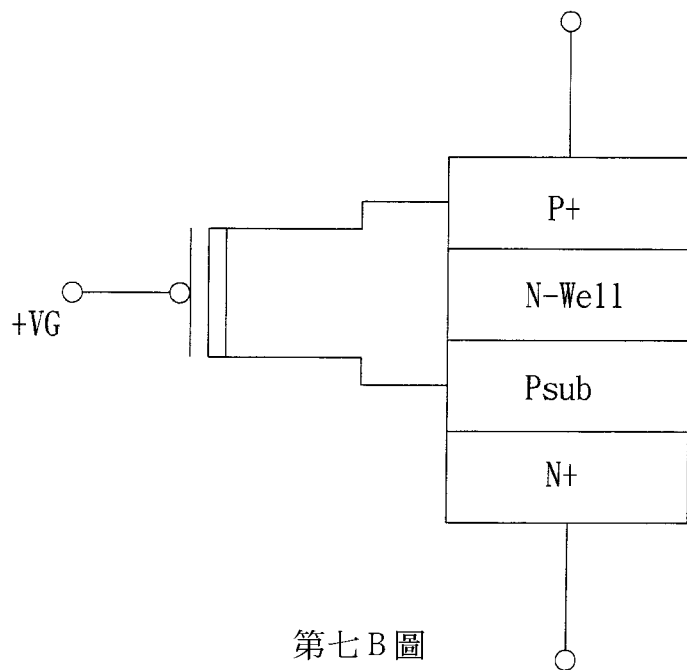
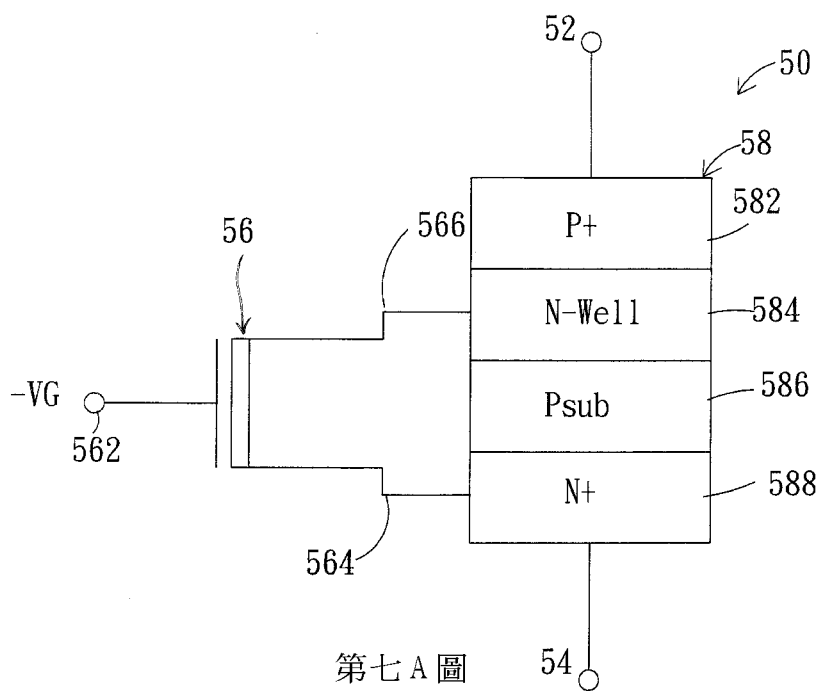
第五C圖

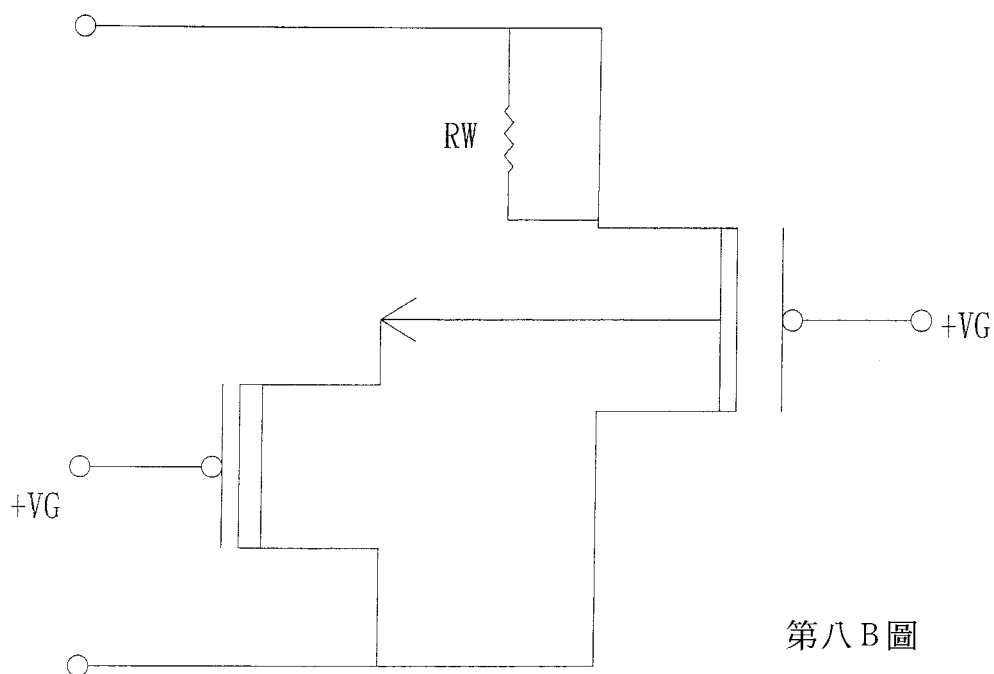
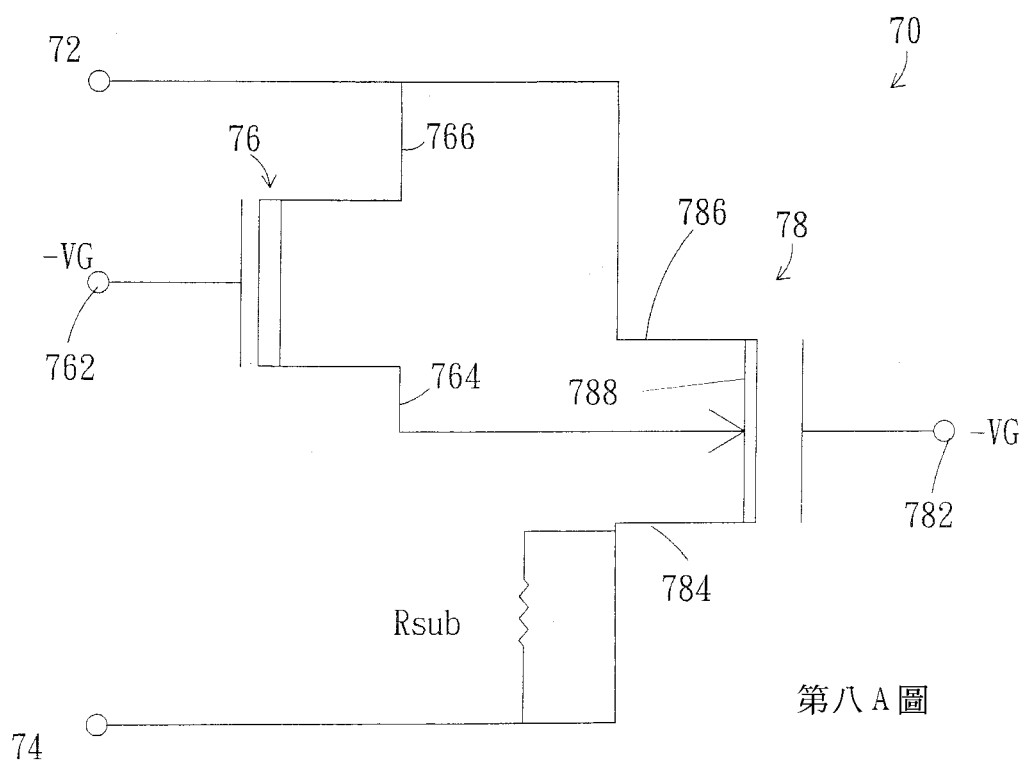


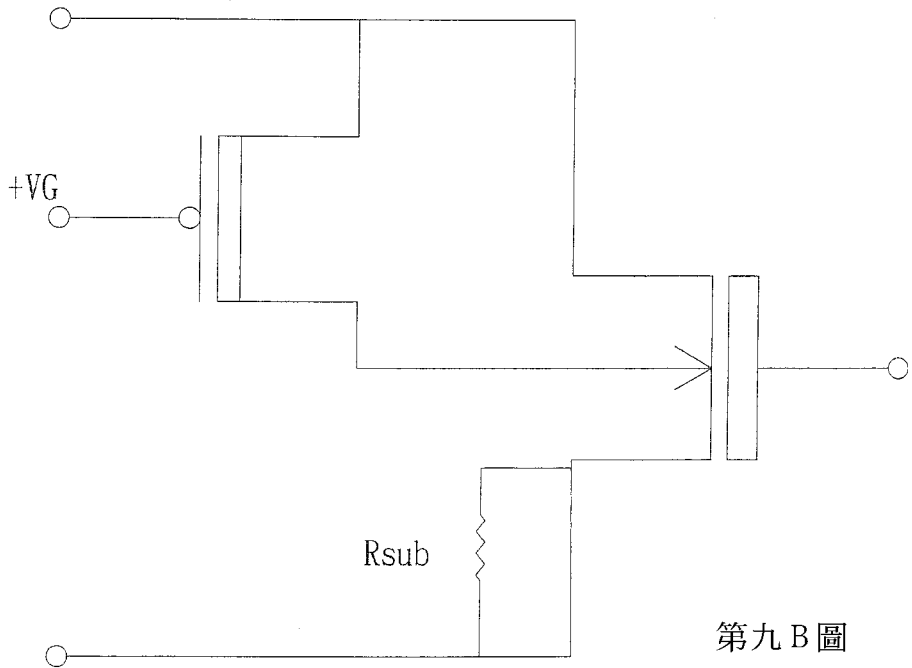
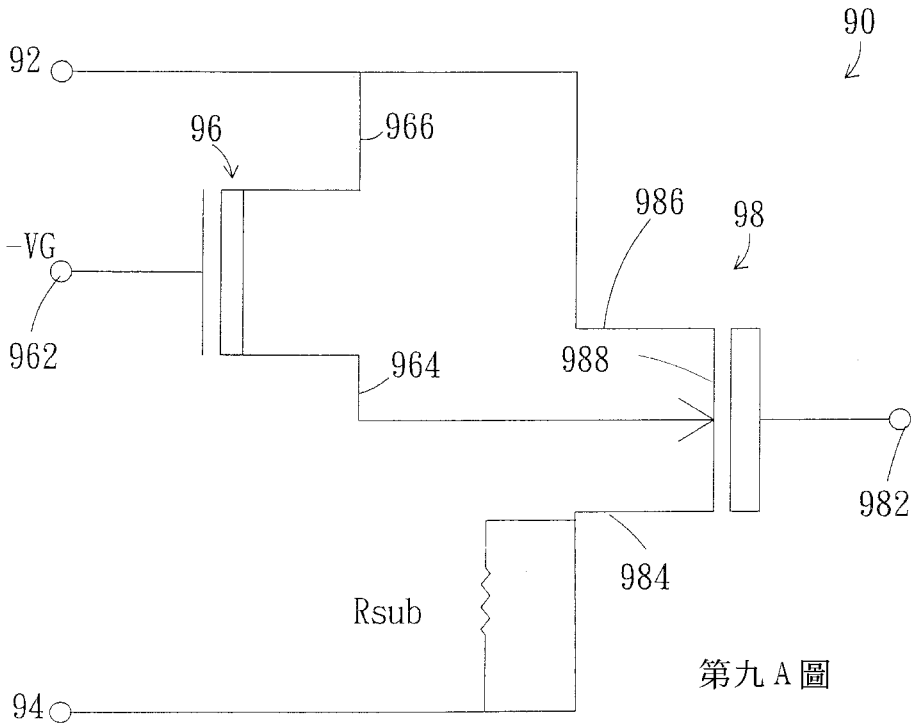
第六 A 圖

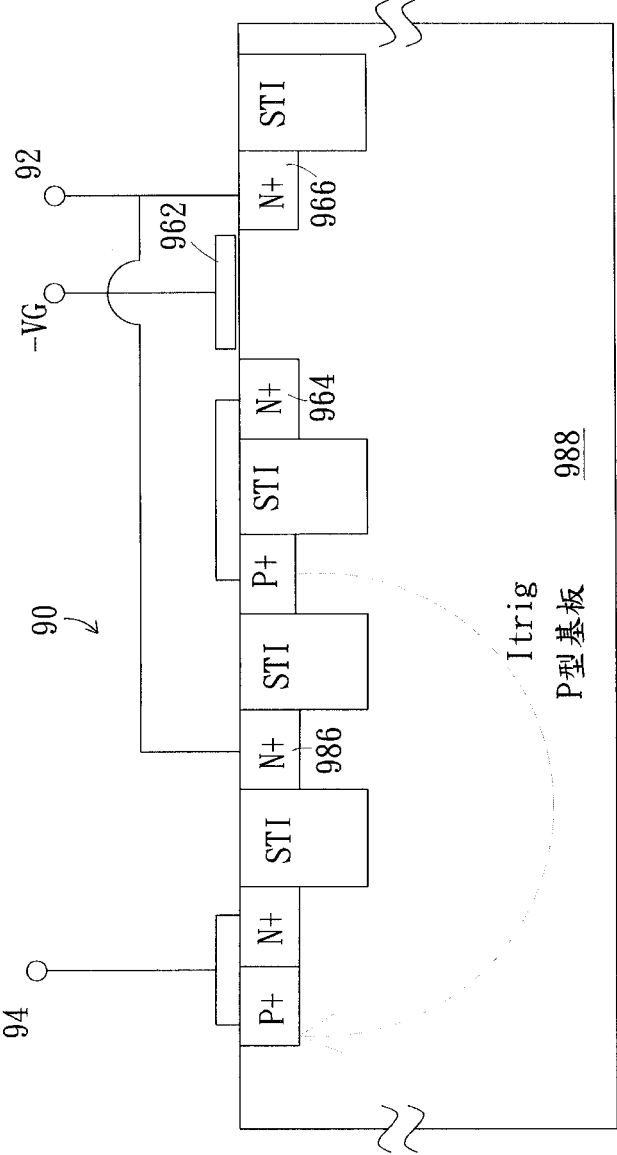


第六 B 圖

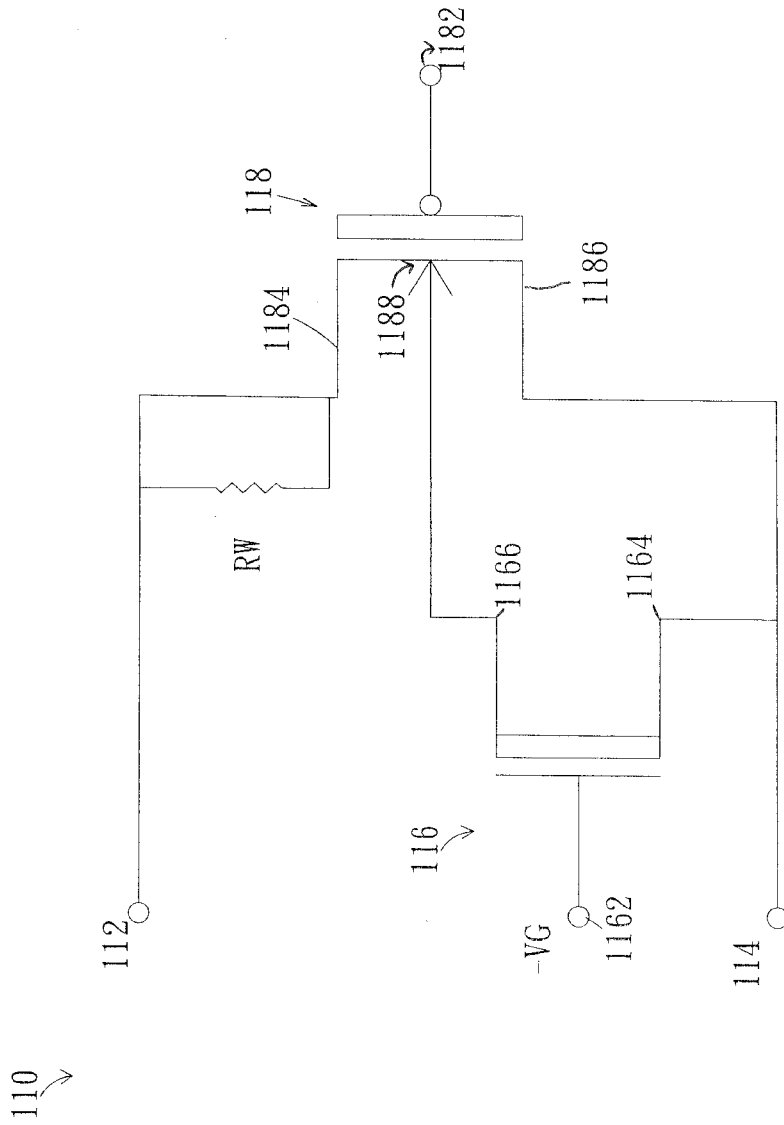




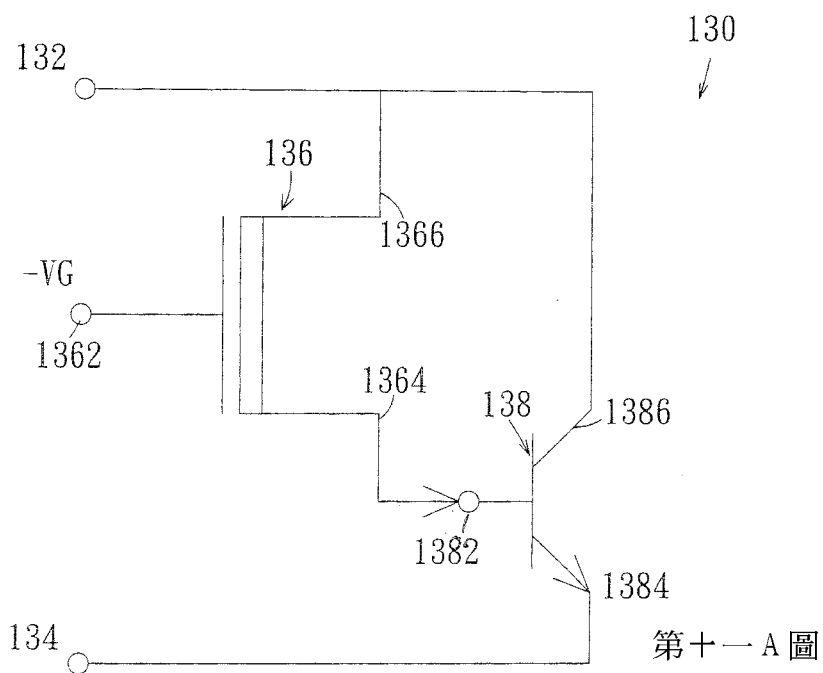
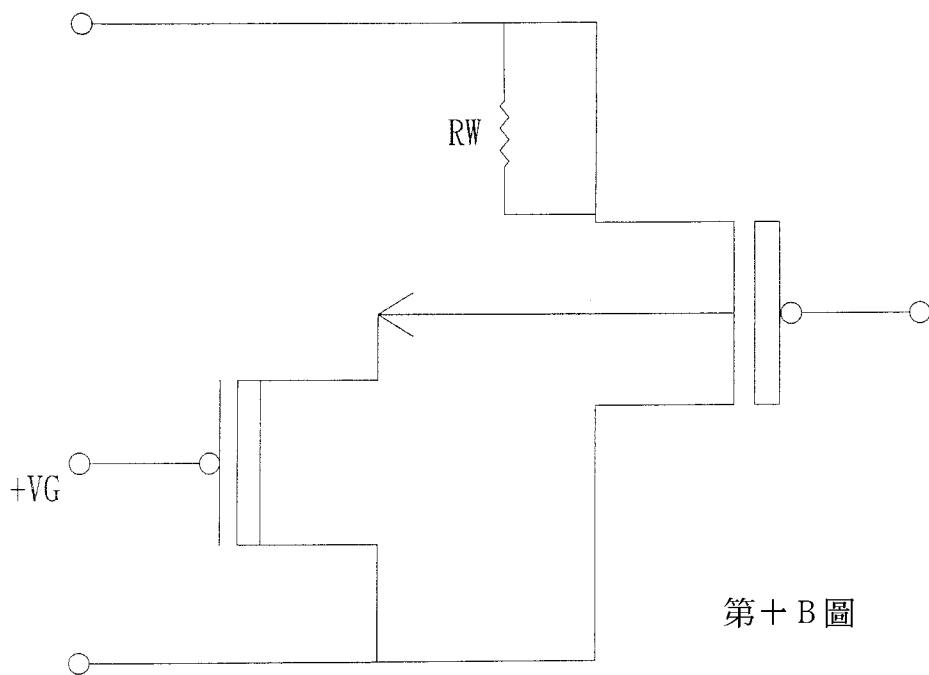


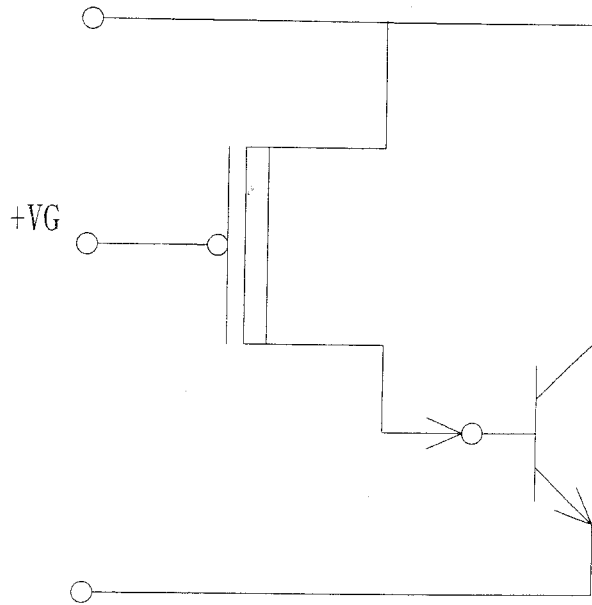


第九C圖

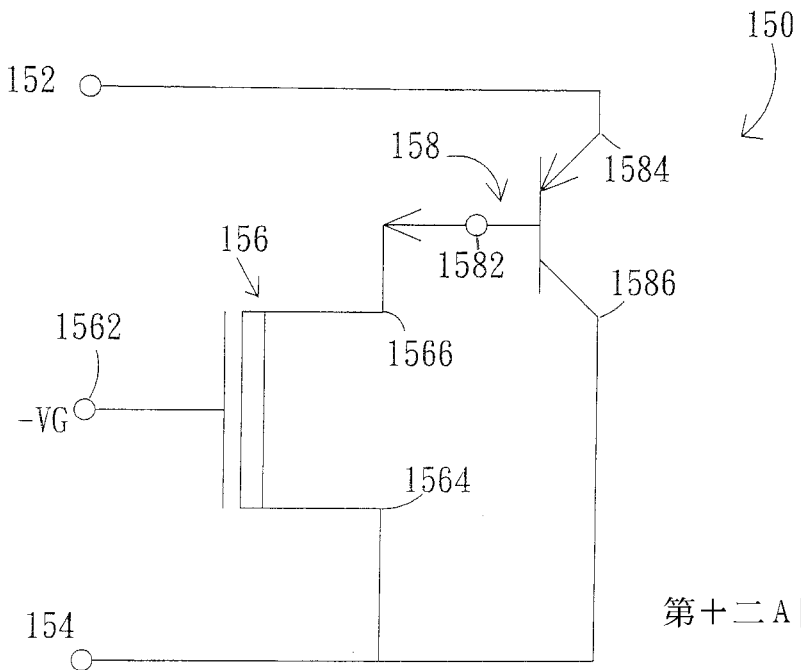


第十 A 圖

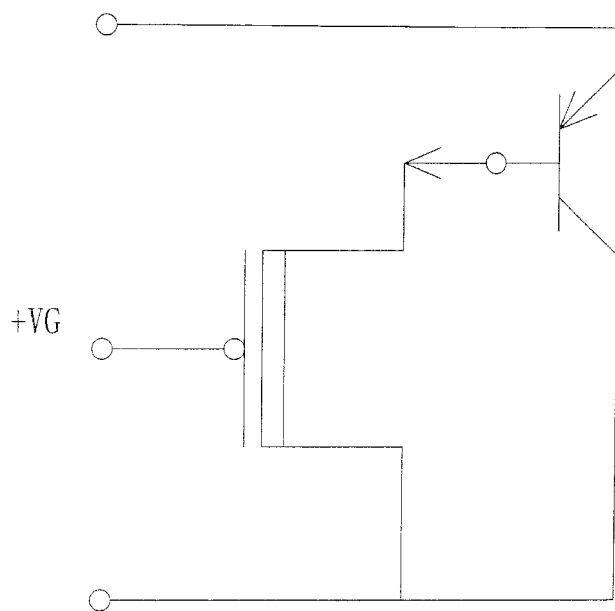




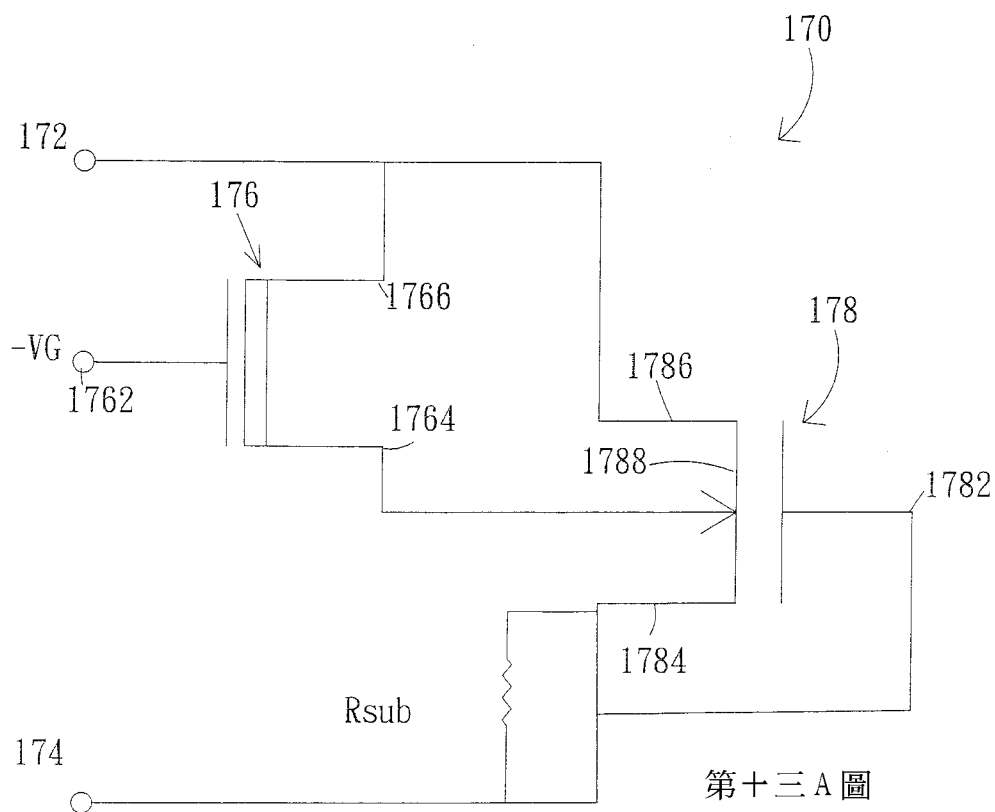
第十一 B 圖



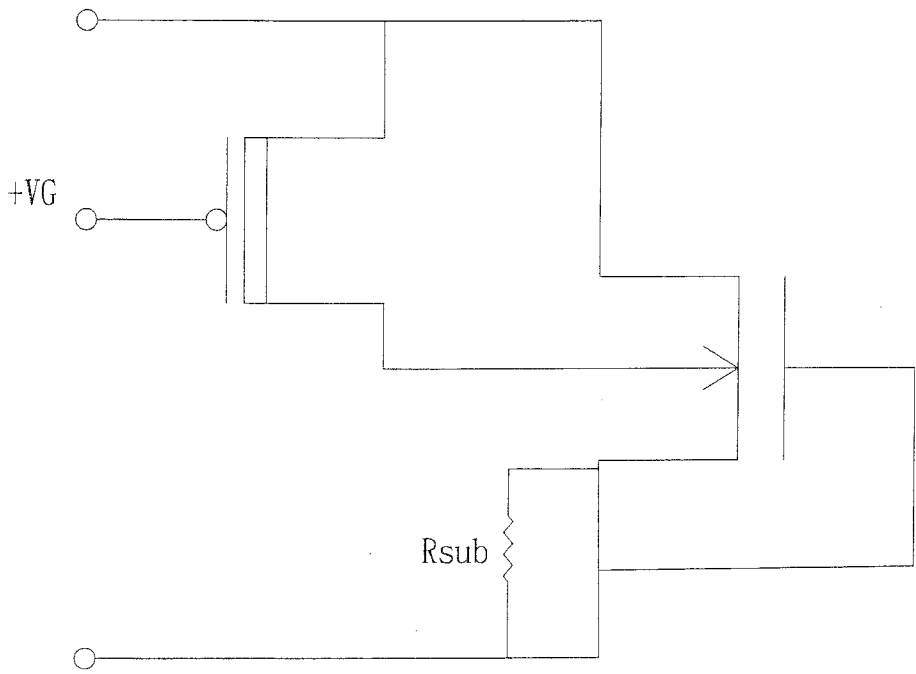
第十二 A 圖



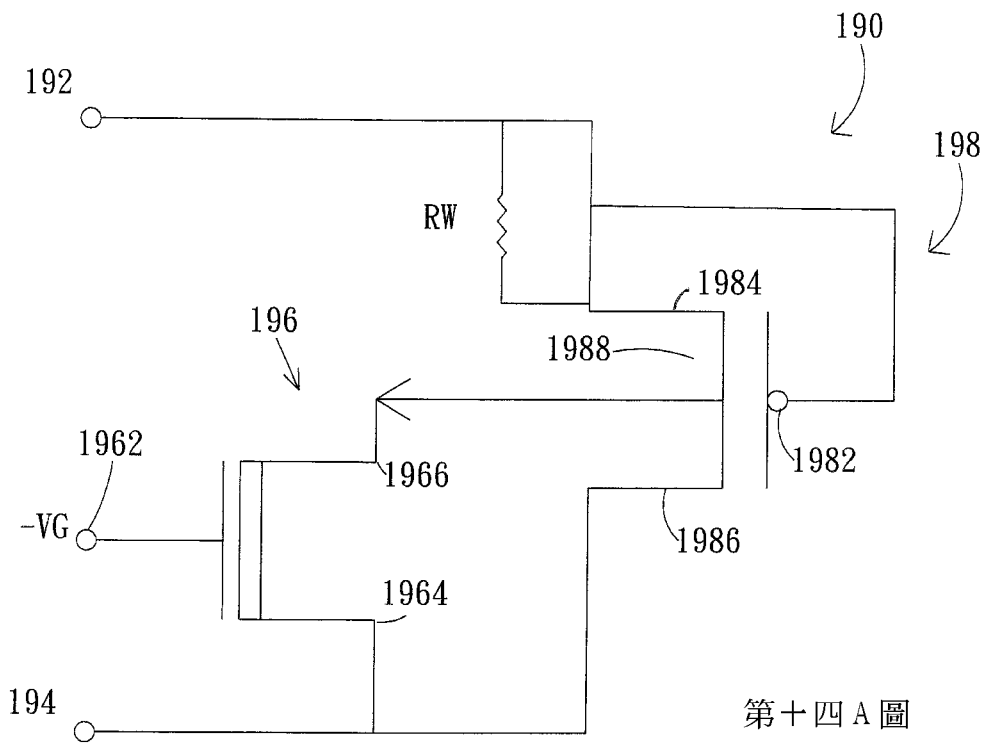
第十二 B 圖



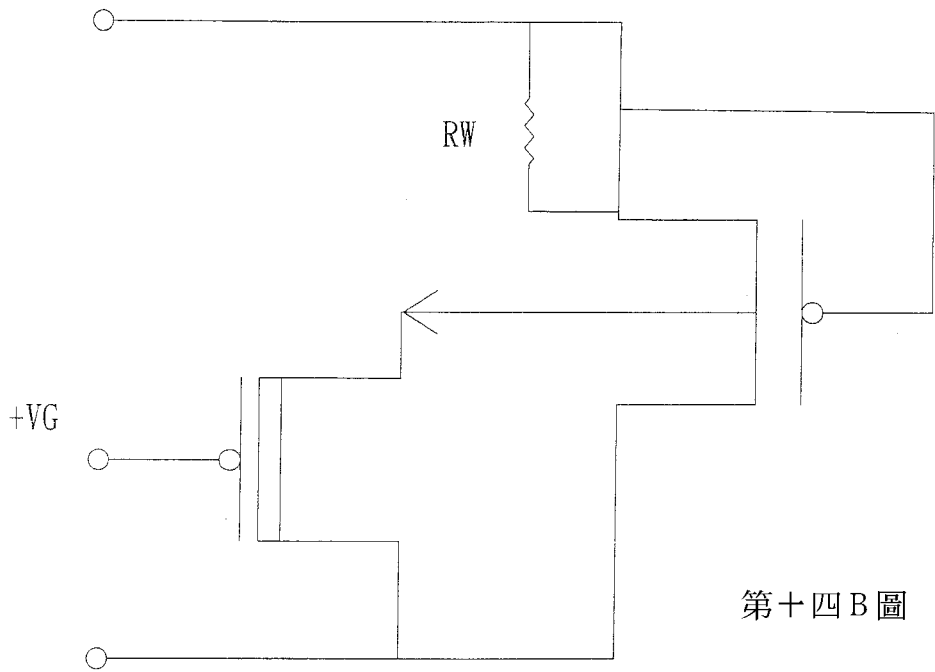
第十三 A 圖



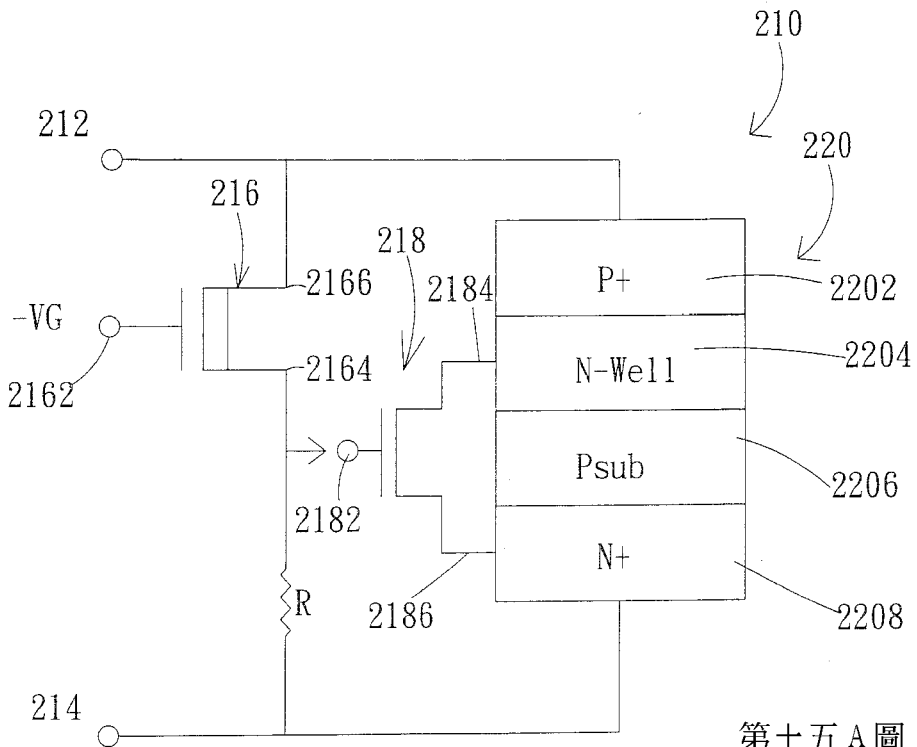
第十三 B 圖



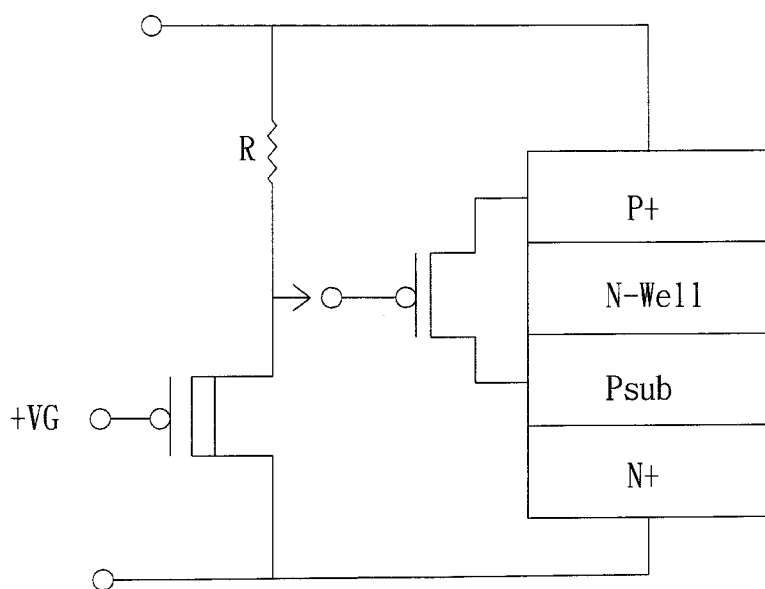
第十四 A 圖



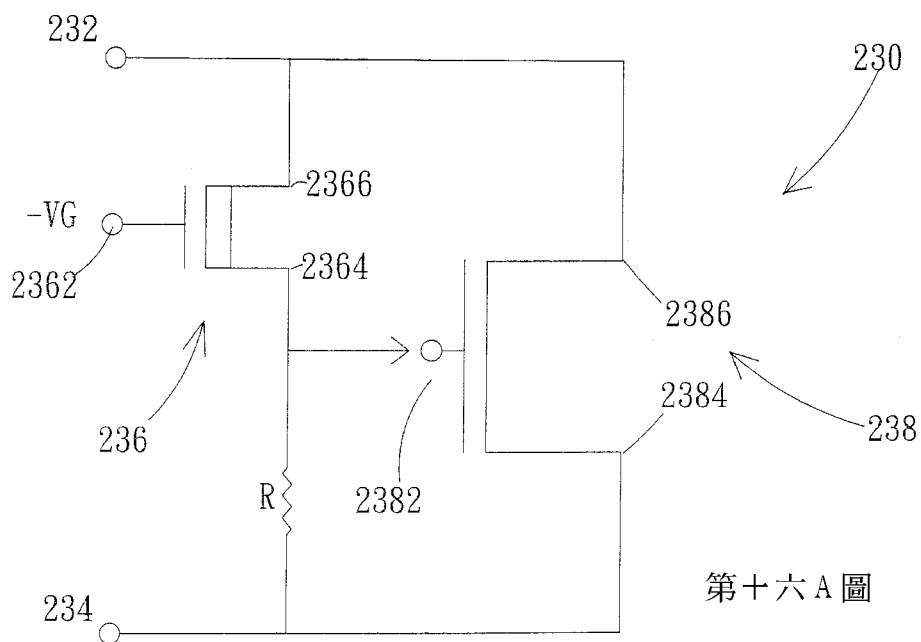
第十四 B 圖



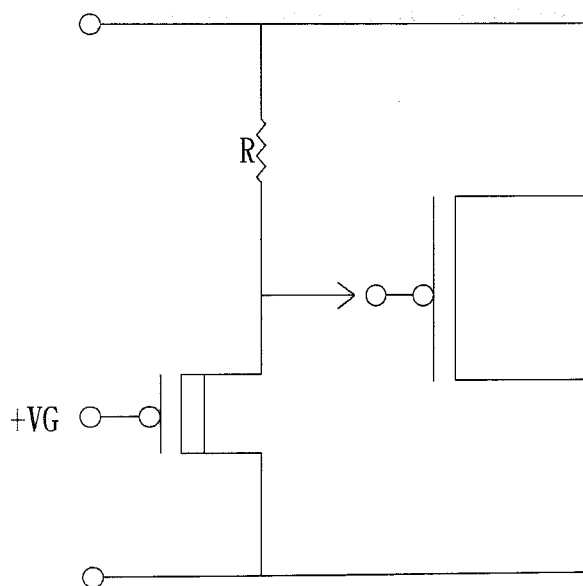
第十五 A 圖



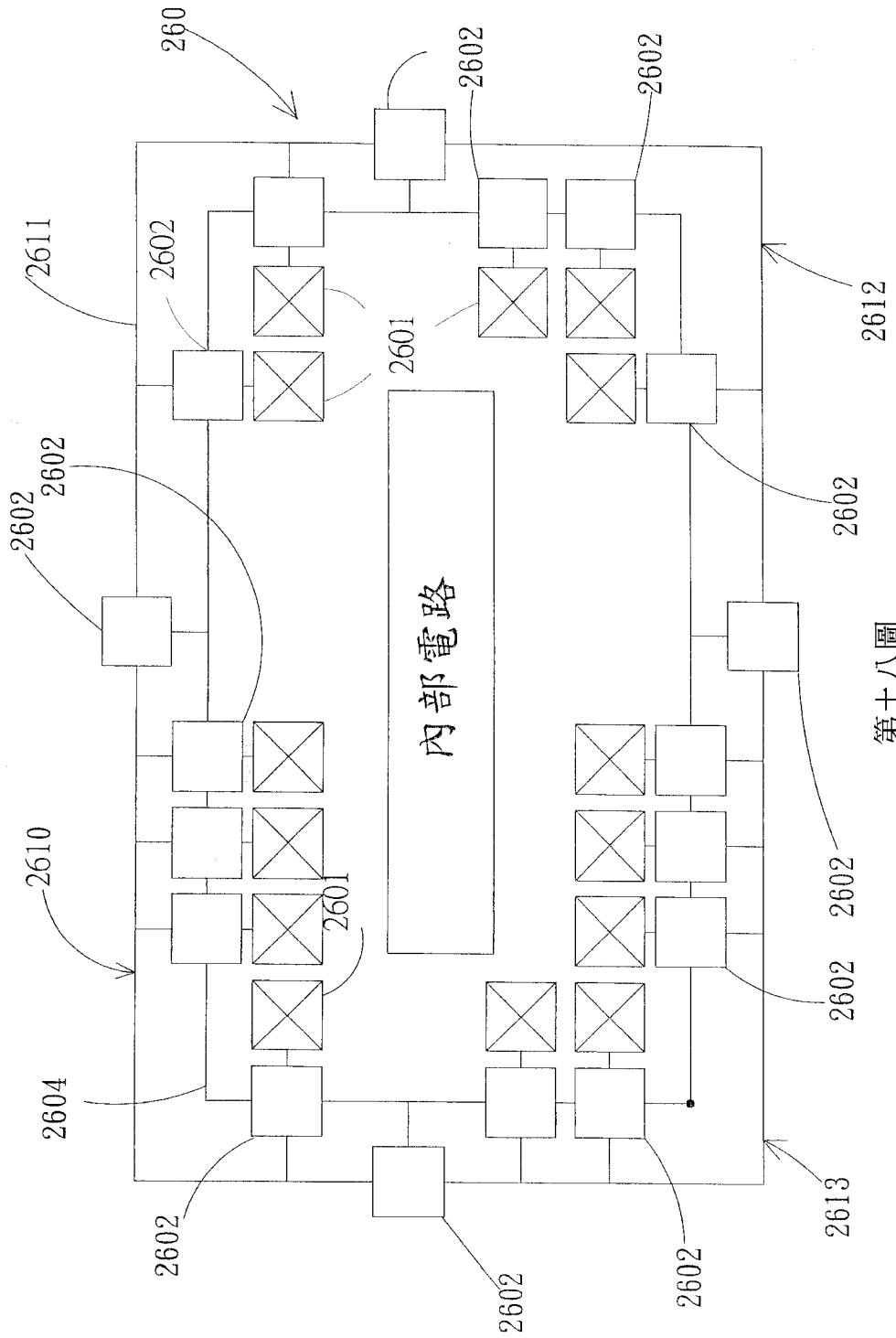
第十五 B 圖



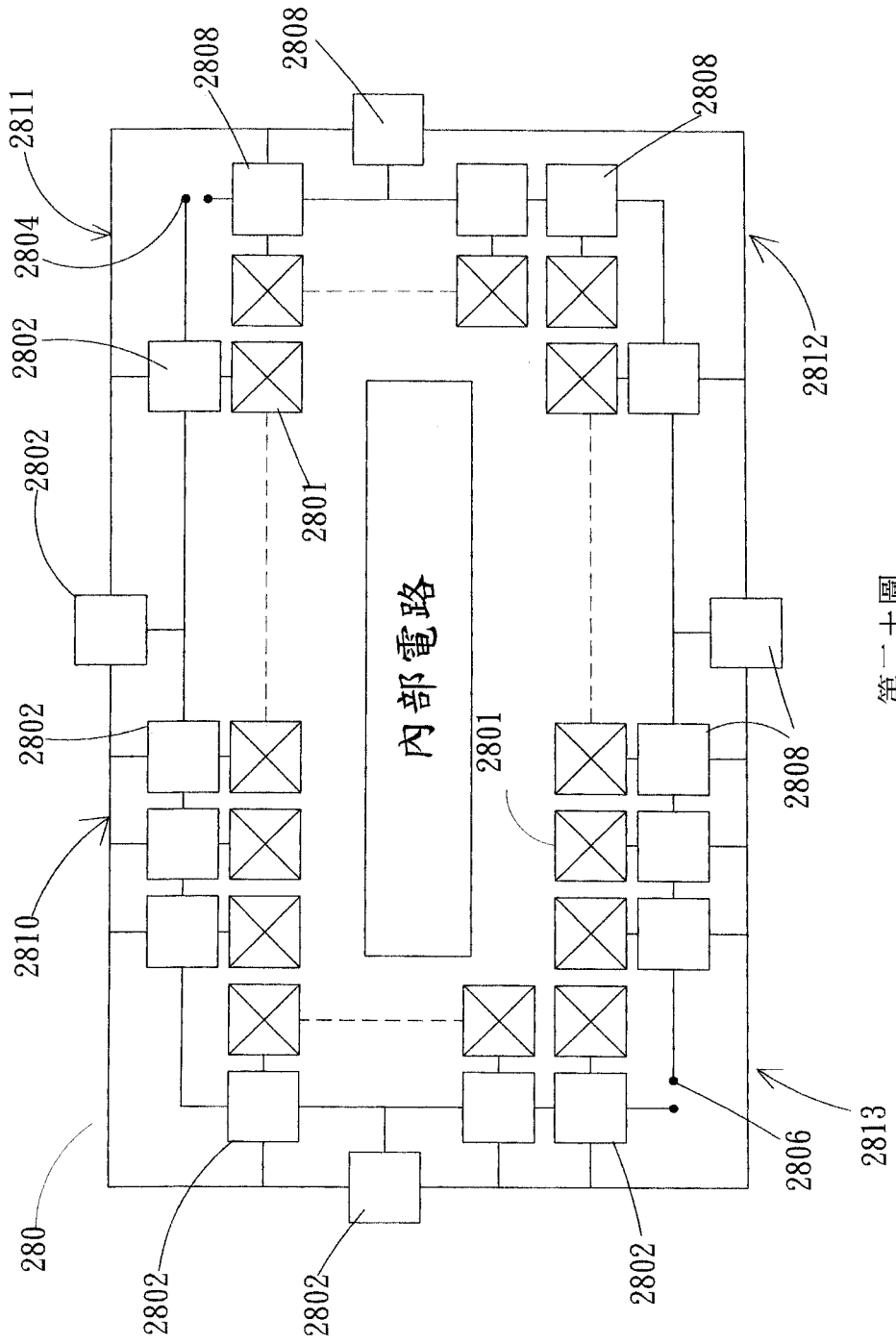
第十六 A 圖



第十六 B 圖



第十八圖



第二十圖

