

中華民國專利公報 (19)(12)

(11)公告編號: 267253

(44)中華民國85年(1996)01月01日

發明

全 7 頁

(51)Int. Cl.⁵: H01L23/60

(54)名稱: 互補式金氧半導體之多邊形佈局方式

(21)申請案號: 84108433

(22)申請日期: 中華民國84年(1995)08月11日

(72)發明人:

柯明道

吳添祥

王國峰

台南縣歸仁鄉西埔村大埔十一號

苗栗縣後龍鎮龍北里三鄰一〇四號

高雄市三民區陽明路四十三巷二十六號三樓

(71)申請人:

財團法人工業技術研究院

新竹縣竹東鎮中興路四段一九五號

(74)代理人:

1

2

[57]申請專利範圍:

1. 一金氧半導體(MOS)元件, 包括有:

一正 n 邊形的汲極區域, 此汲極做在一基底上, 其中 $n \geq 8$;

一通道區域, 此通道區域具有正 n 邊形的邊界, 並且包圍住整個汲極區域; 以及

一源極區域, 此源極做在同一基底上, 此源極區域具有正 n 邊形的邊界, 並且包圍住整個通道區域。

2. 如申請專利範圍第1項所述之金氧半導體元件, 尚包括有:

一汲極連接點(contact)做在該汲極區域內;

一源極連接點做在該源極區域內; 以及

一閘極氧化層做在該通道區域之上, 該汲極連接點在閘極邊緣之距離可以依不同製程的佈局規則而增加, 該源極連接點到閘極邊緣之距離可以縮小, 以節省佈局面積。

3. 如申請專利範圍第1項所述之金氧半導體元件, 尚包括有:

一與汲極具有同型佈植的井區做在同一基底上, 此井區做在汲極區域下方, 此井區在面積上包圍住整個該汲極連接點, 此井區亦具有正 n 邊形的邊界。

4. 如申請專利範圍第1項所述之金氧半導體元件, 其中電流自汲極經由通道區域流向源極區域, 具有同心圓放射狀的均勻分佈。

5. 如申請專利範圍第1項所述之金氧半導體元件, 其中正 n 邊形佈局方式可用於靜電放電防護電路。

6. 如申請專利範圍第1項所述之金氧半導體元件, 其中正 n 邊形佈局方式可用於輸入或輸出緩衝器電路。

7. 如申請專利範圍第1項所述之金氧半導體元件是一NMOS元件。

8. 如申請專利範圍第1項所述之金氧半導體元件是一PMOS元件。

- 9.一大尺寸電晶體元件由多個小尺寸電晶體元件所並聯組合而成，而這多個小尺寸電晶體元件的佈局方式與電路連接方式，彼此之間完全相同，每一小尺寸電晶體元件包含有：一正 n 邊形的汲極區域，此汲極做在一基底上，其中 $n \geq 8$ ；
- 一通道區域，此通道區域具有正 n 邊形的邊界，並且包圍住整個汲極區域；以及
- 一源極區域，此源極做在同一基底上，此源極區域具有正 n 邊形的邊界，並且包圍住整個通道區域。
- 10.如申請專利範圍第9項所述之大尺寸電晶體元件，其中該多個具有正 n 邊形佈局方式之小尺寸電晶體元件組合成一大尺寸的NMOS元件，該多個具有正 n 邊形佈局方式之小尺寸電晶體元件亦可用來組合成一大尺寸的PMOS元件，此多個小尺寸電晶體元件，彼此之間完全相同，用來組合成大尺寸PMOS元件之每一小尺寸電晶體元件包含有：
- 一正 n 邊形的汲極區域，此汲極做在一基底上，其中 $n \geq 8$ ；
- 一通道區域，此通道區域具有正 n 邊形的邊界，並且包圍住整個汲極區域；以及
- 一源極區域，此源極做在同一基底上，此源極區域具有正 n 邊形的邊界，並且包圍住整個通道區域。
- 11.一積體電路晶片內包含有第一個由多個小尺寸電晶體元件所組成的大尺寸電晶體元件，此多個小尺寸電晶體元件，彼此之間完全相同，每一小尺寸電晶體元件包含有：
- 一正 n 邊形的汲極區域，此汲極做在一基底上，其中 $n \geq 8$ ；
- 一通道區域，此通道區域具有正 n 邊形的邊界，並且包圍住整個汲極區域

- ；以及
- 一源極區域，此源極做在同一基底上，此源極區域具有正 n 邊形的邊界，並且包圍住整個通道區域。
5. 12.如申請專利範圍第11項所述之積體電路晶片另包含有：
- 一輸出墊或輸入墊連接到該由多個小尺寸電晶體元件所組成的大尺寸電晶體元件。
10. 13.如申請專利範圍第11項所述之積體電路晶片另包含有第二個由多個小尺寸電晶體元件所組合而成的大尺寸電晶體元件，此多個小尺寸電晶體元件，彼此之間完全相同，每一小尺寸電晶體元件包含有：
- 一正 n 邊形的汲極區域，此汲極做在一基底上，其中 $n \geq 8$ ；
- 一通道區域，此通道區域具有正 n 邊形的邊界，並且包圍住整個源極區域；以及
- 一源極區域，此源極做在同一基底上，此源極區域具有正 n 邊形的邊界，並且包圍住整個通道區域；以及
- 一輸入墊或輸出墊連接到該第一及第二個由多個小尺寸電晶體元件所組成的大尺寸電晶體元件。
20. 圖示簡單說明：
- 第1圖係顯示一傳統的靜電放電防護電路；
30. 第2圖係顯示一傳統的輸出緩衝器電路；
- 第3圖係顯示一傳統的手指狀佈局方式；
- 第4圖係顯示一網格狀(Waffle)的佈局方式；
35. 第5圖係顯示一放大圖式，此圖式乃是利用本發明之正多邊形佈局方式所實現的一電晶體佈局示意圖；
- 第6圖係顯示第5圖的橫切面剖面圖；
40. 第7圖係顯示利用本發明所實現的多

個小尺寸電晶體並聯形成一大尺寸電晶體之佈局上視示意圖；

第8圖係顯示一互補式金氧半輸出緩衝器利用本發明所實現的佈局示意圖；

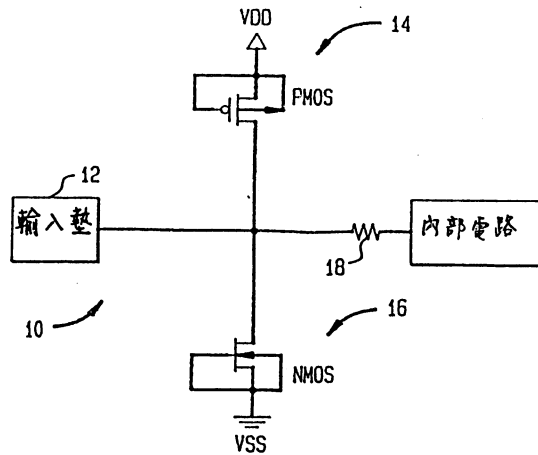
第9圖係顯示一互補式金氧半輸出緩衝器利用本發明所實現的一種實際佈局

圖；

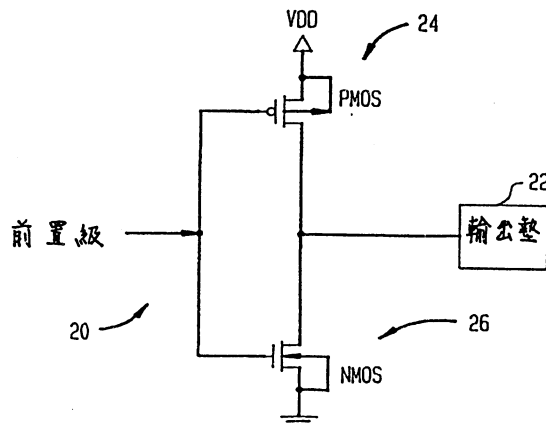
第10圖係顯示一積體電路的輸入與輸出級利用傳統之佈局方式與利用本發明之佈局方式在晶片總佈局面積上的比較

5. 。

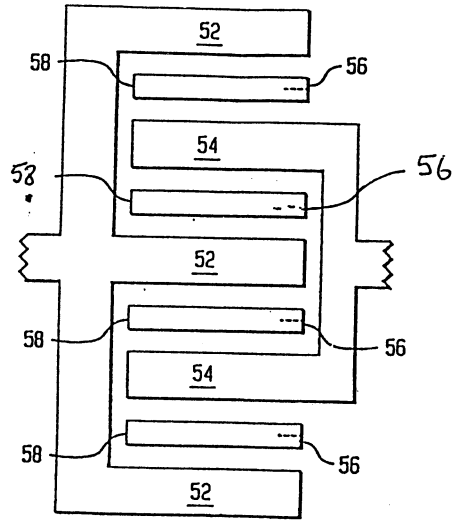
第一圖



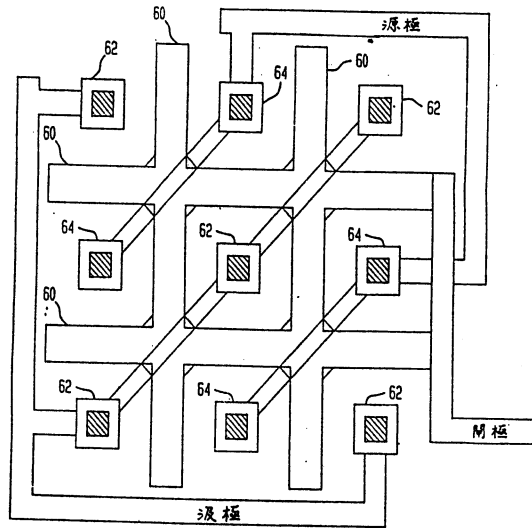
第二圖



(4)

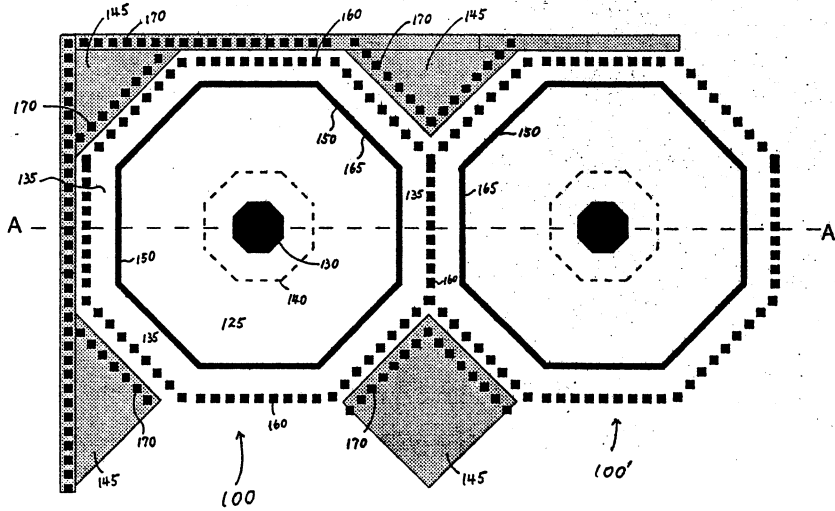


第三圖

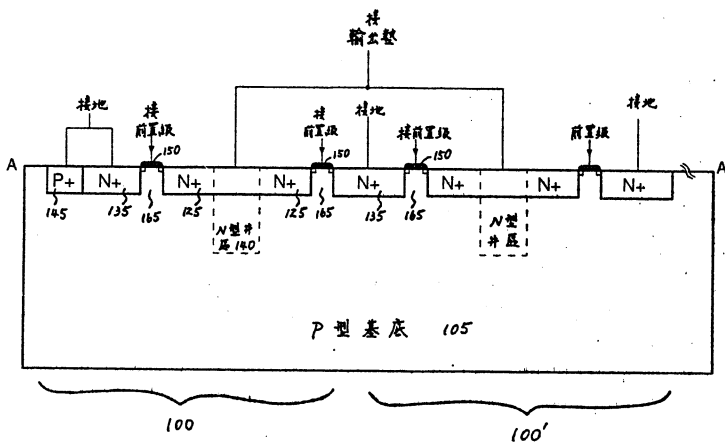


第四圖

(5)

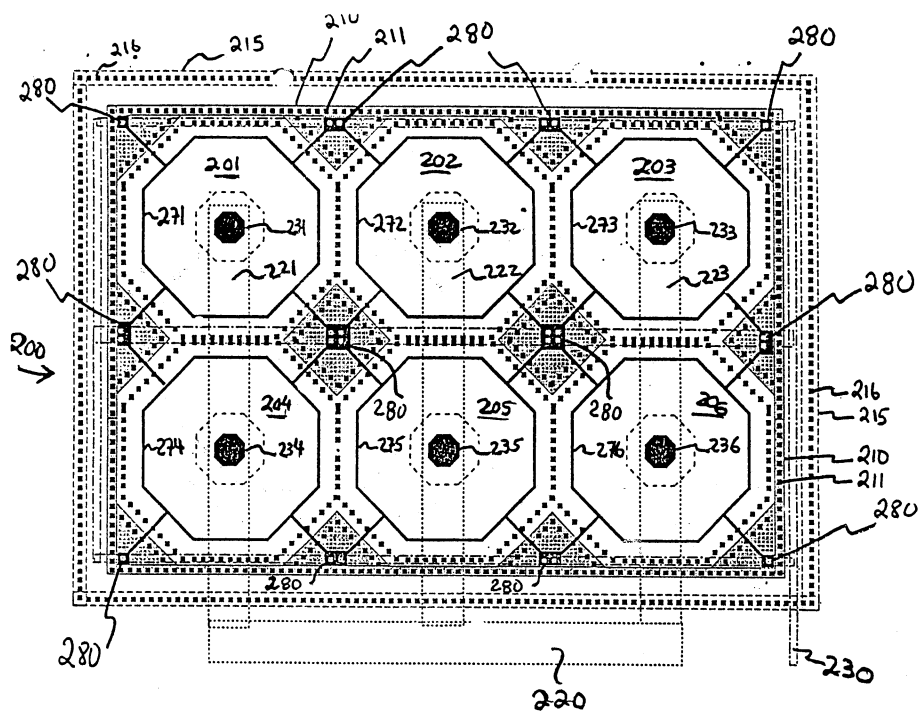


第五圖

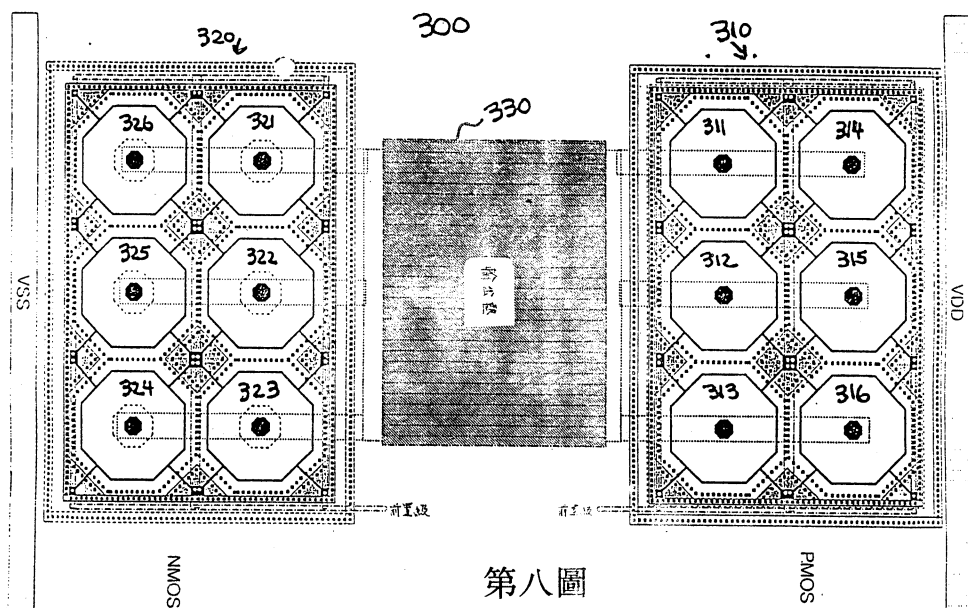


第六圖

(6)

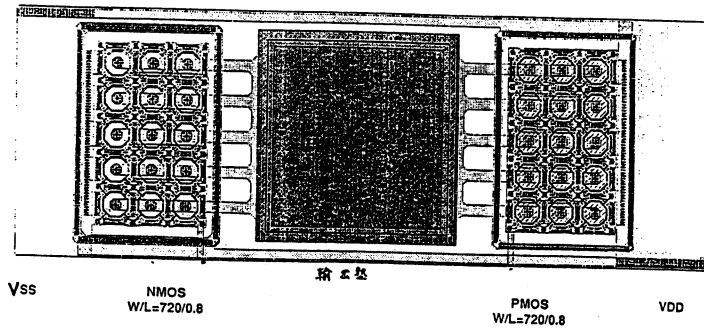


第七圖

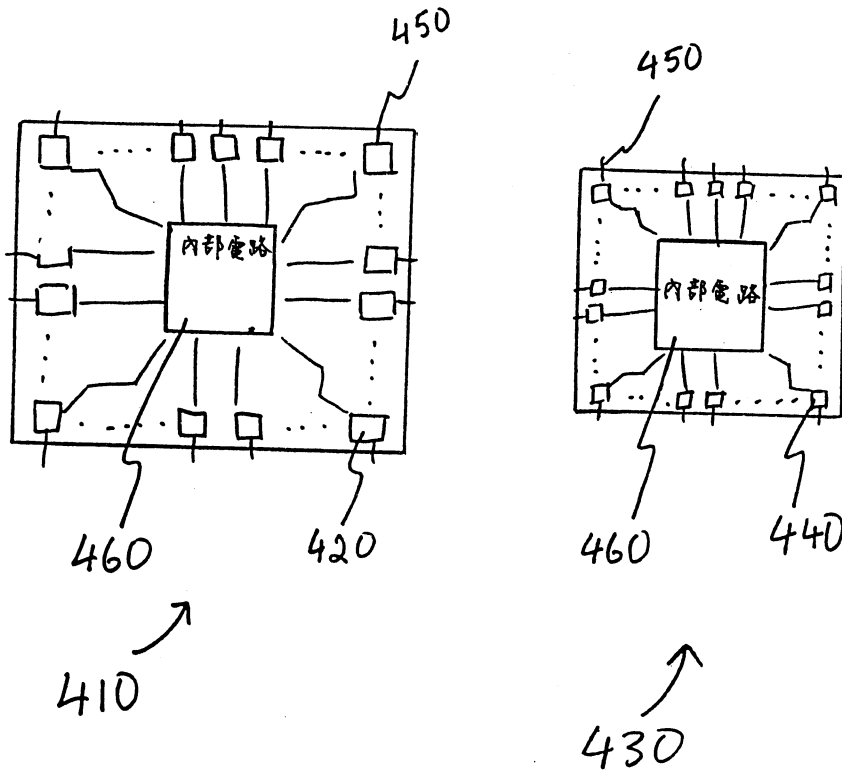


第八圖

(7)



第九圖



第十圖

