

(11)公告編號: 268152

(44)中華民國85年(1996)01月11日

發明

全 10 頁

(51)Int. Cl.⁵: H01L23/60

(54)名稱: 用低電壓觸發矽控整流器做的靜電放電防護電路

(21)申請案號: 84107064

(22)申請日期: 中華民國84年(1995)07月06日

(72)發明人:

柯明道

吳添祥

台南縣歸仁鄉西埔村大埔十一號

苗栗縣後龍鎮北龍里三鄰一〇四號

(71)申請人:

財團法人工業技術研究院

新竹縣竹東鎮中興路四段一九五號

(74)代理人:

1

2

[57]申請專利範圍:

1. 一種互補式金氧半靜電放電防護電路，包含：
一個第一低電壓觸發矽控整流器，連接於VDD與輸出/輸入墊之間，用來防護PD模式的靜電放電；
一個第二低電壓觸發矽控整流器，連接於VDD與輸出/輸入墊之間，用來防護ND模式的靜電放電；
一個第三低電壓觸發矽控整流器，連接於輸出/輸入墊與VSS之間，用來防護PS模式的靜電放電；
一個第四低電壓觸發矽控整流器，連接於輸出/輸入墊與VSS之間，用來防護NS模式的靜電放電。
2. 如申請專利範圍第1項所述之互補式金氧半靜電放電防護電路，為一N型井區/P型基底之結構。
3. 如申請專利範圍第1項所述之互補式金氧半靜電放電防護電路，為一P型井區/N型基底之結構。
4. 如申請專利範圍第1項所述之互補式

金氧半靜電放電防護電路，其中，該第一低電壓觸發矽控整流器包含：

一個橫向矽控整流器，其陰極連接到VDD，其陽極連接到輸出/輸入墊；以及

一個PMOS元件，在其正向導通時，會觸發該橫向矽控整流器導通。

5. 如申請專利範圍第1項所述之互補式金氧半靜電放電防護電路，其中，該第二低電壓觸發矽控整流器包含有：
一個橫向矽控整流器，其陽陰極連接到VDD，其陰極連接到輸出/輸入墊；以及

一個PMOS元件，在其驟回崩潰時，會觸發該橫向矽控整流器導通。

6. 如申請專利範圍第1項所述之互補式金氧半靜電放電防護電路，其中，該第三低電壓觸發矽控整流器包含：
一個橫向矽控整流器，其陽極連接到輸出/輸入墊，其陰極連接到VSS；以及

一個NMOS元件，在其驟回崩潰時，會觸發該橫向矽控整流器導通。

- 7.如申請專利範圍第1項所述之互補式金氧半靜電放電防護電路，其中，該第四低電壓觸發矽控整流器包含：

一個橫向矽控整流器，其陽極連接到VSS，其陰極連接到輸出／輸入墊；以及

一個NMOS元件，在其正向導通時，會觸發該橫向矽控整流器導通。

- 8.一種互補式金氧半靜電放電防護電路，包括：

一個第一橫向矽控整流器，其陰極連接到第一參考電壓源，其陽極連接到輸入墊，此第一橫向矽控整流器內包含一個第一PMOS元件，此第一PMOS元件當其正向導通發生時，會觸發該第一橫向矽控整流器導通；

一個第二橫向矽控整流器，其陽極連接到第一參考電壓源，其陰極連接到輸入墊，此第二橫向矽控整流器內包含一個第二PMOS元件，此第二PMOS元件其驟回崩潰發生時，會觸發該第二橫向矽控整流器導通；

一個第三橫向矽控整流器，其陽極連接到輸入墊，其陰極連接到第二參考電壓源，此第三橫向矽控整流器內包含一個第一NMOS元件，此第一NMOS元件當其驟回崩潰發生時，會觸發該第三橫向矽控整流器導通；以及

一個第四橫向矽控整流器，其陰極連接到輸入墊，其陽極連接到第二參考電壓源，此第四橫向矽控整流器內包含一個第二NMOS元件，此第二NMOS元件當其正向導通時，會觸發該第四橫向矽控整流器導通。

- 9.一半導體元件用來提供互補式金氧半積電路輸入級之靜電放電防護，包含有一個第一低電壓觸發橫向控整流器

做在一半導體基底上，其陰極連接到第一參考電壓源，其陽極連接到積體電路的輸入墊，此第一低電壓觸發橫向矽控整流器內包含一個第一PMOS元件，此第一PMOS元件當其被正向導通時，會觸發該第一低電壓觸發橫向矽控整流器。

5.

- 10.如申請專利範圍第9項所述之半導體元件，尚包含一個第二低電壓觸發橫向矽控整流器與該第一低電壓觸發橫向矽控整流器做在一起，其陽極連接到第一參考電壓源，其陰極連接到輸入墊，此第二低電壓觸發橫向矽控整流器內包含一個第二PMOS元件，第二PMOS元件當其驟回崩潰時，會觸發該第二低電壓觸發橫向矽控整流器。

10.

15.

- 11.請專利範圍第10項所述之半導體元件，尚包含一個第三低電壓觸發橫向矽控整流器與該第一、第二低電壓觸發橫向矽控整流器做在一起，其陽極連接到輸入墊，其陰極連接到第二參考電壓源墊，此第三低電壓觸發橫向矽控整流器內包含一個第一NMOS元件，此第一NMOS元件當其驟回崩潰時，會觸發該第三低電壓觸發橫向矽控整流器。

20.

25.

- 12.如申請專利範圍第11項所述之半導體元件，尚包含一個第四低電壓觸發橫向矽控整流器與該第一、第二、及第三低電壓觸發橫向矽控整流器做在一起，其陽極連接到第二參考電壓源，其陰極連接到輸入墊，此第四低電壓觸發橫向矽控整流器內包含一個第二NMOS元件，此第二NMOS元件當其被正向導通時，會觸發該第四低電壓觸發橫向矽控整流器導通。

30.

35.

- 13.如申請專利範圍第12項所述之半導體元件，其中，該第一、第二、第三、及第四低電壓觸發橫向矽控整流器的

40.

陰極，在N型井區／P型基底互補式金氧半製程技術中，係由一N型濃佈植區跨在一N型井區上，做在該P型基底中所形成。

- 14.如申請專利範圍第12項所述之半導體元件，其中，該第一、第二、第三、及第四低電壓觸發橫向矽控整流器的陽極，在P型井區／N型基底互補式金氧半製程技術中，係由一P型濃佈植區跨在一P型井區上，做在該N型基底中所形成。

圖示簡單說明：

第1圖係顯示本發明製作於N型井區／P型基底CMOS技術的電路連接示意圖，其中包括NTLSCR1、NTLSCR2、PTLSCR1、及PTLSCR2元件；

第2圖係顯示第1圖之PTLSCR1與PTLSCR2元件製作於N型井區／P型基底CMOS技術的剖面圖；

第3圖係顯示將第2圖之PTLSCR1與PTLSCR2元件合併在一起的剖面圖；

第4圖係顯示第1圖之NTLSCR1與NTLSCR2元件製作於N型井區／P型基底CMOS技術的剖面圖；

第5圖係顯示第4圖之NTLSCR1與NTLSCR2元件合併在一起的剖面圖；

第6圖係顯示第3圖中之PTLSCR1與PTLSCR2元件佈局上視圖，其中A—A'切線即對應第3圖所示之剖面圖；

第7圖係顯示第5圖中之NTLSCR1與NTLSCR2元件佈局上視圖，其中B—B'切線即對應第5圖所示之剖面圖；

- 第8圖係顯示本發明製作於P型井區／N型基底CMOS技術的電路連接示意圖，其中包括PTLSCR1'，PTLSCR2'，NTLSCR1'，以及NTLSCR2'元件；

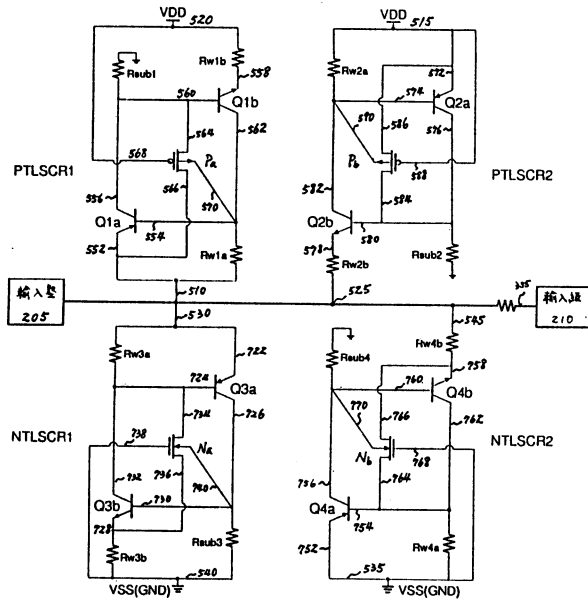
- 第9圖係顯示第8圖中之PTLSCR1'與PTLSCR2'元件製作於P型井區／N型基底CMOS技術剖面圖；

第10圖係顯示將第9圖之PTLSCR1'與PTLSCR2'元件合併在一起的剖面圖；

- 第11圖係顯示第8圖之NTLSCR1'與NTLSCR2'元件製作於P型井區／N型基底CMOS技術的剖面圖；

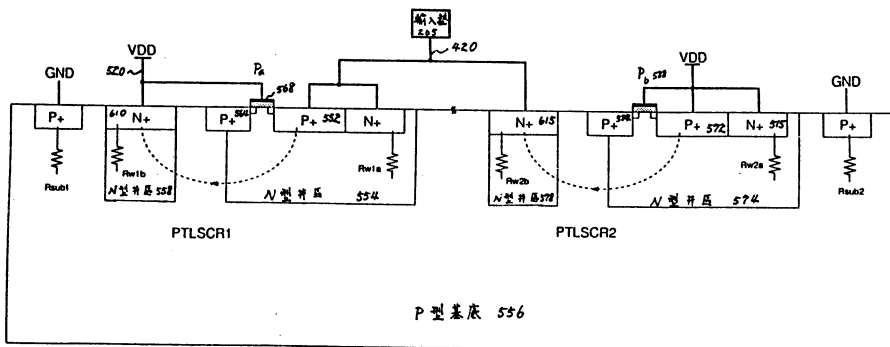
第12圖係顯示將第11圖之NTLSCR1'與NTLSCR2'元件合併在一起的剖面圖。

(4)



500

第一圖



600

第二圖

(5)

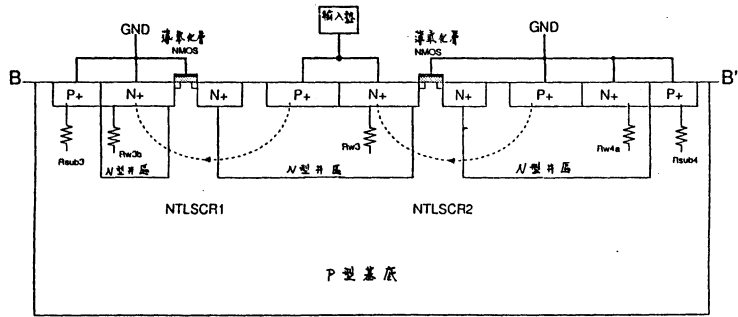


第三圖



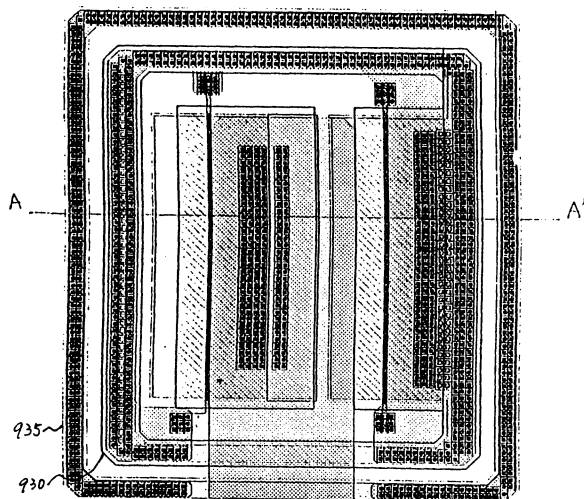
第四圖

(6)



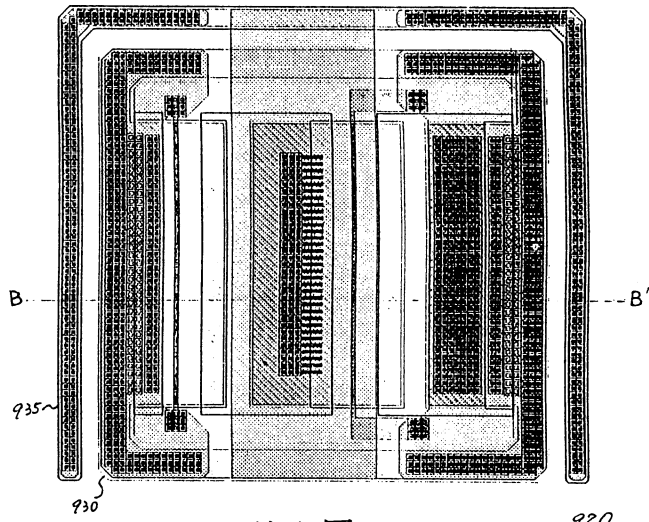
第五圖

900

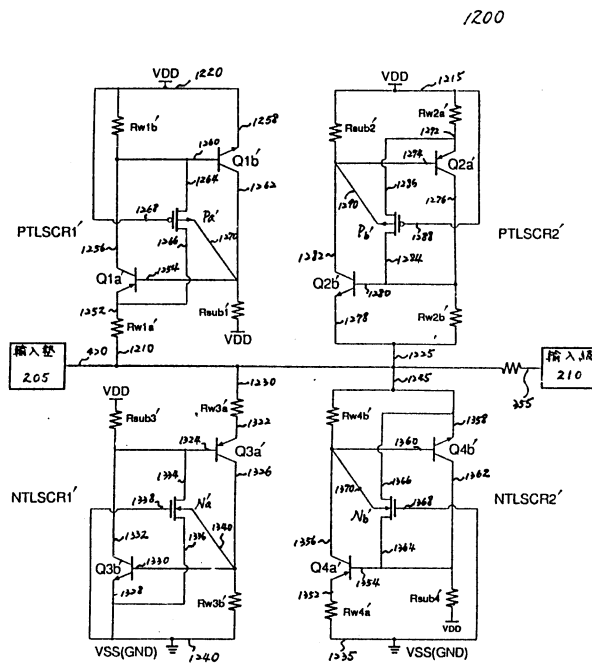


第六圖

910

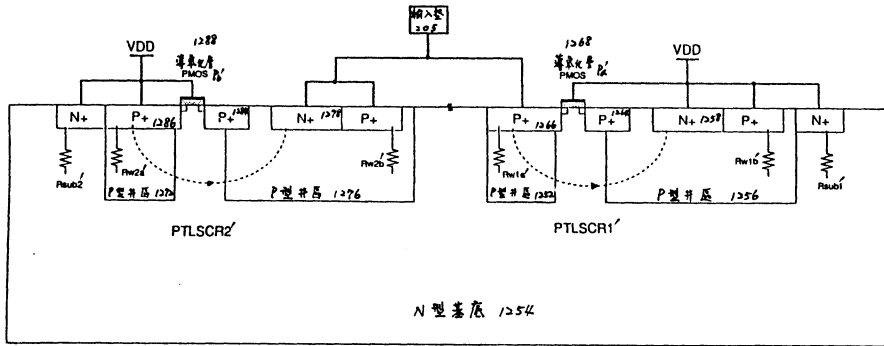


第七圖

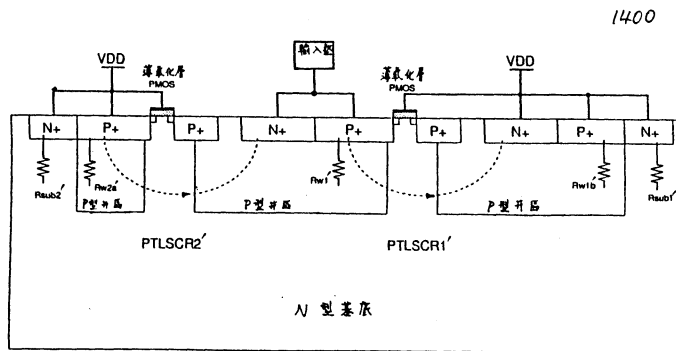


第八圖

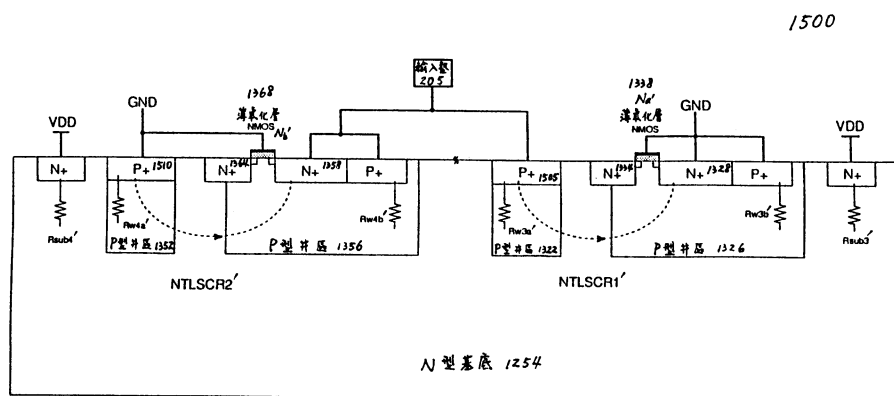
(8)



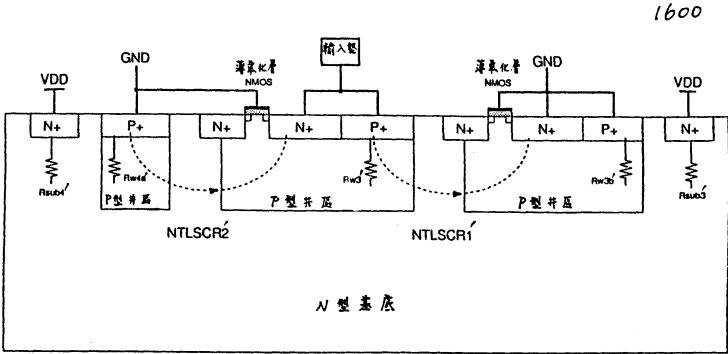
第九圖



第十圖



第十一圖



第十二圖