

【54】名稱：具有低漏電特性之二極體串以及靜電放電電路

DIODE STRINGS AND ESD PROTECTION CIRCUITS CHARACTERIZED WITH LOW
LEAKAGE CURRENT

【21】申請案號：094121148

【22】申請日：中華民國94(2005)年6月24日

【11】公開編號：200701427

【43】公開日：中華民國96(2007)年1月1日

【72】發明人：陳子平 CHEN, ZI PING；柯明道 KER, MING DOU

【71】申請人：宇東科技股份有限公司 TRANSPACIFIC IP LTD.

臺北市松山區敦化北路205號14樓之1402室

【74】代理人：廖學忠

1

2

[57]申請專利範圍：

1.一種具有低漏電流的二極體串(diode string)，包含有：

複數二極體區，提供複數二極體，
每一二極體區包含有：

一第一極區(1st polar region)，為一第一導電型，設於一基底上，作為一對應二極體的第一電極；以及

一第二極區(2nd polar region)，為與該第一導電型相反之一第二導電型，設於該第一極區中，作為該對應二

極體的一第二電極；

其中，該等二極體係為串接在一起，以提供該二極體串的一主陽極以及一主陰極；

5. 一阻絕區，為該第二導電型，用以分隔該等二極體區；以及

一偏壓電阻，連接於該阻絕區以及一第一電源線之間；

10. 其中，於正常操作時，該第一電源線之電壓係不位於該主陽極與該主

陰極之電壓之間。

- 2.如申請專利範圍第1項之二極體串，其中，該第一導電型係為一半導體P型，該第二導電型係為一半導體N型。
- 3.如申請專利範圍第2項之二極體串，其中，於正常操作時，該第一電源線之電壓係不小於該主陽極之電壓。
- 4.如申請專利範圍第1項之二極體串，其中，該二極體串具有複數阻絕區，均透過該偏壓電阻連接至該第一電源線。
- 5.如申請專利範圍第1項之二極體串，其中，該阻絕區包含有一深井區以及環繞該等二極體區之一第一井區，該深井區較該第一井區深。
- 6.如申請專利範圍第1項之二極體串，其中，該阻絕區包含有一(BICMOS)製程中的埋藏區以及環繞該等二極體區之一連接區。
- 7.如申請專利範圍第1項之二極體串，其中，該阻絕區之外圍係具一深溝以及一淺溝。
- 8.一種具有低漏電流的靜電放電防護電路，設於一晶片上，包含有：
如申請專利範圍第1項之該二極體串；以及
第二以及第三電源線，分別耦接至該二極體串之該主陽極以及該主陰極；
其中，於該正常操作時，該二極體串係為順向偏壓，且為關閉狀態。
- 9.如申請專利範圍第8項之靜電放電防護電路，其中，該第一電源線與該第二電源線係為相同的電源線。
- 10.如申請專利範圍第8項之靜電放電防護電路，另包含有：
一觸發電阻，與該二極體串相串聯，且耦接於該第二以及第三電源

線之間；以及

一主要靜電放電元件，耦接於該第二以及該第三電源線之間，具有一觸發端，連接至該觸發電阻以及該二極體串。

- 5.
- 11.如申請專利範圍第10項之靜電放電防護電路，其中，該主要靜電放電元件係為一雙極性接面電晶體(BJT)，該觸發端係為該雙極性接面電晶體的基極(base)。
- 10.
- 12.如申請專利範圍第10項之靜電放電防護電路，其中，該主要靜電放電元件係為一場效電晶體(FET)，該觸發端係為該場效電晶體的閘極。
- 15.
- 13.一種具有低漏電流的二極體串(diode string)，包含有：
複數雙極性接面電晶體(bipolar junction transistor, BJT)，每一BJT包含有一集極(collector)一射極(emitter)以及一基極(base)，其中，一BJT的該射極係連接至下一BJT的該基極，每一BJT的集極係連接在一起，第一BJT的該基極與最後BJT的該射極係作為該二極體串的二主電極；以及
- 20.
- 25.
- 30.
- 14.如申請專利範圍第13項之二極體串，其中，該等BJT係為NPN BJT。
- 35.
- 15.如申請專利範圍第14項之二極體串，其中，於正常操作時，該第一電源線之電壓係為一晶片之最高操作電壓。
- 40.
- 16.一種具有低漏電流的靜電放電防護電路，設於一晶片上，包含有：
如申請專利範圍第13項之該二極體

串；以及
第二以及第三電源線，分別耦接至
該二極體串之該二主電極；

其中，於該正常操作時，該二極體
串係為順向偏壓，且為關閉狀態。

17.如申請專利範圍第16項之靜電放電
防護電路，其中，該第一電源線與
該第二電源線係為相同的電源線。

18.如申請專利範圍第16項之靜電放電
防護電路，另包含有：

一觸發電阻，與該二極體串相串
聯，且耦接於該第二以及第三電源
線之間；以及

一主要靜電放電元件，耦接於該第
二以及該第三電源線之間，具有一

觸發端，連接至該觸發電阻以及該
二極體串。

圖式簡單說明：

第1a圖為實施本發明之一二極體
串的剖面圖。

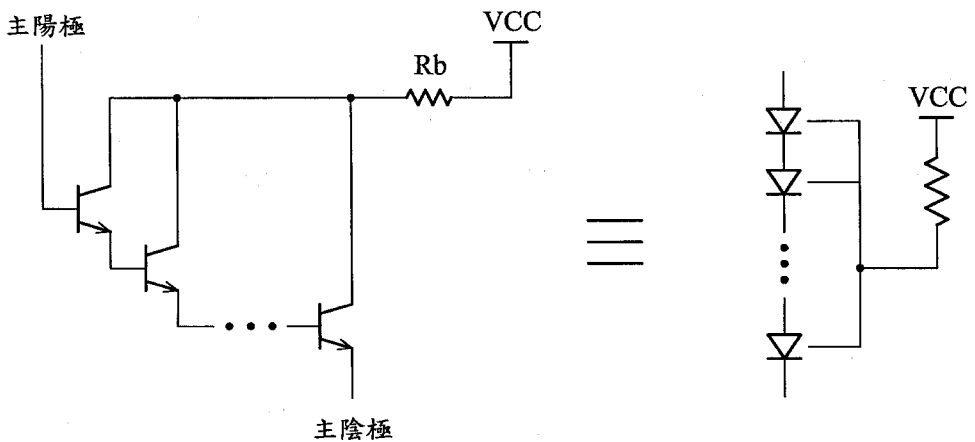
第1b圖為第1a圖中的二極體串
100之等效電路以及一對應定義符號。

第2圖為依據本發明實施之一靜
電放電防護電路。

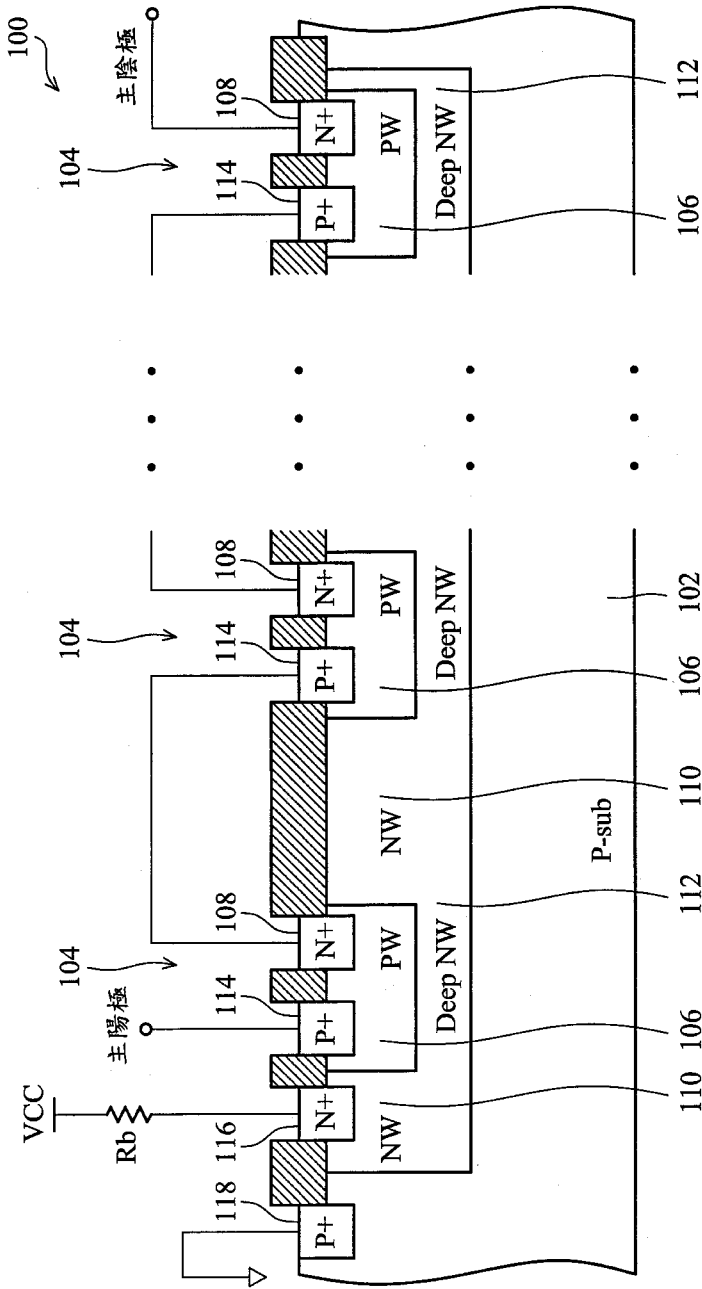
10. 第3a以及3b圖為依據本發明之兩
個具有觸發電路的靜電放電防護電
路。

第4-6圖為實施本發明之三二極
體串的剖面圖。

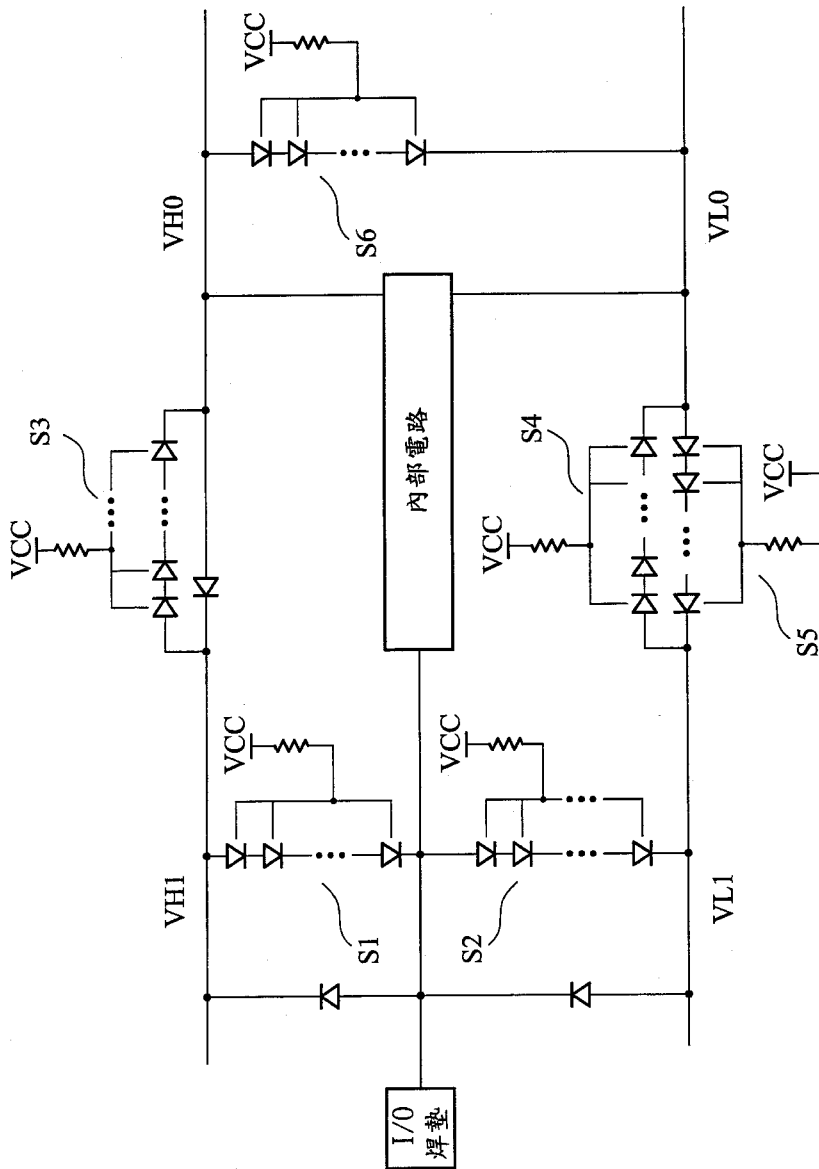
15.



第1b圖

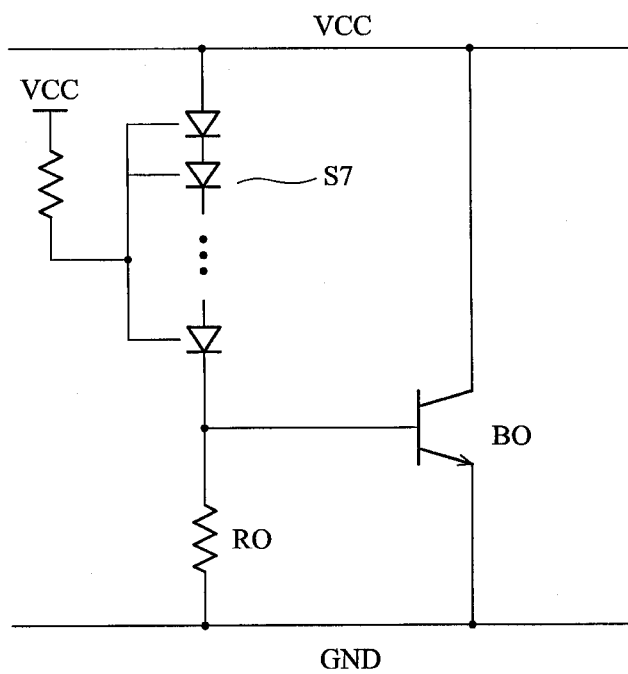


第 1a 圖

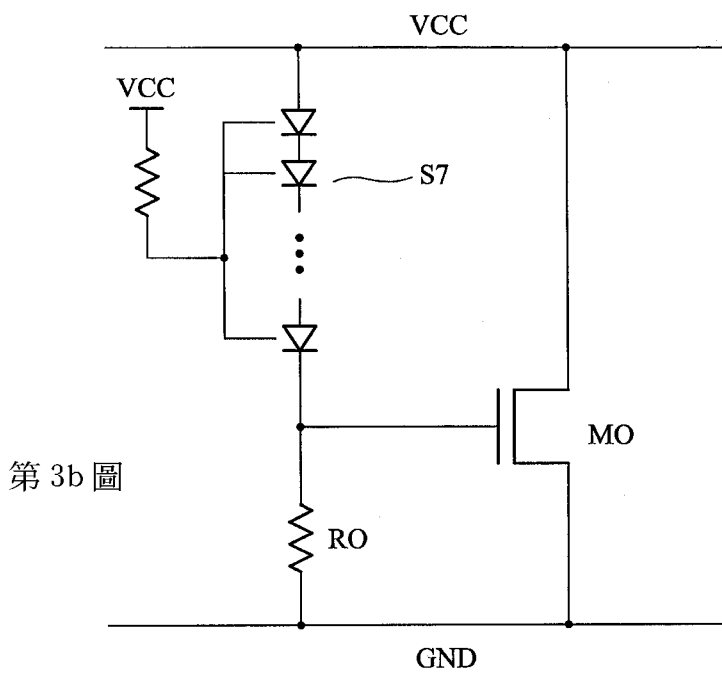


第 2 圖

(6)



第 3a 圖



第 3b 圖

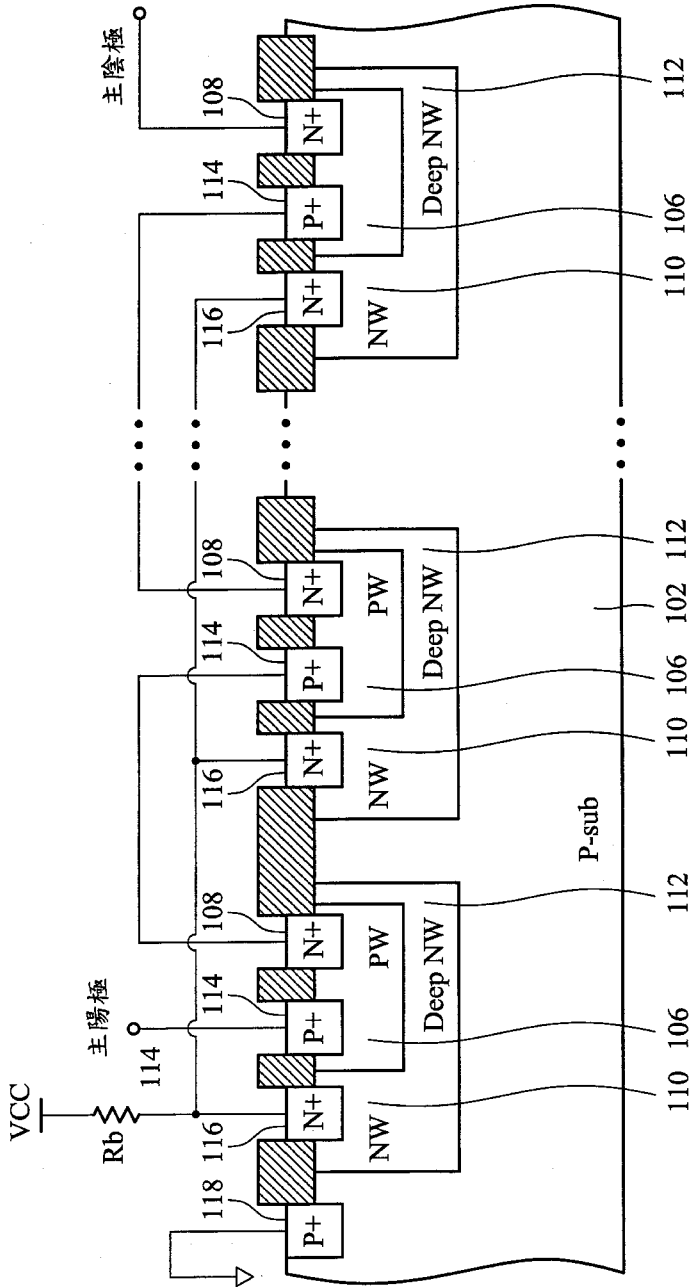
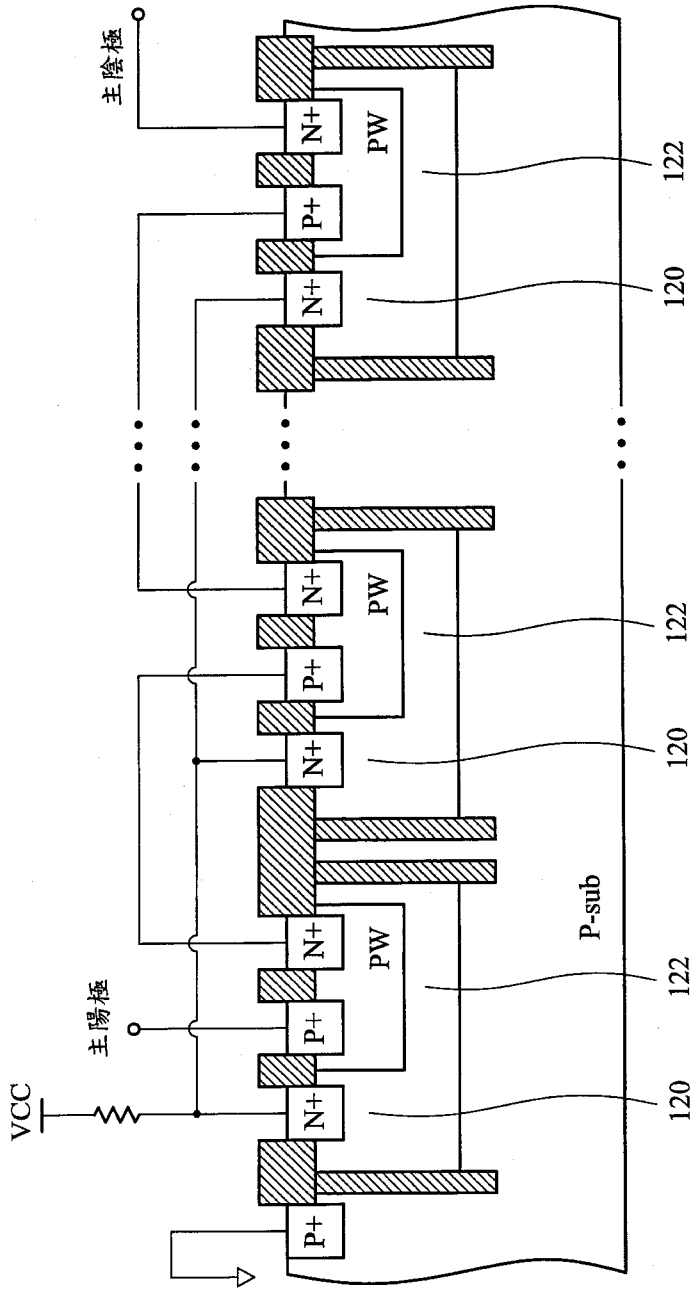


圖
4
第



第 6 圖

