
【54】名稱： 位階轉換器

LEVEL SHIFTER

【21】申請案號：092133794

【22】申請日：中華民國92(2003)年12月2日

【11】公開編號：200519818

【43】公開日：中華民國94(2005)年6月16日

【72】發明人：許維仁 HSU, WEI JEN；柯明道 KER, MING DOU；李英信 LI, YING HSIN；石安 SHIN, AN

【71】申請人：統寶光電股份有限公司 TOPPOLY OPTOELECTRONICS CORP.
苗栗縣竹南鎮新竹科學工業園區科中路12號

【74】代理人：楊大德

1

2

[57]申請專利範圍：

1.一種位階轉換器，係電性耦接至一電壓源、一第一時脈訊號與一第二時脈訊號，該位階轉換器包括：

一開關電路，具有一第一輸出端與一第二輸出端，接收一電壓源；

一第一電晶體組，包括：

一第一輸入電晶體，具有汲極端、源極端、閘極端與基底，該第一輸入電晶體之汲極端耦接至該第一輸出端，該第一輸入電晶體之源極端

接地，該第一輸入電晶體之閘極端接收該第一時脈訊號；以及

一第一偏壓電晶體，具有汲極端、源極端與閘極端，該第一偏壓電晶體之汲極端耦接至該第一輸入電晶體之閘極端，該第一偏壓電晶體之源極端耦接至該第一輸入電晶體之基底，該第一偏壓電晶體之閘極端耦接至該第一輸出端與該第二輸出端其中之一；以及

一第二電晶體組，一端電性耦接於該第二輸出端，另一端接地，以根據該第二時脈訊號決定導通該第二輸出端至接地之電性通路與否。

2.如申請專利範圍第1項所述之位階轉換器，其中該開關電路包括：

一第一開關電晶體，具有汲極端、源極端與閘極端，該第一開關電晶體之汲極端耦接至該電壓源，該第一開關電晶體之源極端與閘極端耦接至該第一輸出端；以及

一第二開關電晶體，具有汲極端、源極端與閘極端，該第二開關電晶體之汲極端耦接至該電壓源，該第二開關電晶體之源極端耦接至該第二輸出端，該第二開關電晶體之閘極端耦接至該第一開關電晶體之閘極端。

3.如申請專利範圍第1項所述之位階轉換器，其中該開關電路包括：

一第一開關電晶體，具有汲極端、源極端與閘極端，該第一開關電晶體之汲極端耦接至該電壓源，該第一開關電晶體之源極端耦接至該第一輸出端，該第一開關電晶體之閘極端耦接至該第二輸出端；以及

一第二開關電晶體，具有汲極端、源極端與閘極端，該第二開關電晶體之汲極端耦接至該電壓源，該第二開關電晶體之源極端耦接至該第二輸出端，該第二開關電晶體之閘極端耦接至該第一輸出端。

4.如申請專利範圍第1項所述之位階轉換器，其中該第二電晶體組包括：

一第二輸入電晶體，具有汲極端、源極端、閘極端與基底，該第二輸入電晶體之汲極端耦接至該第二輸出端，該第二輸入電晶體之源極端接地，該第二輸入電晶體之閘極端接收該第二時脈訊號；以及

一第二偏壓電晶體，具有汲極端、源極端與閘極端，該第二偏壓電晶體之汲極端耦接至該第二輸入電晶體之閘極端，該第二偏壓電晶體之源極端耦接至該第二輸入電晶體之基底，該第二偏壓電晶體之閘極端耦接至該第二輸入電晶體之汲極端與該第一輸出端其中之一。

5.

5.如申請專利範圍第4項所述之位階轉換器，其中當該第二輸入電晶體、該第二偏壓電晶體為N型金屬氧化物半導體時，該第二偏壓電晶體之閘極端係耦接至該第二輸入電晶體之汲極端。

10.

15.

6.如申請專利範圍第4項所述之位階轉換器，其中當該第二輸入電晶體為N型金屬氧化物半導體，該第二偏壓電晶體為P型金屬氧化物半導體時，該第二偏壓電晶體之閘極端係耦接至該第一輸出端。

20.

7.如申請專利範圍第1項所述之位階轉換器，其中該第二電晶體組包括：

一第二輸入電晶體，具有汲極端、源極端、閘極端與基底，該第二輸入電晶體之汲極端耦接至該第二輸出端，該第二輸入電晶體之源極端接地，該第二輸入電晶體之閘極端接收該第二時脈訊號；以及

25.

30.

一第二偏壓電晶體，具有汲極端、源極端與閘極端，該第二偏壓電晶體之汲極端耦接至該第二輸入電晶體之汲極端，該第二偏壓電晶體之源極端耦接至該第二輸入電晶體之基底，該第二偏壓電晶體之閘極端耦接至該第二輸入電晶體之閘極端與該第一輸入電晶體之閘極端其中之一。

35.

40.

8.如申請專利範圍第7項所述之位階轉換器，其中當該第二輸入電晶體、該第二偏壓電晶體為N型金屬氧化

物半導體時，該第二偏壓電晶體之閘極端係耦接至該第二輸入電晶體之閘極端。

9.如申請專利範圍第7項所述之位階轉換器，其中當該第二輸入電晶體為N型金屬氧化物半導體，該第二偏壓電晶體為P型金屬氧化物半導體時，該第二偏壓電晶體之閘極端係耦接至該第一輸入電晶體之閘極端。

10.一種位階轉換器，電性耦接至一電壓源、一第一時脈訊號與一第二時脈訊號，該位階轉換器包括：

一開關電路，具有一第一輸出端與一第二輸出端，接收一電壓源；

一第一電晶體組，包括：

一第一輸入電晶體，具有汲極端、源極端、閘極端與基底，該第一輸入電晶體之汲極端耦接至該第一輸出端，該第一輸入電晶體之源極端接地，該第一輸入電晶體之閘極端接收該第一時脈訊號；以及

一第一偏壓電晶體，具有汲極端、源極端與閘極端，該第一偏壓電晶體之汲極端耦接至該第一輸入電晶體之汲極端，該第一偏壓電晶體之源極端耦接至該第一輸入電晶體之基底，該第一偏壓電晶體之閘極端接收該第一時脈訊號與該第二時脈訊號其中之一；以及

一第二電晶體組，一端電性耦接於該第二輸出端，另一端接地，以根據該第二時脈訊號決定導通該第二輸出端至接地之電性通路與否。

11.如申請專利範圍第10項所述之位階轉換器，其中該開關電路包括：

一第一開關電晶體，具有汲極端、源極端與閘極端，該第一開關電晶體之汲極端耦接至該電壓源，該第一開關電晶體之源極端與閘極端耦接至該第一輸出端；以及

一第二開關電晶體，具有汲極端、源極端與閘極端，該第二開關電晶體之汲極端耦接至該電壓源，該第二開關電晶體之源極端耦接至該第二輸出端，該第二開關電晶體之閘極端耦接至該第一開關電晶體之閘極端。

12.如申請專利範圍第10項所述之位階轉換器，其中該開關電路包括：

一第一開關電晶體，具有汲極端、源極端與閘極端，該第一開關電晶體之汲極端耦接至該電壓源，該第一開關電晶體之源極端耦接至該第一輸出端，該第一開關電晶體之閘極端耦接至該第二輸出端；以及

一第二開關電晶體，具有汲極端、源極端與閘極端，該第二開關電晶體之汲極端耦接至該電壓源，該第二開關電晶體之源極端耦接至該第二輸出端，該第二開關電晶體之閘極端耦接至該第一輸出端。

13.如申請專利範圍第10項所述之位階轉換器，其中該第二電晶體組包括：

一第二輸入電晶體，具有汲極端、源極端、閘極端與基底，該第二輸入電晶體之汲極端耦接至該第二輸出端，該第二輸入電晶體之源極端接地，該第二輸入電晶體之閘極端接收該第二時脈訊號；以及

一第二偏壓電晶體，具有汲極端、源極端與閘極端，該第二偏壓電晶體之汲極端耦接至該第二輸入電晶體之閘極端，該第二偏壓電晶體之源極端耦接至該第二輸入電晶體之基底，該第二偏壓電晶體之閘極端耦接至該第二輸入電晶體之汲極端與該第一輸出端其中之一。

14.如申請專利範圍第13項所述之位階轉換器，其中當該第二輸入電晶

體、該第二偏壓電晶體為 N 型金屬氧化物半導體時，該第二偏壓電晶體之閘極端係耦接至該第二輸入電晶體之汲極端。

15.如申請專利範圍第 13 項所述之位階轉換器，其中當該第二輸入電晶體為 N 型金屬氧化物半導體，該第二偏壓電晶體為 P 型金屬氧化物半導體時，該第二偏壓電晶體之閘極端係耦接至該第一輸出端。

16.如申請專利範圍第 10 項所述之位階轉換器，其中該第二電晶體組包括：

一第二輸入電晶體，具有汲極端、源極端、閘極端與基底，該第二輸入電晶體之汲極端耦接至該第二輸出端，該第二輸入電晶體之源極端接地，該第二輸入電晶體之閘極端接收該第二時脈訊號；以及
一第二偏壓電晶體，具有汲極端、源極端與閘極端，該第二偏壓電晶體之汲極端耦接至該第二輸入電晶體之汲極端，該第二偏壓電晶體之源極端耦接至該第二輸入電晶體之基底，該第二偏壓電晶體之閘極端耦接至該第二輸入電晶體之閘極端與該第一輸入電晶體之閘極端其中之一。

17.如申請專利範圍第 16 項所述之位階轉換器，其中當該第二輸入電晶體、該第二偏壓電晶體為 N 型金屬氧化物半導體時，該第二偏壓電晶體之閘極端係耦接至該第二輸入電晶體之閘極端。

18.如申請專利範圍第 16 項所述之位階轉換器，其中當該第二輸入電晶體

為 N 型金屬氧化物半導體，該第二偏壓電晶體為 P 型金屬氧化物半導體時，該第二偏壓電晶體之閘極端係耦接至該第一輸入電晶體之閘極端。

圖式簡單說明：

第 1A 圖是繪示依照本發明一較佳實施例的一種閘極汲極互接之位階轉換器之電路圖。

10. 第 1B 圖是繪示依照本發明一較佳實施例的再一種閘極汲極互接之位階轉換器之電路圖。

第 2A 圖是繪示依照本發明一較佳實施例的一種閘極共接之位階轉換器之電路圖。

15. 第 2B 圖是繪示依照本發明一較佳實施例的再一種閘極共接之位階轉換器之電路圖。

第 3A 圖是繪示依照本發明一較佳實施例的一種第二電晶體組之電路圖。

20. 第 3B 圖是繪示依照本發明一較佳實施例的另一種第二電晶體組之電路圖。

25. 第 3C 圖是繪示依照本發明一較佳實施例的再一種第二電晶體組之電路圖。

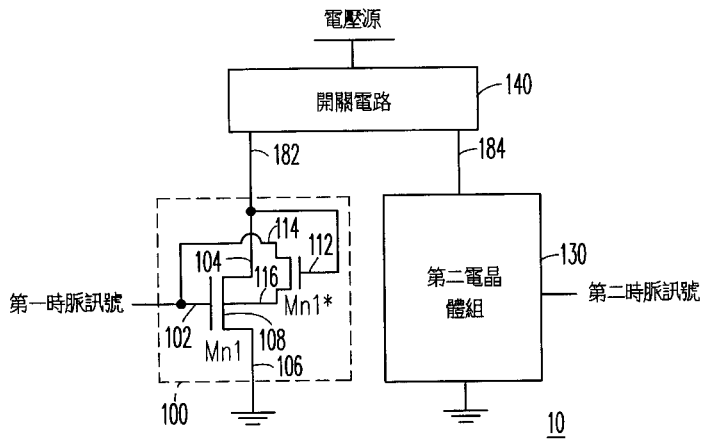
第 3D 圖是繪示依照本發明一較佳實施例的又一種第二電晶體組之電路圖。

30. 第 4A 圖是繪示依照本發明一較佳實施例的一種開關電路之電路圖。

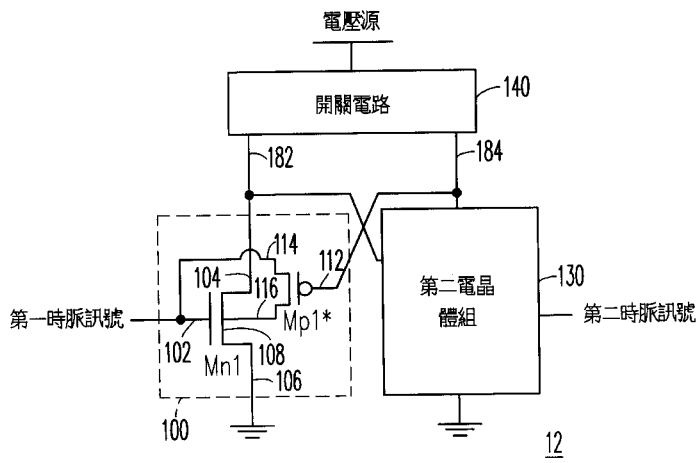
第 4B 圖是繪示依照本發明一較佳實施例的另一種開關電路之電路圖。

35. 第 5 圖是習知之一種位階轉換器之電路圖。

(5)

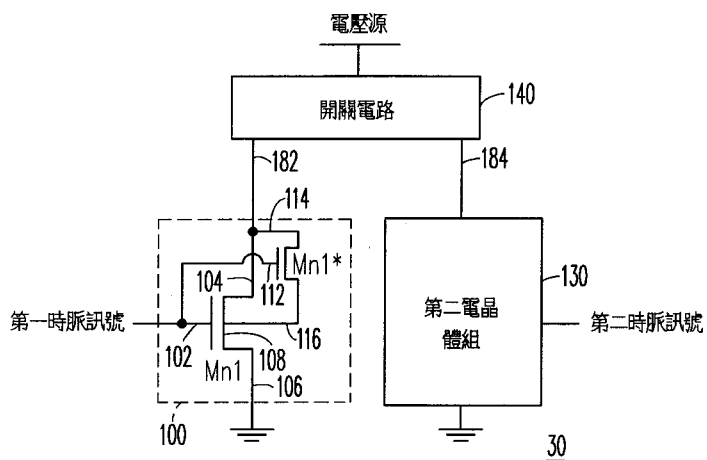


第 1A 圖

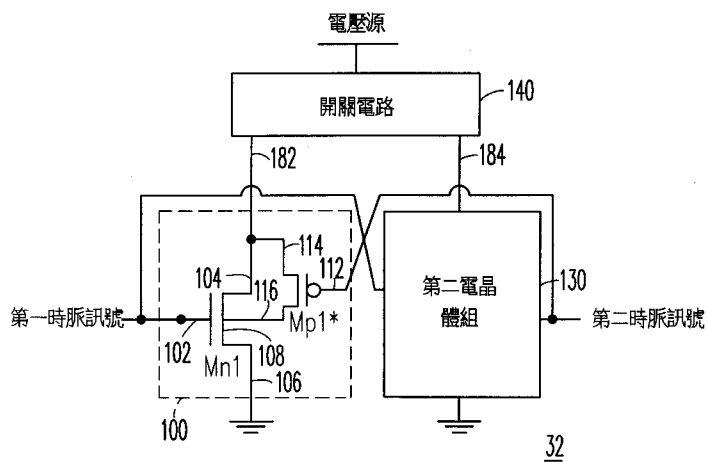


第 1B 圖

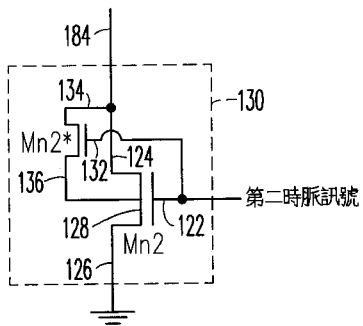
(6)



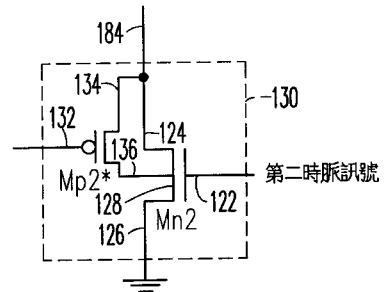
第 2A 圖



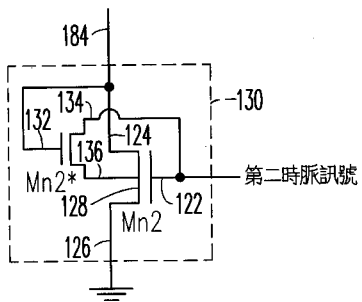
第 2B 圖



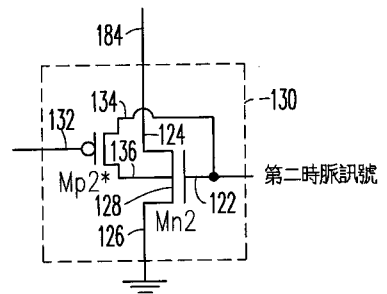
第 3A 圖



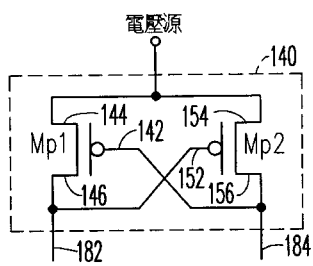
第 3C 圖



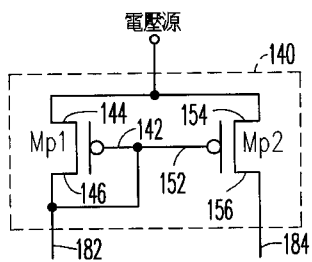
第 3B 圖



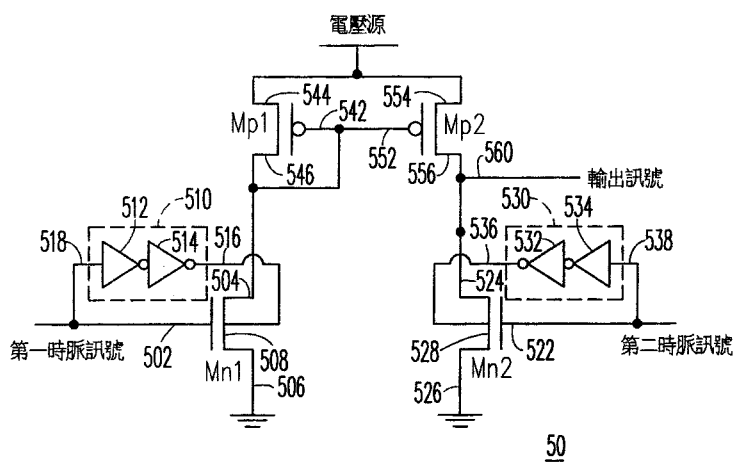
第 3D 圖



第 4A 圖



第 4B 圖



第 5 圖