

---

【54】名稱：自我觸發之靜電放電箝制電路

SELF-TRIGGER ELECTROSTATIC DISCHARGE CLAMP CIRCUIT

【21】申請案號：094143165

【22】申請日：中華民國94(2005)年12月7日

【11】公開編號：200723526

【43】公開日：中華民國96(2007)年6月16日

【72】發明人：柯明道 KER, MING DOU；高宏鑫 KAO, HONG SING

【71】申請人：加爾發半導體股份有限公司 ALFA PLUS SEMICONDUCTOR  
新竹市光復路2段289號16樓

【74】代理人：潘海濤

【56】參考文獻：

TW 506111

FR 2838881A1

US 6566715B1

US 2002/0153570A1

US 2003/0076636A1

US 2005/0200396A1

1

2

[57]申請專利範圍：

1.一種自我觸發之靜電放電箝制電路，  
包括：一靜電偵測電路，用來偵測靜電電  
壓；一自我觸發之矽控整流器，耦接該  
靜電偵測電路且具有一自我觸發電  
路以及一矽控整流器，該自我觸發  
電路是由該自我觸發電路的第一端  
點在該矽控整流器之一 N 井區域上  
的 N+ 區域抽出一觸發電流，再由該自我觸發電路的第二端點將該觸發  
電流灌入該矽控整流器的一 P 井區域  
上的 P+ 區域，藉以降低該矽控整流  
器的導通電壓。5. 2.如申請專利範圍第 1 項所述之自我觸  
發之靜電放電箝制電路，其中該矽  
控整流器係形成於一 P 型基底上，包  
括：

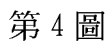
一 N 井區域，形成於該 P 型基底上；

10. 一 P 井區域，形成於該 P 型基底上；

- 一第一 **P+** 區域，形成於部分該 **N** 井區域上，該第一 **P+** 區域係電性連接至一第一電源供應電壓；
- 一第一 **N+** 區域，形成於部分該 **N** 井部分區域上，該第一 **N+** 區域係電性連接至該觸發電路的第一端點；
- 一第二 **P+** 區域，形成於部分該 **P** 井區域上，且該第二 **P+** 區域係電性連接至該觸發電路的第二端點；以及
- 一第二 **N+** 區域，形成於部分該 **P** 井區域上，且該第二 **N+** 區域係電性連接至一串接二極體的陽極或一第二電源供應電壓。
- 3.如申請專利範圍第1項所述之自我觸發之靜電放電箝制電路，其中該自我觸發之靜電放電箝制電路是用來箝制一積體電路晶片之工作電壓的範圍，藉以保護該積體電路晶片上的核心電路。
- 4.如申請專利範圍第1項所述之自我觸發之靜電放電箝制電路，更包括複數個串接二極體耦接該矽控整流器以用來提昇該靜電放電箝制電路的保持電壓。
- 5.如申請專利範圍第1項所述之自我觸發之靜電放電箝制電路，其中該自我觸發電路是為個別獨立之電路。
- 6.一自我觸發之矽控整流器，包括：  
一矽控整流器，其係形成於一**P**型基底上，包括：  
一**N**井區域，形成於該**P**型基底上；  
一**P**井區域，形成於該**P**型基底上；  
一第一 **P+** 區域，形成於部分該 **N** 井區域上，該第一 **P+** 區域係電性連接至一第一電源供應電壓；  
一第一 **N+** 區域，形成於部分該 **N** 井部分區域上，該第一 **N+** 區域係電性連接至一觸發電路的第一端點；  
一第二 **P+** 區域，形成於部分該 **P** 井區域上，且該第二 **P+** 區域係電性連

- 接至該觸發電路的第二端點；以及
- 一第二 **N+** 區域，形成於部分該 **P** 井區域上，且該第二 **N+** 區域係電性連接至一串接二極體的陽極或一第二電源供應電壓；以及
5. 一自我觸發電路，該自我觸發電路是由該自我觸發電路的第一端點在該矽控整流器之該 **N** 井區域上的該 **N+** 區域抽出一觸發電流，再由該自我觸發電路的第二端點將該觸發電流灌入該矽控整流器的該 **P** 井區域上的該 **P+** 區域，藉以降低該矽控整流器的導通電壓。
10. 7.如申請專利範圍第6項所述之自我觸發之矽控整流器，其中該自我觸發電路是為個別獨立之電路。
15. 8.一矽控整流器，其係形成於一**P**型基底上，包括：  
一**N**井區域，形成於該**P**型基底上；  
一**P**井區域，形成於該**P**型基底上；  
一第一 **P+** 區域，形成於部分該 **N** 井區域上，該第一 **P+** 區域係電性連接至一第一電源供應電壓；  
一第一 **N+** 區域，形成於部分該 **N** 井部分區域上，該第一 **N+** 區域係電性連接至一觸發電路的第一端點；  
一第二 **P+** 區域，形成於部分該 **P** 井區域上，且該第二 **P+** 區域係電性連接至該觸發電路的第二端點；以及
20. 30. 一第二 **N+** 區域，形成於部分該 **P** 井區域上，且該第二 **N+** 區域係電性連接至一串接二極體的陽極或一第二電源供應電壓。
25. 圖式簡單說明：
35. 第1圖係為一傳統矽控整流器靜電保護電路的剖面圖。
40. 第2圖係為一傳統改良式橫向結構矽控整流器靜電保護電路的剖面圖。
- 第3圖係為一低電壓觸發之矽控

第 8B 圖係為第 8A 圖之上視電路佈局圖。



(4)

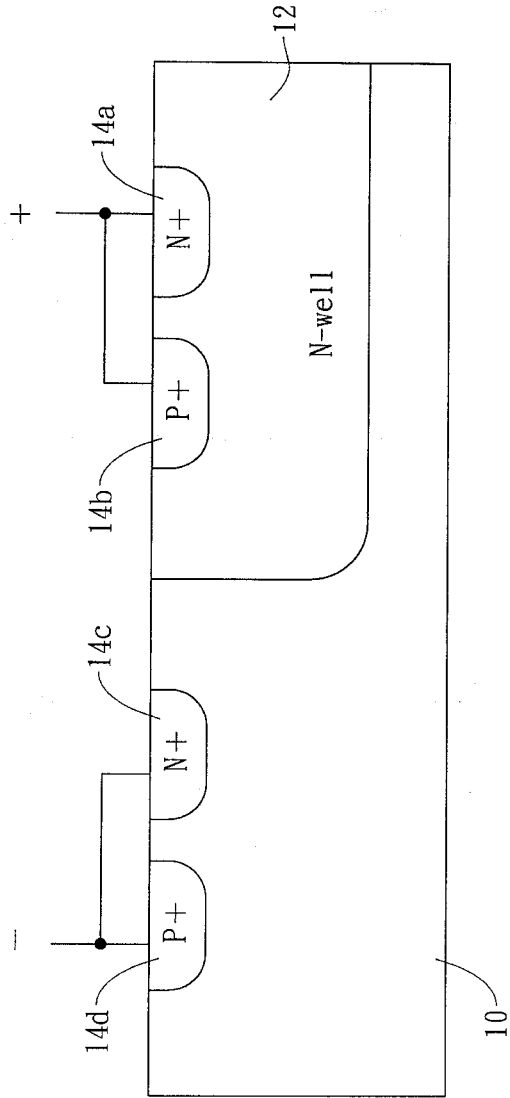
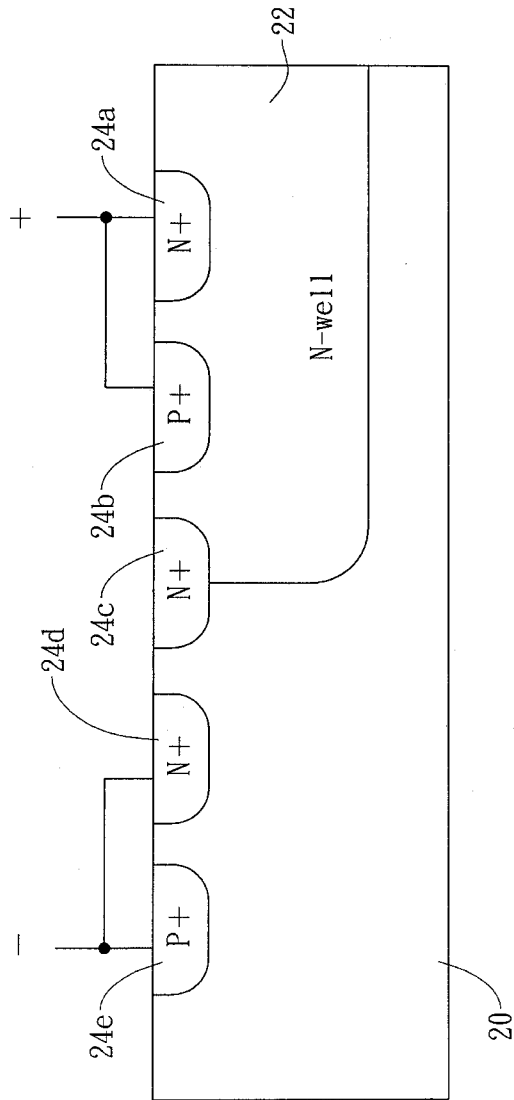
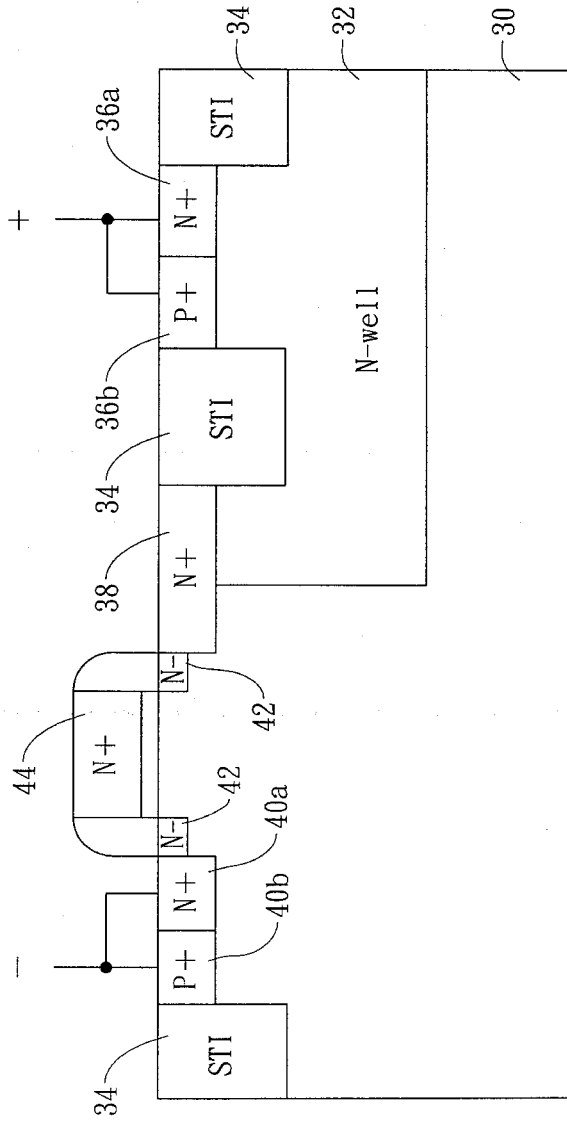


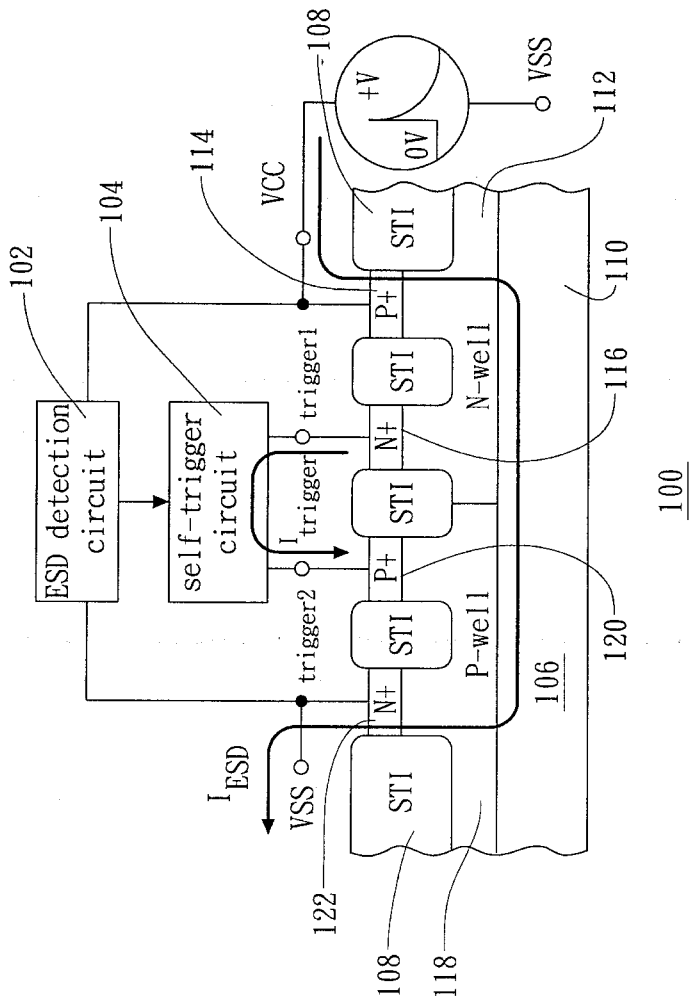
圖 1 第



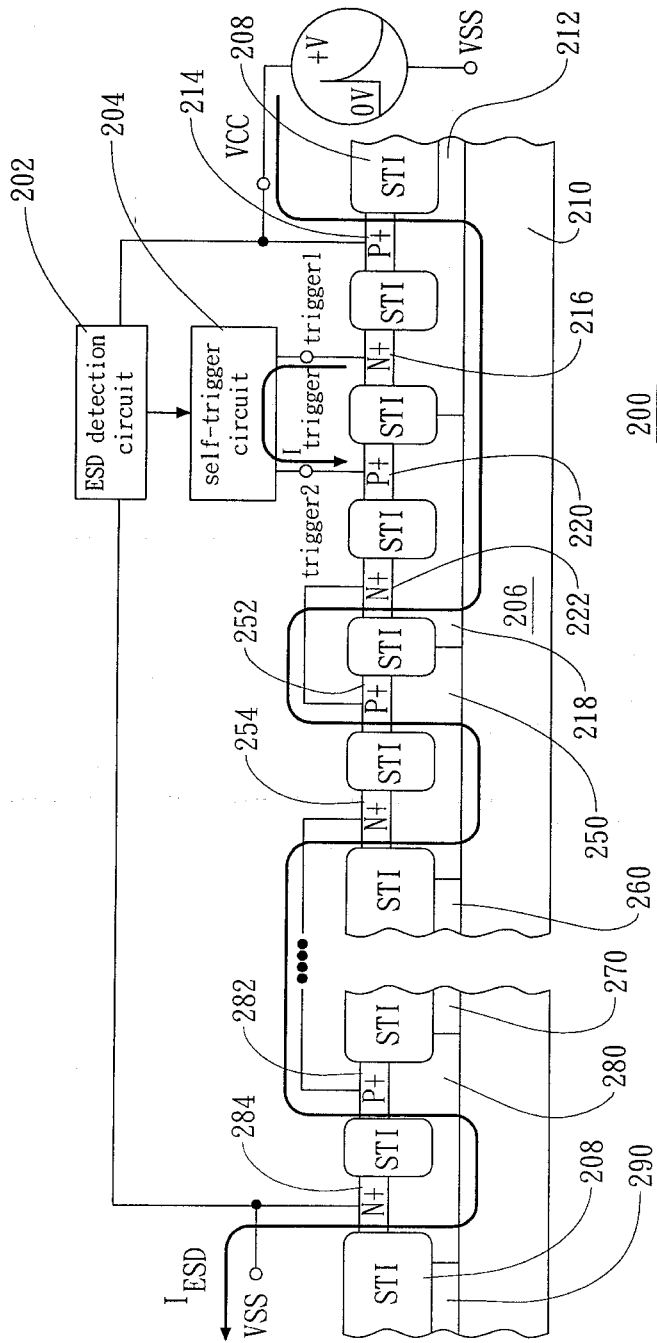
第 2 圖



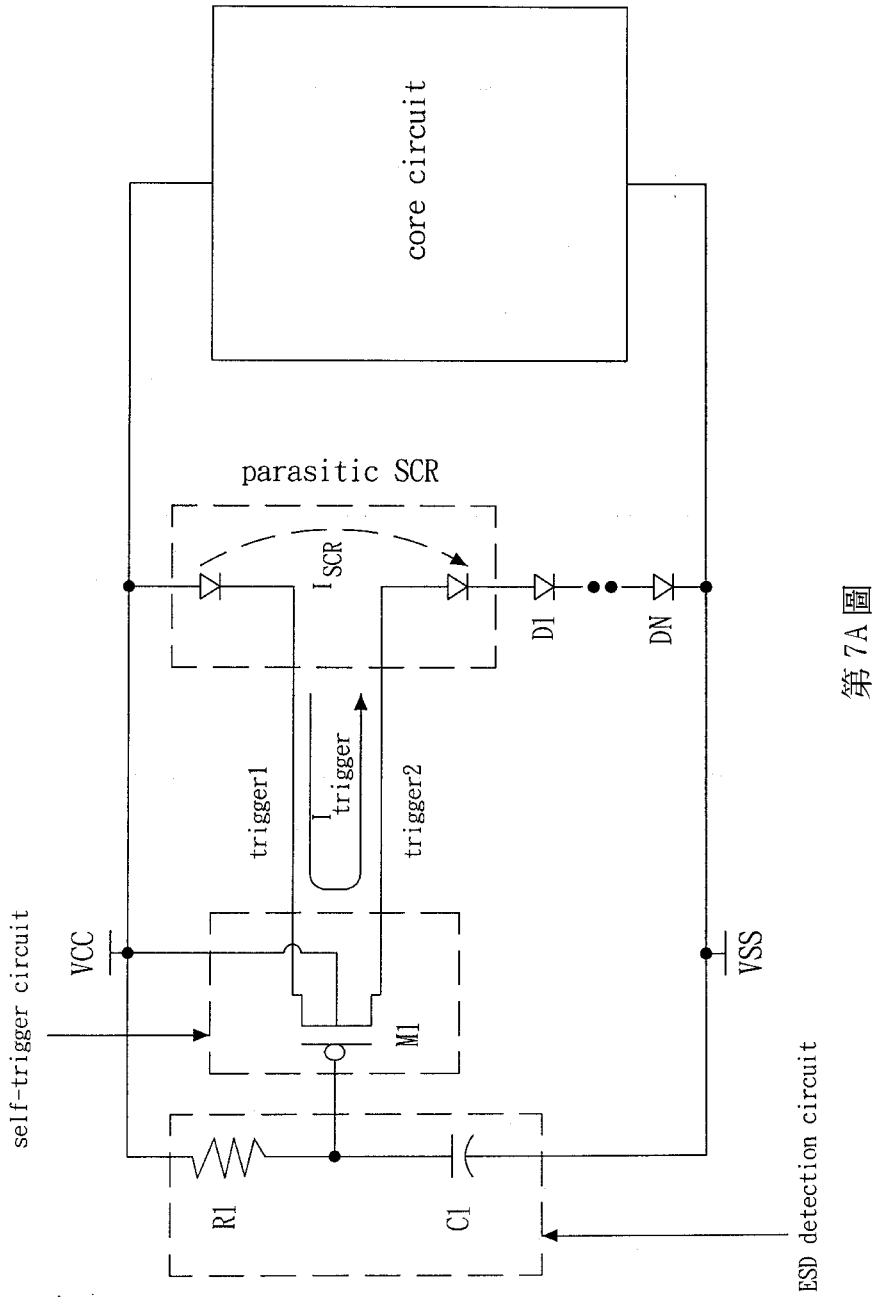
第 3 圖

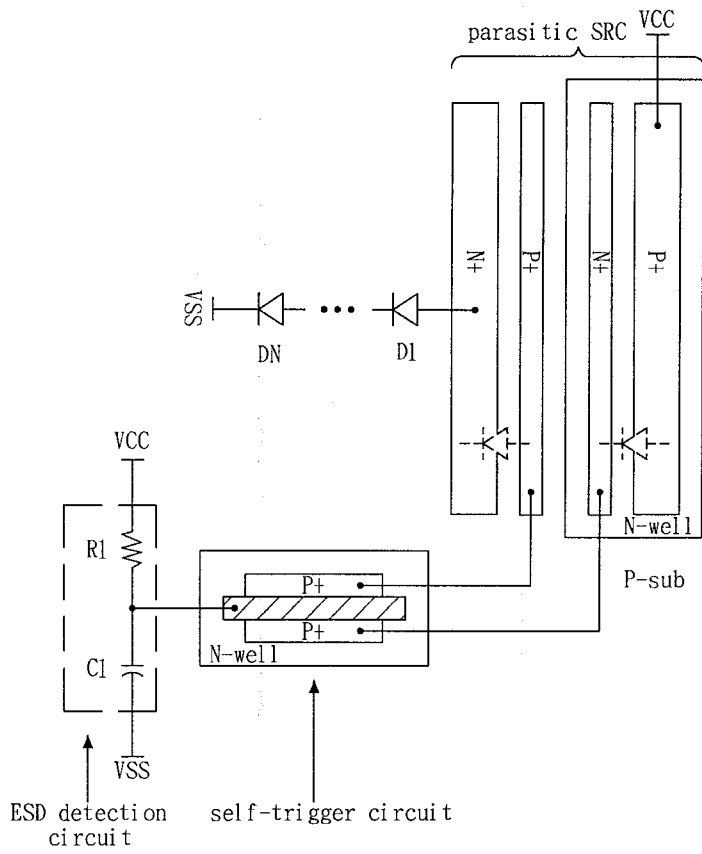


第5圖



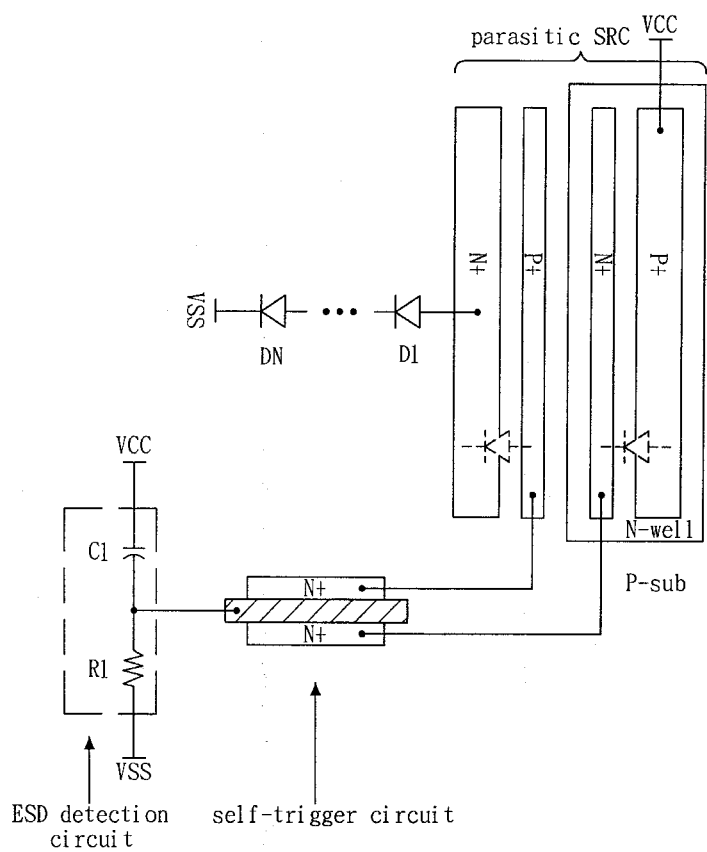
第 6 圖





第 7B 圖





第 8B 圖