

【11】證書號數：I328348

【45】公告日：中華民國 99 (2010) 年 08 月 01 日

【51】Int. Cl. : H03K19/0185(2006.01) H03K3/00 (2006.01)

發明

全 4 頁

【54】名稱：混合電壓輸入 / 輸出緩衝器

【21】申請案號：095149776

【22】申請日：中華民國 95 (2006) 年 12 月 29 日

【11】公開編號：200828806

【43】公開日期：中華民國 97 (2008) 年 07 月 01 日

【72】發明人：柯明道 (TW) ; 胡芳綾 (TW) HU, FANG LING

【71】申請人：國立交通大學

NATIONAL CHIAO-TUNG

UNIVERSITY

新竹市東區大學路 1001 號

【74】代理人：林火泉

【56】參考文獻：

TW 386321

TW I266479

TW 200505160A1

US 5144165

US 6320414B1

US 6509787B1

[57]申請專利範圍

1. 一種混合電壓輸入/輸出緩衝器，包括：一第一 N 型電晶體，其耦接一輸入電路；一第二 N 型電晶體，其耦接該第一 N 型電晶體與一輸入/輸出墊；一動態閘極電壓控制電路，其外接一高電壓準位，並耦接該輸入/輸出墊、該第一 N 型電晶體之閘極與該第二 N 型電晶體之閘極；一輸出電路，其外接一低電壓準位，並耦接該第一 N 型電晶體與該輸入電路；及一前級驅動電路，其耦接該輸出電路與該動態閘極電壓控制電路，並根據一輸出致能訊號控制該輸出電路之電壓。
2. 如申請專利範圍第 1 項之混合電壓輸入/輸出緩衝器，其中該動態閘極電壓控制電路包括：一電壓準位轉移器，其耦接該前級驅動電路，以接收該前級驅動電路所傳送的電壓訊號並將其電壓準位拉高；一第一反向器，其一端耦接該電壓準位轉移器，另一端同時耦接一第二反向器及一第三 N 型電晶體之閘極；及一追隨電路，其耦接該第二反向器、該第三 N 型電晶體、該第一 N 型電晶體之閘極、該第二 N 型電晶體之閘極與該輸入/輸出墊。
3. 如申請專利範圍第 2 項之混合電壓輸入/輸出緩衝器，其中該追隨電路係由兩個耦接之第一 P 型電晶體所組成。
4. 如申請專利範圍第 1 項之混合電壓輸入/輸出緩衝器，其中該輸出電路具有一上拉 P 型電晶體與一下拉 N 型電晶體。
5. 如申請專利範圍第 1 項之混合電壓輸入/輸出緩衝器，其中該輸出電路係一電壓迴轉率控制輸出電路。
6. 如申請專利範圍第 5 項之混合電壓輸入/輸出緩衝器，其中該電壓迴轉率控制輸出電路具複數個並行的上拉 P 型電晶體與下拉 N 型電晶體。
7. 如申請專利範圍第 1 項之混合電壓輸入/輸出緩衝器，其中該輸入電路係包括：一第二 P 型電晶體，其耦接該輸出電路與該第一 N 型電晶體；一第三反向器，其耦接該第二 P 型電晶體、該輸出電路與該第一 N 型電晶體；一第四反向器，其耦接該第二 P 型電晶體與該第三反向器。

(2)

8. 如申請專利範圍第 1 項之混合電壓輸入/輸出緩衝器，其中該輸出致能訊號係低電位時，該緩衝器係從該輸入/輸出墊傳送一輸入訊號至該輸入電路之訊號輸入端，此時該前級驅動電路會關閉該輸出電路，該第一 N 型電晶體之閘極電壓係保持偏壓在該低電壓準位，該第二 N 型電晶體之閘極電壓則隨該輸入/輸出墊之電壓而改變。
9. 如申請專利範圍第 8 項之混合電壓輸入/輸出緩衝器，其中當該緩衝器所接收的該輸入訊號係 0 伏特時，該第二 N 型電晶體之閘極電壓偏壓在該低電壓準位，以從該輸入/輸出墊傳送 0 伏特電壓準位的輸入訊號至該輸入電路。
10. 如申請專利範圍第 8 項之混合電壓輸入/輸出緩衝器，其中當該緩衝器所接收的該輸入訊號係 2 倍的該低電壓準位時，該第二 N 型電晶體之閘極電壓偏壓在 2 倍的該低電壓準位，以從該輸入/輸出墊透過該第一、第二 N 型電晶體傳送 1 倍的該低電壓準位輸入訊號到該輸入電路。
11. 如申請專利範圍第 1 項之混合電壓輸入/輸出緩衝器，其中該輸出致能訊號係高電位時，該緩衝器係從該前級驅動電路之訊號輸出端傳送一輸出訊號至該輸入/輸出墊。
12. 如申請專利範圍第 11 項之混合電壓輸入/輸出緩衝器，其中當該前級驅動電路之訊號輸出端所傳送的該輸出訊號係 0 伏特時，該前級驅動電路會關閉該輸出電路之一上拉 P 型電晶體而導通一下拉 N 型電晶體，該第一 N 型電晶體之閘極電壓與該第二 N 型電晶體之閘極電壓則保持偏壓在該低電壓準位，使該前級驅動電路之訊號輸出端傳送 0 伏特電壓準位的輸出訊號至該輸入/輸出墊。
13. 如申請專利範圍第 11 項之混合電壓輸入/輸出緩衝器，其中當該前級驅動電路之訊號輸出端所傳送的該輸出訊號係 1 倍的該低電壓準位時，該前級驅動電路會導通該輸出電路之一上拉 P 型電晶體而關閉一下拉 N 型電晶體，該第一 N 型電晶體之閘極電壓與該第二 N 型電晶體之閘極電壓則保持偏壓在 2 倍的該低電壓準位，使該前級驅動電路之訊號輸出端傳送 1 倍的該低電壓準位輸出訊號至該輸入/輸出墊。

圖式簡單說明

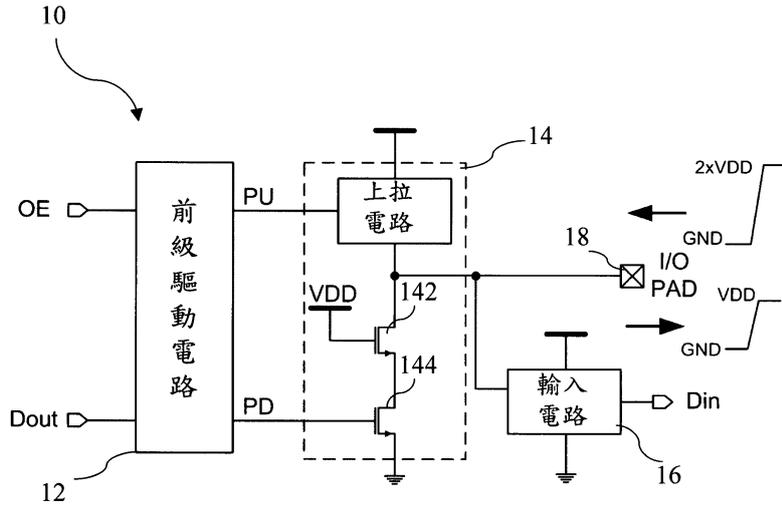
第一圖為習知之混合電壓輸入/輸出緩衝器之電路示意圖。

第二圖為本發明之混合電壓輸入/輸出緩衝器之電路示意圖。

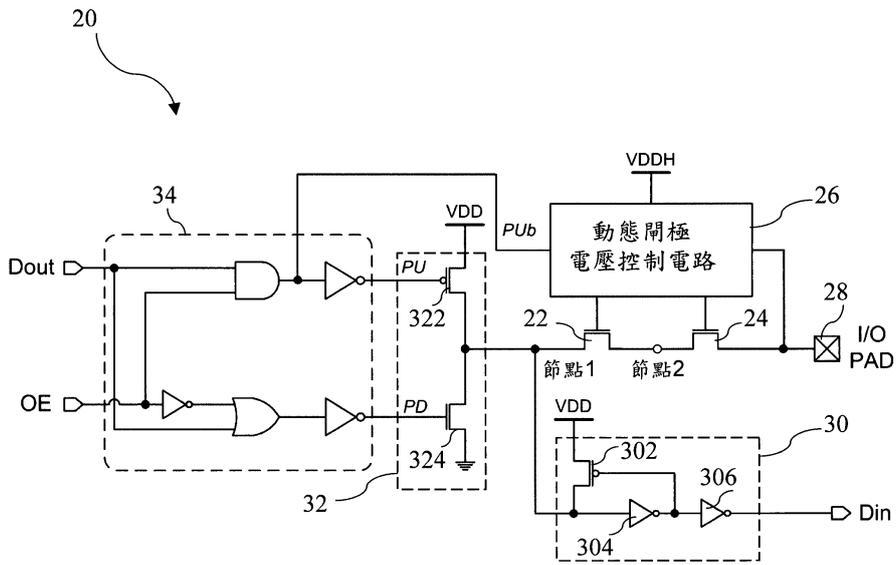
第三圖為本發明之動態閘極電壓控制電路示意圖

第四圖為本發明之另一混合電壓輸入/輸出緩衝器之電路示意圖。

(3)



第一圖
(先前技術)



第二圖

