

【11】證書號數：I356484

【45】公告日：中華民國 101 (2012) 年 01 月 11 日

【51】Int. Cl.： H01L23/60 (2006.01)

發明

全 14 頁

【54】名稱：針對具有多重分離電源之積體電路的靜電防護電路

ESD PROTECTION CIRCUIT FOR IC WITH SEPARATED POWER
DOMAINS

【21】申請案號：096148685

【22】申請日：中華民國 96 (2007) 年 12 月 19 日

【11】公開編號：200917453

【43】公開日期：中華民國 98 (2009) 年 04 月 16 日

【30】優先權：2007/10/10

美國

11/907,206

【72】發明人：柯明道 (TW) KER, MING DOU；蕭淵文 (TW) HSIAO, YUAN WEN；姜信欽 (TW) JIANG, HSIN CHIN

【71】申請人：晶焱科技股份有限公司

AMAZING MICROELECTRONIC
CORP.

新北市中和區中正路 716 號 15 樓之 2

【74】代理人：陳瑞田；康清敬

【56】參考文獻：

TW I267974

US 2003/0214773A1

US 2004/0207021A1

US 2004/0251502A1

"Implementation of Initial-On ESD Protection Concept With PMOS-Triggered SCR Devices in Deep-Submicron CMOS Technology", IEEE Journal of Solid-state Circuits, VOL.42, NO.5 2007/05/31
全文

審查人員：王世賢

[57]申請專利範圍

1. 一種針對具有多重分離電源之積體電路的靜電防護電路，其連接於一分離電源之一介面電路之一訊號線與一電源線之間，該靜電防護電路包含：一 P 型金氧半場效電晶體，耦接於一第一電源域之一第一電路及一第二電源域之一第二電路間；該 P 型金氧半場效電晶體之一源極係耦接至用以連接該第一電路與該第二電路之一連接點；該 P 型金氧半場效電晶體之一閘極係耦接至該第二電源域之一正電源線；該 P 型金氧半場效電晶體之一汲極係耦接至該第二電源域之一負電源線；該 P 型金氧半場效電晶體之一基極係耦接至該連接點。
2. 如申請專利範圍第 1 項所述之靜電防護電路，其中該 P 型金氧半場效電晶體之該閘極係透過一電阻耦接至該正電源線。
3. 如申請專利範圍第 1 項所述之靜電防護電路，進一步包含：一 N 型金氧半場效電晶體，該 N 型金氧半場效電晶體之一汲極係耦接至該連接點；該 N 型金氧半場效電晶體之一閘極、一源極以及一基極係耦接至該第二電源域之該負電源線。
4. 如申請專利範圍第 3 項所述之靜電防護電路，其中該 N 型金氧半場效電晶體之該閘極係透過一電阻耦接至該負電源線。
5. 如申請專利範圍第 1 項所述之靜電防護電路，進一步包含：一 N 型金氧半場效電晶體，該 N 型金氧半場效電晶體之一汲極係耦接至該第二電源域之該正電源線；該 N 型金氧半

(2)

場效電晶體之一閘極和一流極係耦接至該連接點；該 N 型金氧半場效電晶體之一基極係耦接至該第二電源域之一負電源線。

6. 如申請專利範圍第 5 項所述之靜電防護電路，其中該 N 型金氧半場效電晶體之該閘極係透過一電阻耦接至該連接點。
7. 如申請專利範圍第 1 項所述之靜電防護電路，其中該 P 型金氧半場效電晶體之該汲極係透過一第一電阻耦接至該第二電源域之該負電源線；該靜電防護電路進一步包含：一放電元件，該放電元件係耦接於該連接點與該第二電源域之該負電源線之間，並且具有一觸發端，該觸發端係耦接至該 P 型金氧半場效電晶體與該第一電阻間之一節點；該放電元件於一正常操作狀況中被關閉，並於一靜電放電狀況中被該 P 型金氧半場效電晶體觸發。
8. 如申請專利範圍第 7 項所述之靜電防護電路，其中該放電元件係一 N 型金氧半場效電晶體，並且該 N 型金氧半場效電晶體之一閘極為該觸發端。
9. 如申請專利範圍第 7 項所述之靜電防護電路，其中該放電元件係一 N 型金氧半場效電晶體，該 N 型金氧半場效電晶體之一基極為該觸發端，並且該 N 型金氧半場效電晶體之一閘極係透過一第二電阻耦接至該第二電源域之該負電源線。
10. 如申請專利範圍第 7 項所述之靜電防護電路，其中該放電元件係一 NPN 型 BJT 或一 P 型基體觸發矽控整流器。
11. 一種針對具有多重分離電源之積體電路的靜電防護電路，其連接於一分離電源之一介面電路的一訊號線與一電源線之間，該靜電防護電路包含：一偵測單元，該偵測單元係設置於一第一電源域中；以及一放電單元，該放電單元係設置於一第二電源域中並係耦接至該偵測單元；該放電單元於一正常操作狀況中被關閉，並於一靜電放電狀況中被該偵測單元觸發。
12. 如申請專利範圍第 11 項所述之靜電防護電路，其中該第一電源域具有一第一正電源線和一第一負電源線，該偵測單元包含：一第一電阻；一電容，該電容與該第一電阻係串接於該第一正電源線和該第一負電源線之間；以及一 P 型金氧半場效電晶體，該 P 型金氧半場效電晶體之一閘極係耦接至該電容與該電阻間之一節點；該 P 型金氧半場效電晶體之一源極係耦接至該第一電源域之該第一正電源線；該 P 型金氧半場效電晶體之一汲極係耦接至並係用以觸發該放電單元。
13. 如申請專利範圍第 12 項所述之靜電防護電路，其中該第二電源域具有一第二正電源線和一第二負電源線，一第一電路係設置於該第一電源域中，一第二電路係設置於該第二電源域中，並且該放電單元包含：一第二電阻；一第一 N 型金氧半場效電晶體，該第一 N 型金氧半場效電晶體之一汲極係耦接至用以連接該第一電路與該第二電路之一連接點；該第一 N 型金氧半場效電晶體之一閘極係耦接至該 P 型金氧半場效電晶體之該汲極；該第一 N 型金氧半場效電晶體之一源極係耦接至該第二負電源線；以及一第二 N 型金氧半場效電晶體，該第二 N 型金氧半場效電晶體之一汲極係耦接至該 P 型金氧半場效電晶體之該汲極；該第二 N 型金氧半場效電晶體之一閘極係透過該第二電阻耦接至該第二正電源線；該第二 N 型金氧半場效電晶體之一源極係耦接至該第二負電源線。
14. 如申請專利範圍第 11 項所述之靜電防護電路，其中該第一電源域具有一第一正電源線和一第一負電源線，該偵測單元包含：一第一電阻；一電容，該電容與該第一電阻係串接於該第一正電源線和該第一負電源線之間；以及一觸發元件，該觸發元件具有一正電源端、一負電源端、一輸入端以及一輸出端，該正電源端係耦接至該第一正電源線，該負電源端係耦接至該第一負電源線，該輸入端係耦接至該電容與該第一電阻間之一節點，該輸出端係耦接至並係用以觸發該放電單元。

(3)

15. 如申請專利範圍第 14 項所述之靜電防護電路，其中該觸發元件為一反相器、具有 M 個輸入端之一 NAND 邏輯閘，或是具有 N 個輸入端之一 NOR 邏輯閘，該 M 個輸入端彼此耦合，該 N 個輸入端亦彼此耦合，N 與 M 皆為大於 1 的正整數。
16. 如申請專利範圍第 14 項所述之靜電防護電路，其中該第二電源域具有一第二正電源線和一第二負電源線，一第一電路係設置於該第一電源域中，一第二電路係設置於該第二電源域中，並且該放電單元為一 N 型金氧半場效電晶體；該 N 型金氧半場效電晶體之一汲極係耦接至用以連接該第一電路與該第二電路之一連接點；該 N 型金氧半場效電晶體之一閘極係耦接至該觸發元件之該輸出端；該 N 型金氧半場效電晶體之一源極係耦接至該第二負電源線。
17. 如申請專利範圍第 14 項所述之靜電防護電路，其中該第二電源域具有一第二正電源線和一第二負電源線，一第一電路係設置於該第一電源域中，一第二電路係設置於該第二電源域中，並且該放電單元為一 N 型金氧半場效電晶體；該 N 型金氧半場效電晶體之一汲極係耦接至用以連接該第一電路與該第二電路之一連接點；該 N 型金氧半場效電晶體之一基極係耦接至該觸發元件之該輸出端；該 N 型金氧半場效電晶體之一閘極係透過一第二電阻耦接至該第二負電源線；該 N 型金氧半場效電晶體之一源極係耦接至該第二負電源線。
18. 如申請專利範圍第 14 項所述之靜電防護電路，其中該放電單元為一 NPN 型 BJT 或一 P 型基體觸發矽控整流器。
19. 如申請專利範圍第 11 項所述之靜電防護電路，其中該第一電源域具有一第一正電源線和一第一負電源線，該第二電源域具有一第二負電源線，一第一電路係設置於該第一電源域中，一第二電路係設置於該第二電源域中，該偵測單元包含：一電阻；以及一電容，該電容與該電阻係串接於該第一正電源線和該第一負電源線之間；並且該放電單元包含：一 P 型金氧半場效電晶體，該 P 型金氧半場效電晶體之一源極係耦接至用以連接該第一電路與該第二電路之一連接點；該 P 型金氧半場效電晶體之一閘極係耦接至該電容與該電阻間之一節點；該 P 型金氧半場效電晶體之一汲極係耦接至該第二負電源線。
20. 如申請專利範圍第 11 項所述之靜電防護電路，其中該第一電源域具有一第一正電源線和一第一負電源線，該第二電源域具有一第二正電源線及一第二負電源線，一第一電路係設置於該第一電源域中，一第二電路係設置於該第二電源域中，該偵測單元包含：一第一電阻；以及一電容，該電容與該第一電阻係串接於該第一正電源線和該第一負電源線之間；並且該放電單元包含：一第二電阻；以及一 P 型金氧半場效電晶體，該 P 型金氧半場效電晶體之一源極係耦接至用以連接該第一電路與該第二電路之一連接點；該 P 型金氧半場效電晶體之一閘極係透過該第二電阻耦接至該第二正電源線；該 P 型金氧半場效電晶體之一基極係耦接至該電容與該第一電阻間之一節點；該 P 型金氧半場效電晶體之一汲極係耦接至該第二負電源線。
21. 如申請專利範圍第 11 項所述之靜電防護電路，其中該第一電源域具有一第一正電源線和一第一負電源線，該偵測單元包含一電阻和一電容，該電容與該電阻係串接於該第一正電源線和該第一負電源線之間，並且該放電單元包含一 PNP 型 BJT。
22. 如申請專利範圍第 11 項所述之靜電防護電路，其中該第一電源域具有一第一正電源線和一第一負電源線，該偵測單元包含一電阻和一電容，該電容與該電阻係串接於該第一正電源線和該第一負電源線之間，並且該放電單元包含一 N 型基體觸發矽控整流器。

圖式簡單說明

圖一至圖三係繪示先前技術中的 ESD 防護電路。

圖四係繪示於根據本發明之第一實施例中的 ESD 防護電路。

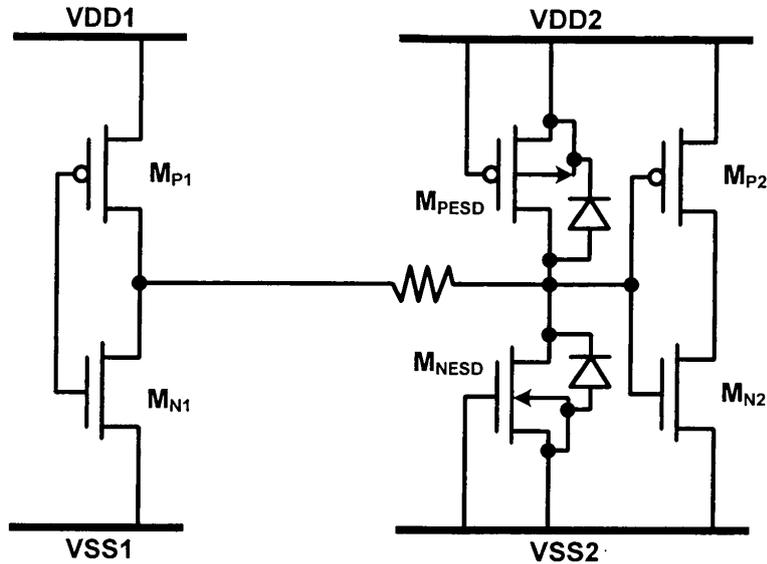
(4)

圖五、圖六以及圖七(A)係繪示幾個基於圖四發展出的實施方式。

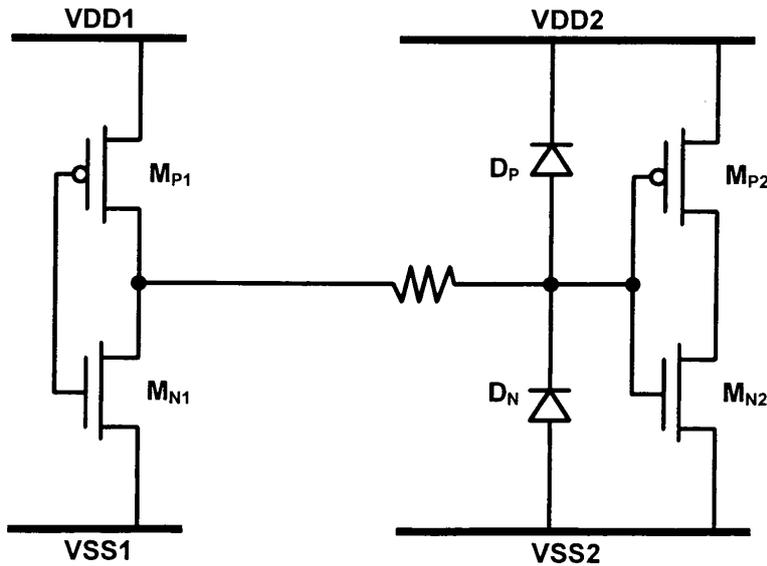
圖七(B)至圖七(E)繪示了幾個放電元件的實施例。

圖八係繪示於根據本發明之第二實施例中的 ESD 防護電路。

圖九至圖十四(C)係繪示幾個根據本發明之偵測單元與放電單元的範例電路。

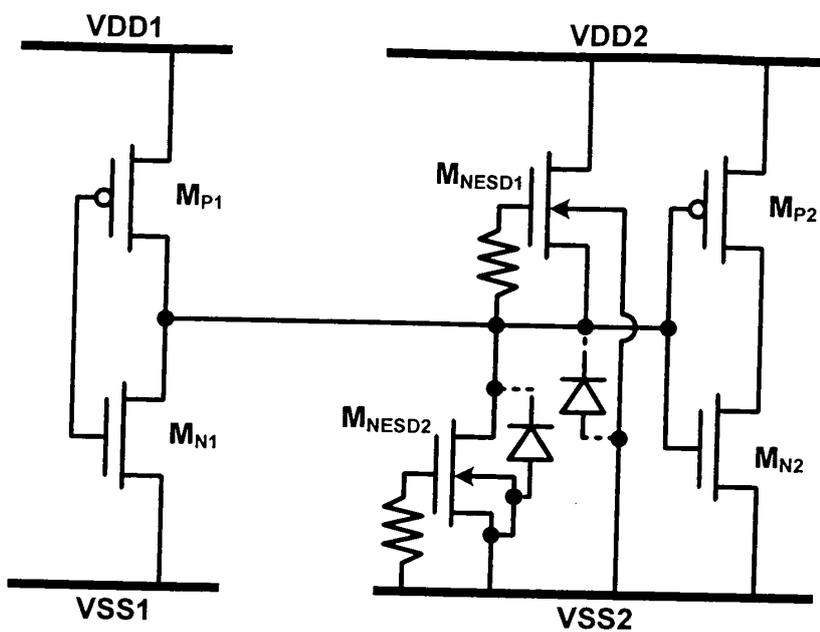


圖一(先前技術)

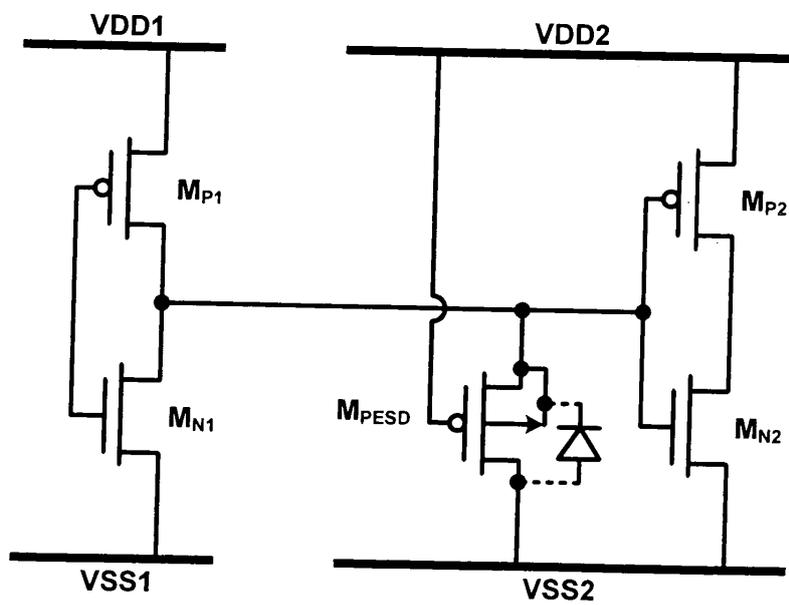


圖二(先前技術)

(5)

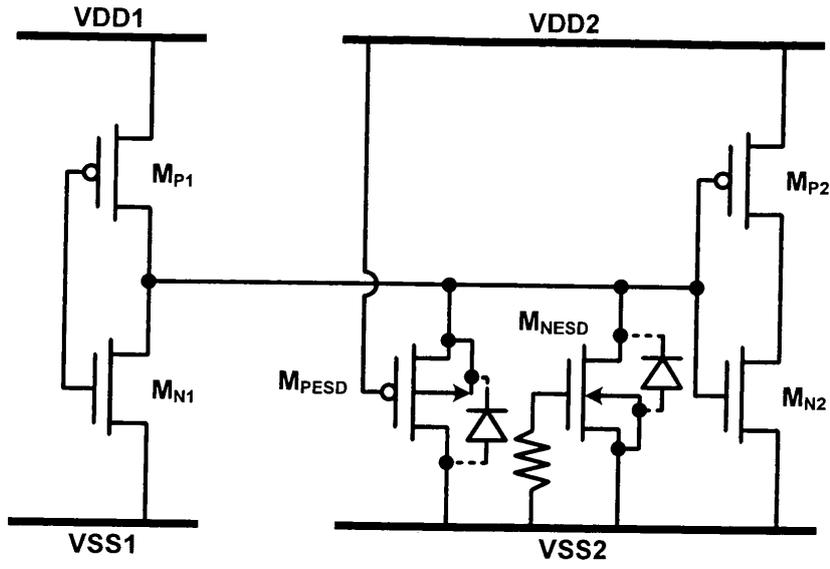


圖三(先前技術)

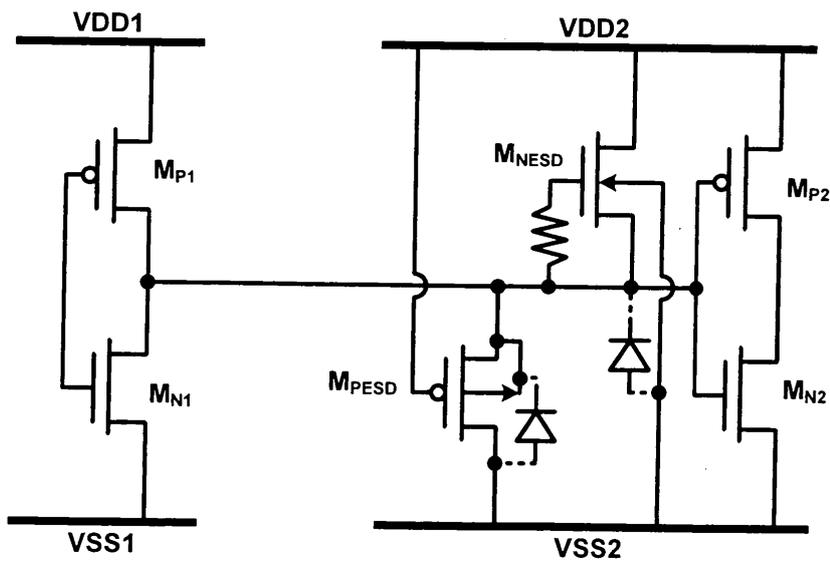


圖四

(6)

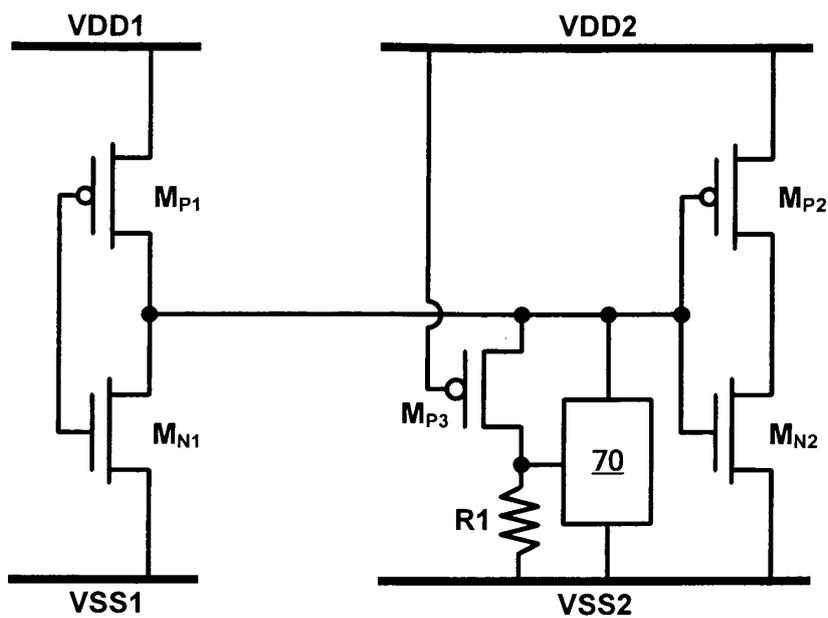


圖五

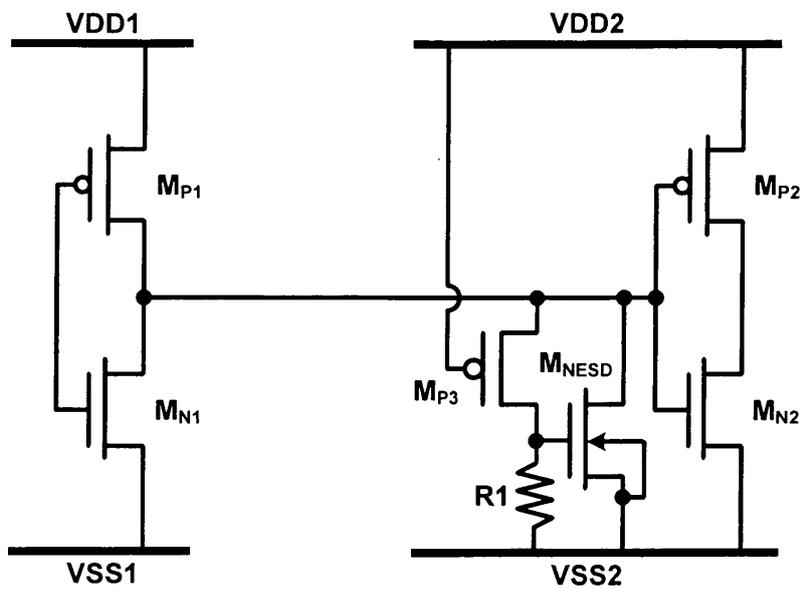


圖六

(7)

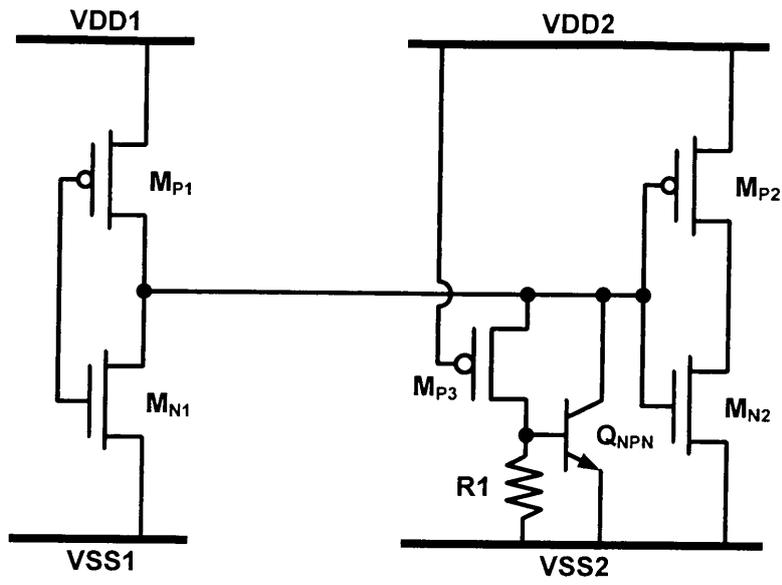


圖七(A)

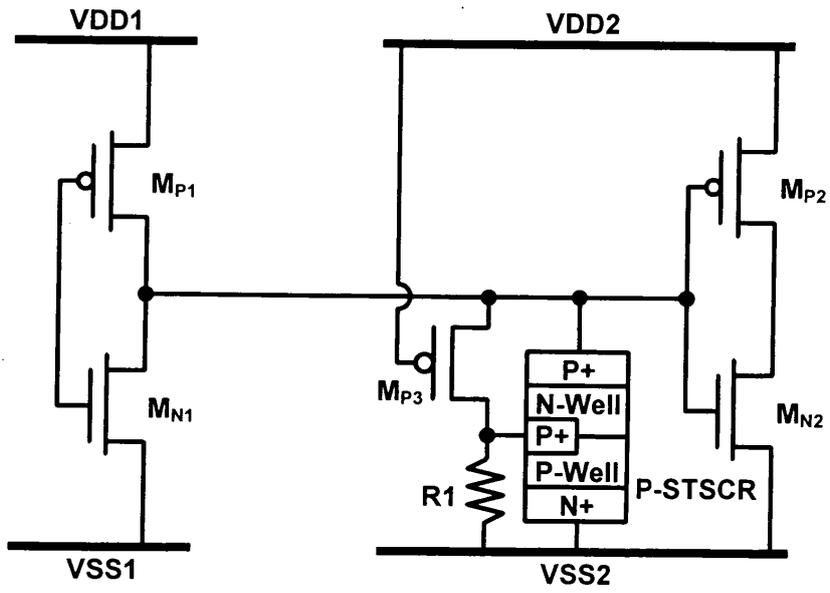


圖七(B)

(8)

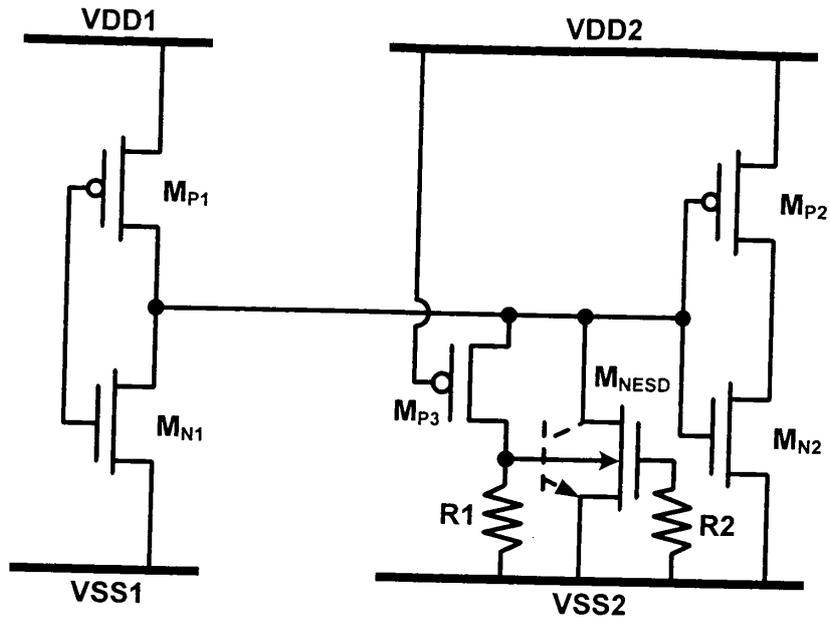


圖七(C)

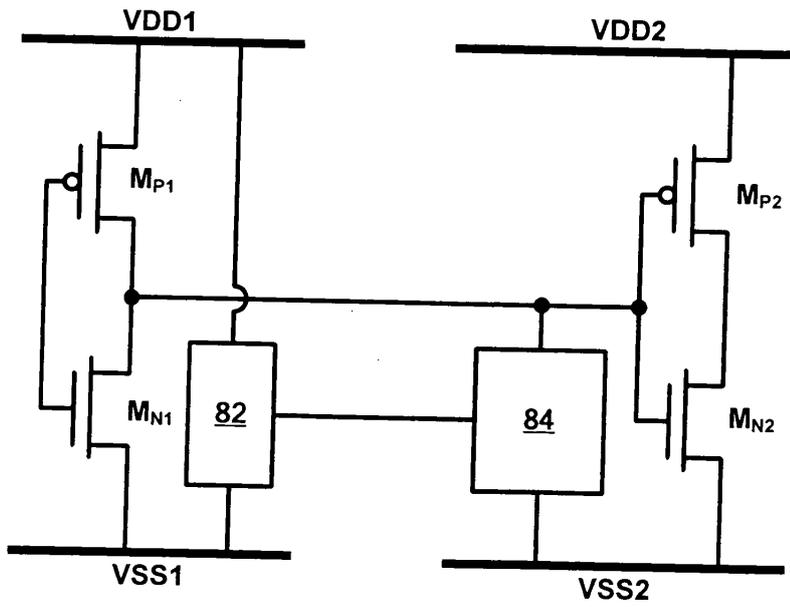


圖七(D)

(9)

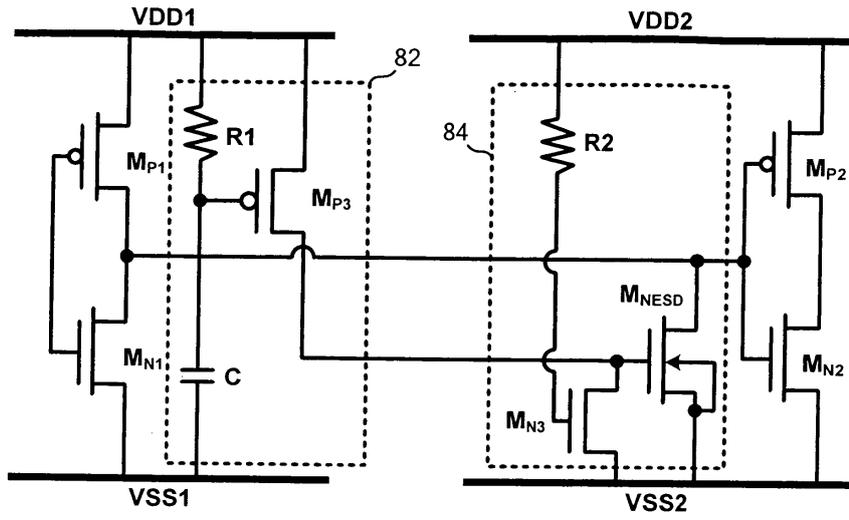


圖七(E)

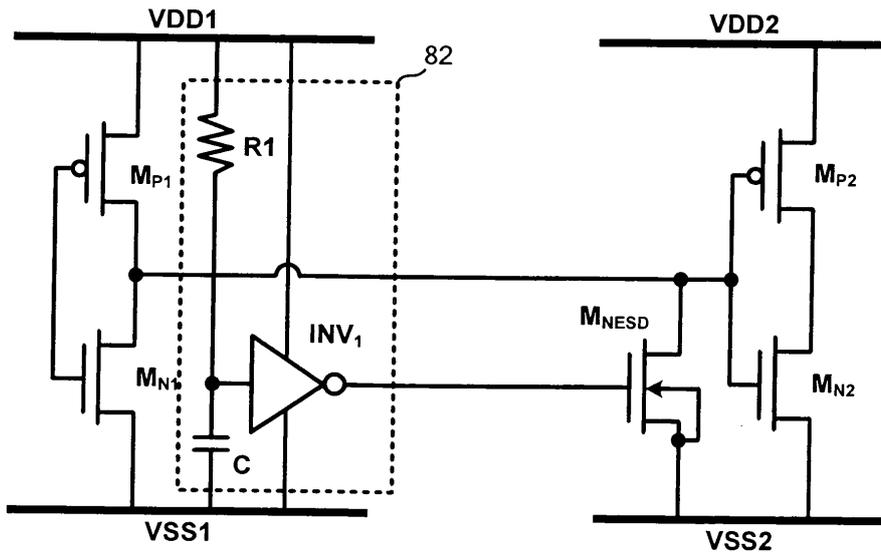


圖八

(10)

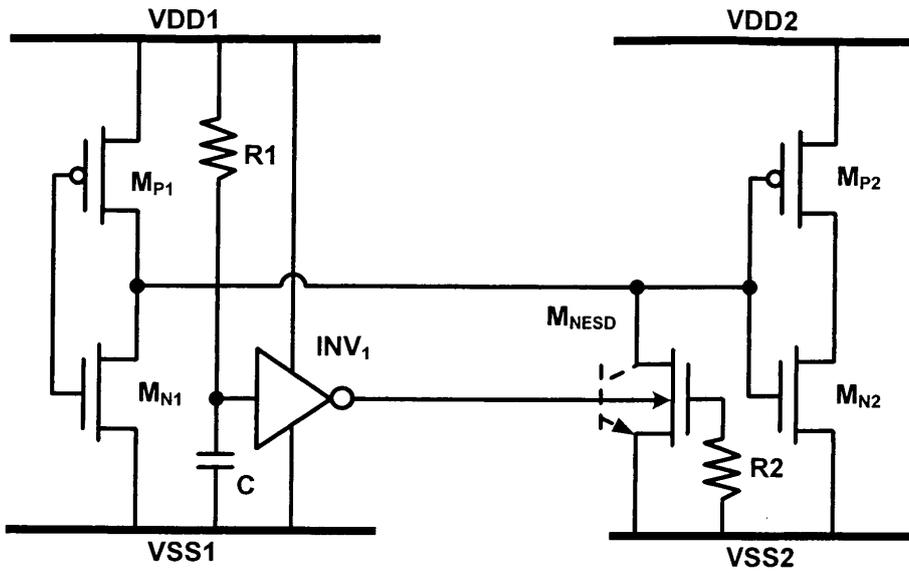


圖九

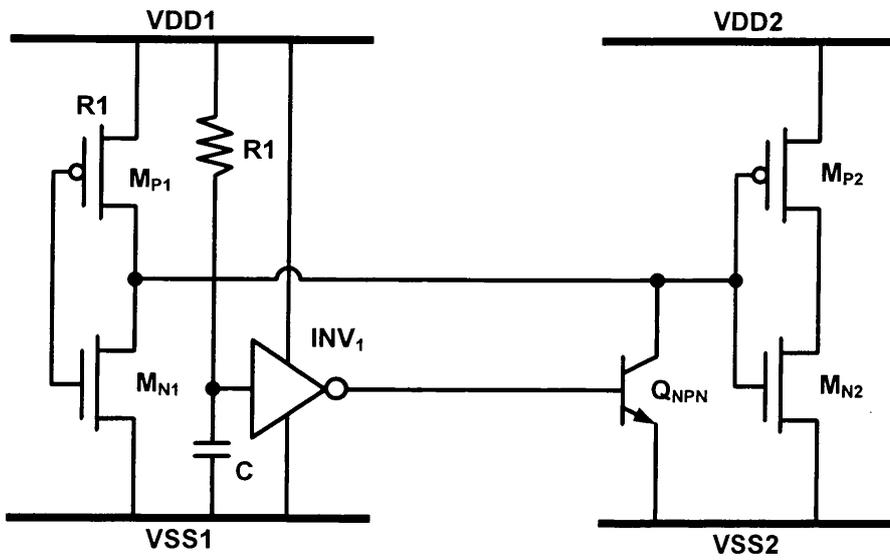


圖十

(11)

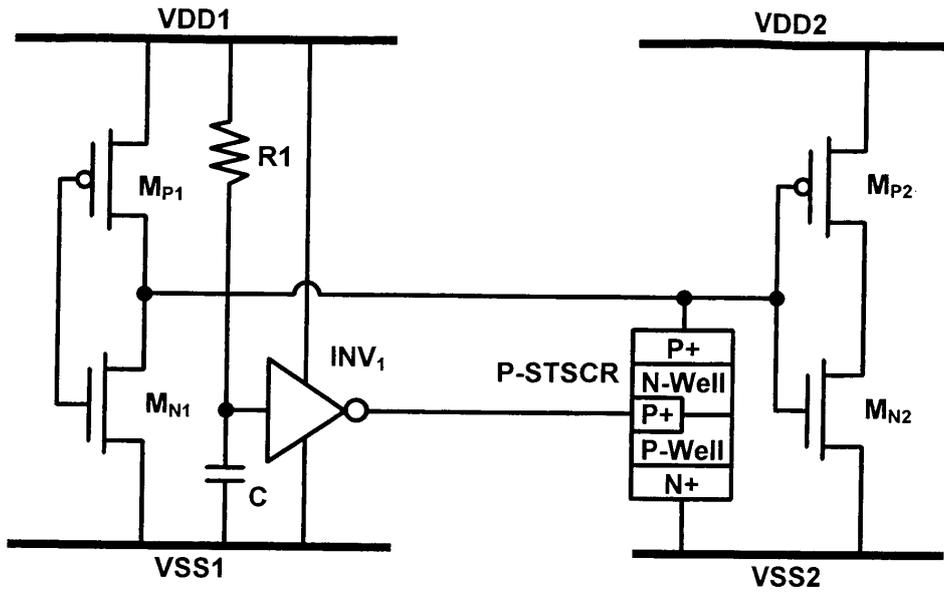


圖十一

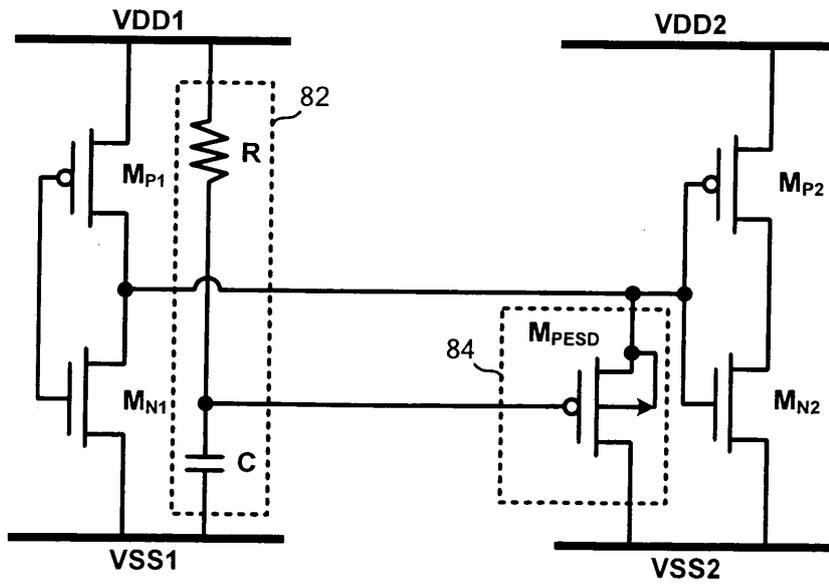


圖十二(A)

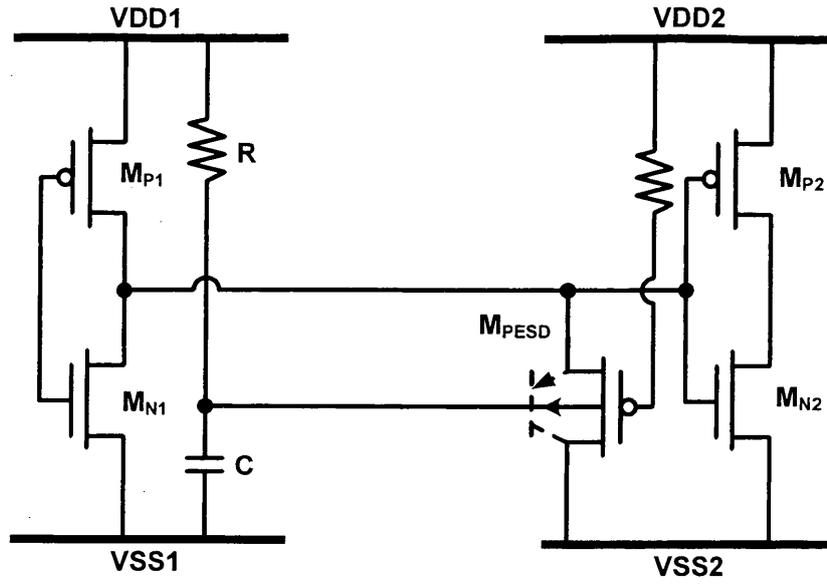
(12)



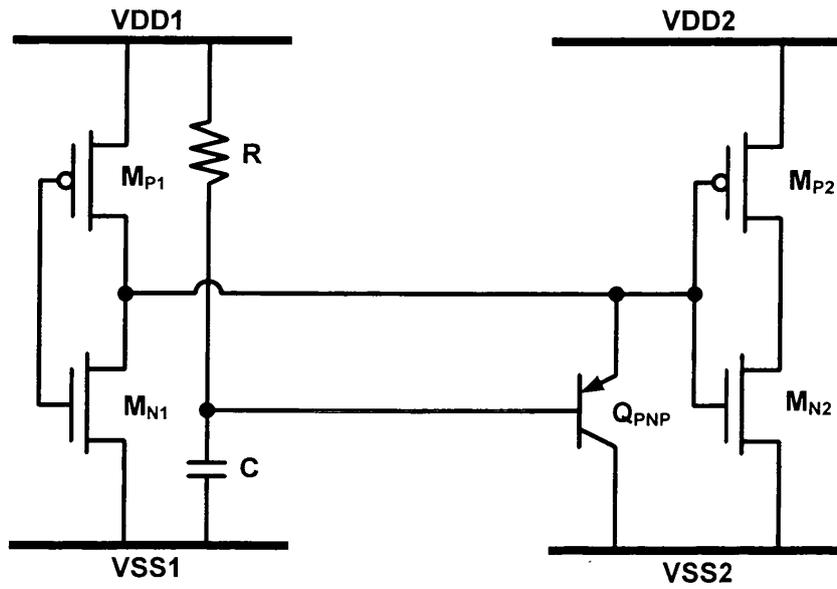
圖十二(B)



圖十三

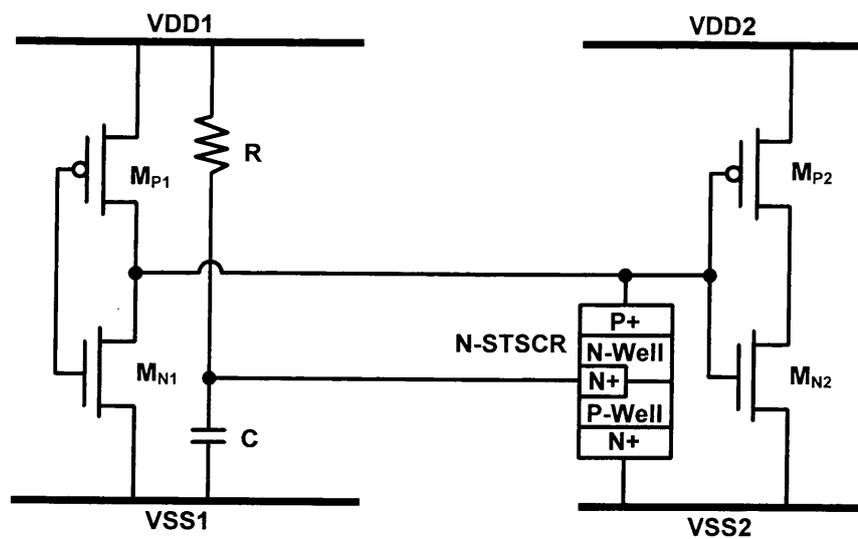


圖十四(A)



圖十四(B)

(14)



圖十四(C)