

【11】證書號數：I379084

【45】公告日：中華民國 101 (2012) 年 12 月 11 日

【51】Int. Cl.：G01R19/165 (2006.01) H05F3/02 (2006.01)

發明

全 6 頁

【54】名稱：系統層級的靜電放電偵測電路

SYSTEM-LEVEL ESD DETECTION CIRCUIT

【21】申請案號：097135222

【22】申請日：中華民國 97 (2008) 年 09 月 12 日

【11】公開編號：201107760

【43】公開日期：中華民國 100 (2011) 年 03 月 01 日

【72】發明人：柯明道 (TW) KER, MING DOU；陳穩義 (TW) CHEN, WEN YI；姜信欽 (TW) JIANG, HSIN CHIN

【71】申請人：晶焱科技股份有限公司

AMAZING MICROELECTRONIC
CORP.

新北市中和區中正路 716 號 15 樓之 2

【74】代理人：陳瑞田；康清敬

【56】參考文獻：

TW 200733340A

TW 200830533A

US 2005/0122644A1

US 2007/0109697A1

US 2008/0062595A1

審查人員：高健忠

[57]申請專利範圍

1. 一種靜電放電偵測電路，用以偵測在一電源線上的一靜電放電電壓之一層級，該偵測電路包含：一第一阻抗元件，耦合在一第一偵測節點和對應於該電源線之一接地節點之間；一第一二極體單元，耦合在該電源線和該第一偵測節點之間並順向朝向該電源線，該第一二極體單元具有一第一崩潰電壓；一控制電路，耦合至該第一偵測節點，用以基於該第一偵測節點的電壓和該第一崩潰電壓決定該靜電放電電壓之該層級；一第二阻抗元件，耦合在一第二偵測節點和該接地節點之間；以及一第二二極體單元，耦合在該電源線和該第二偵測節點之間並順向朝向該電源線，該第二二極體單元具有和該第一崩潰電壓不同之一第二崩潰電壓；其中該控制電路亦耦合至該第二偵測節點，而且該控制電路進一步基於該第二偵測節點的電壓和該第二崩潰電壓決定該靜電放電電壓之該層級。
2. 如申請專利範圍第 1 項所述之靜電放電偵測電路，其中該第一二極體單元包含以串聯方式耦合的複數個二極體。
3. 如申請專利範圍第 2 項所述之靜電放電偵測電路，其中在該第一二極體單元中的該複數個二極體皆具有相同的崩潰電壓，並且該第一崩潰電壓為該複數個二極體之崩潰電壓的總和。
4. 如申請專利範圍第 1 項所述之靜電放電偵測電路，其中該第二二極體單元包含以串聯方式耦合的複數個二極體。
5. 如申請專利範圍第 4 項所述之靜電放電偵測電路，其中在第二二極體單元中的複數個二極體皆具有相同的崩潰電壓，並且該第二崩潰電壓為該複數個二極體之崩潰電壓的總和。
6. 如申請專利範圍第 1 項所述之靜電放電偵測電路，其中該控制電路包含：一門鎖，耦合至該第一偵測節點，用以鎖定該第一偵測節點的電壓。

(2)

7. 如申請專利範圍第 6 項所述之靜電放電偵測電路，其中該門鎖為一設定/重設門鎖，並且該門鎖在該靜電放電電壓之該層級被決定後會被重設。
8. 如申請專利範圍第 1 項所述之靜電放電偵測電路，其中該控制電路包含：一門鎖，耦合至該第一偵測節點，用以鎖定一根據該第一偵測節點的電壓而改變的相對電壓。
9. 如申請專利範圍第 8 項所述之靜電放電偵測電路，其中該控制電路進一步包含：一 N 型金氧半導體，該 N 型金氧半導體的閘極耦合至該第一偵測節點，該 N 型金氧半導體的源極耦合至該接地節點，該 N 型金氧半導體的汲極耦合至該門鎖，並且該相對電壓為該 N 型金氧半導體之汲極的電壓。
10. 如申請專利範圍第 9 項所述之靜電放電偵測電路，其中該控制電路進一步包含：一 P 型金氧半導體，該 P 型金氧半導體的閘極耦合至一重設接腳，該 P 型金氧半導體的源極耦合至該電源線，該 P 型金氧半導體的汲極耦合至該 N 型金氧半導體的汲極；其中當該靜電放電偵測電路在等待該靜電放電電壓時，一高電壓係提供至該重設接腳，當該靜電放電電壓之該層級被決定後，一低電壓係提供至該重設接腳。

圖式簡單說明

圖一繪示在一積體電路晶片中之系統層級的靜電放電檢測電路和內部電路之間的連接關係。

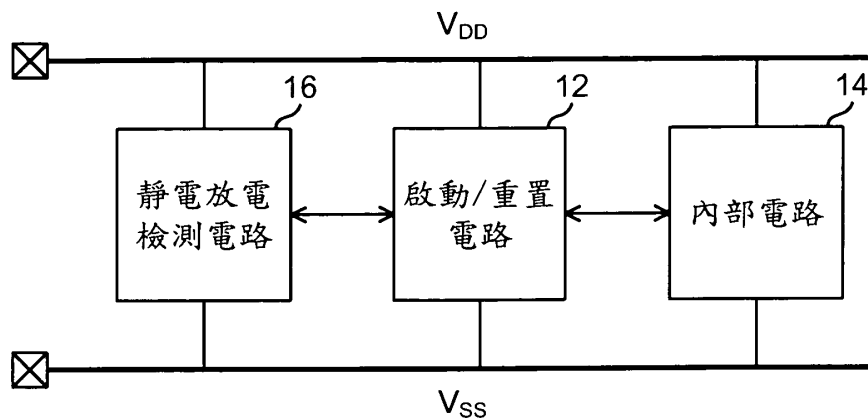
圖二繪示一先前技術中的靜電放電偵測電路。

圖三(A)及圖三(B)係繪示根據本發明之第一具體實施例中的靜電放電偵測電路。

圖四(A)及圖四(B)係繪示根據本發明之第二具體實施例中的靜電放電偵測電路。

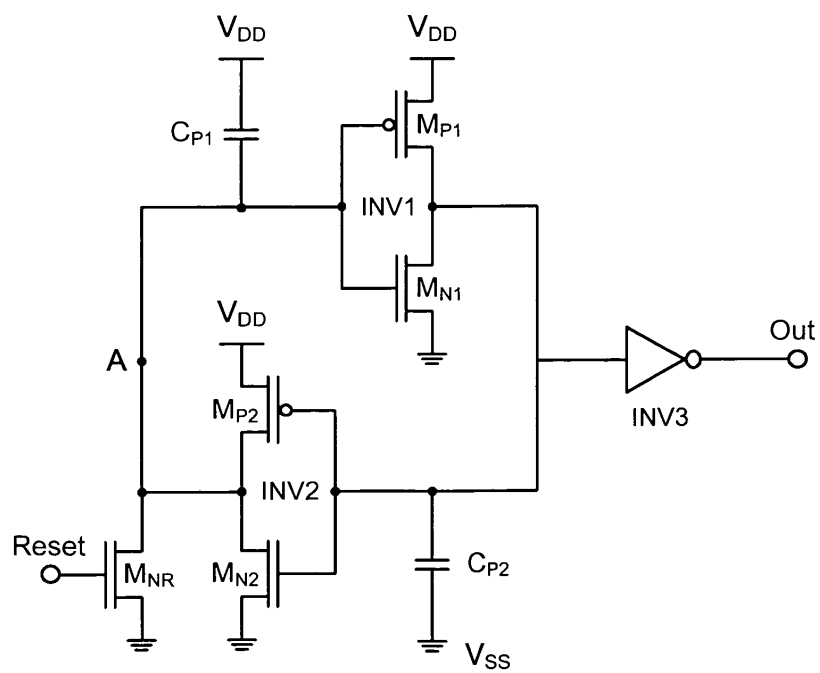
圖五係繪示根據本發明之包含複數個二極體和阻抗元件的靜電放電偵測電路。

圖六(A)及圖六(B)係繪示包含門鎖的靜電放電偵測電路之兩示範性的具體實施例。

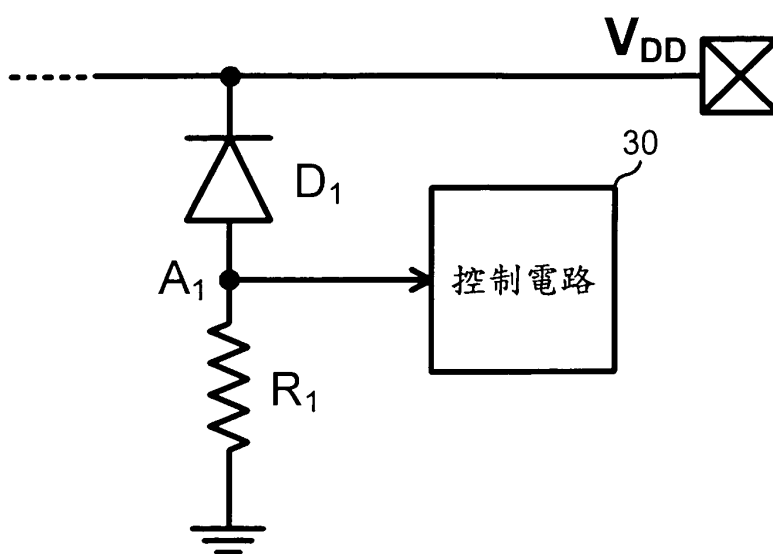


圖一(先前技術)

(3)

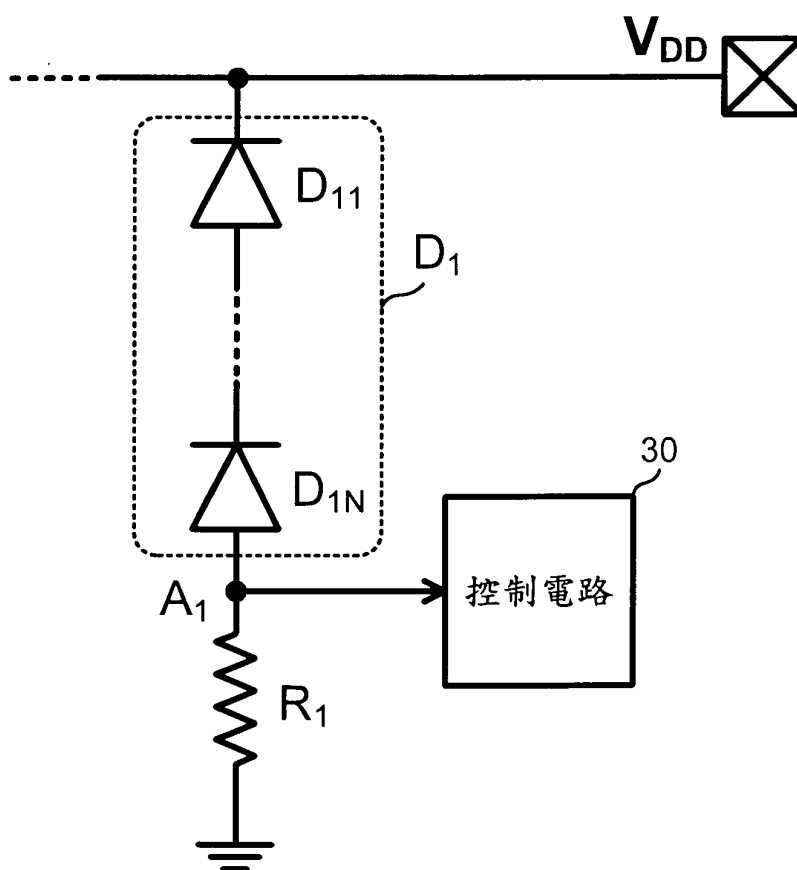


圖二(先前技術)

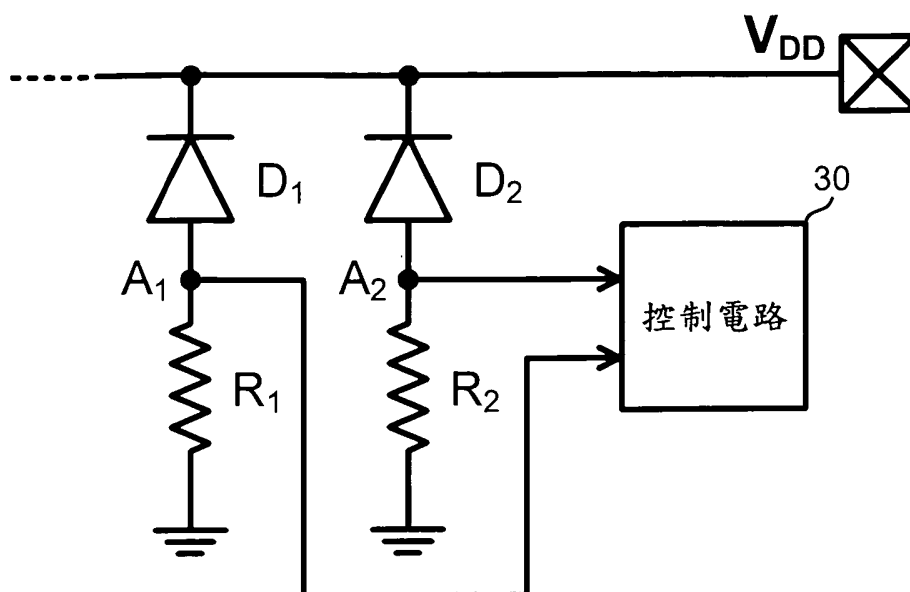


圖三(A)

(4)

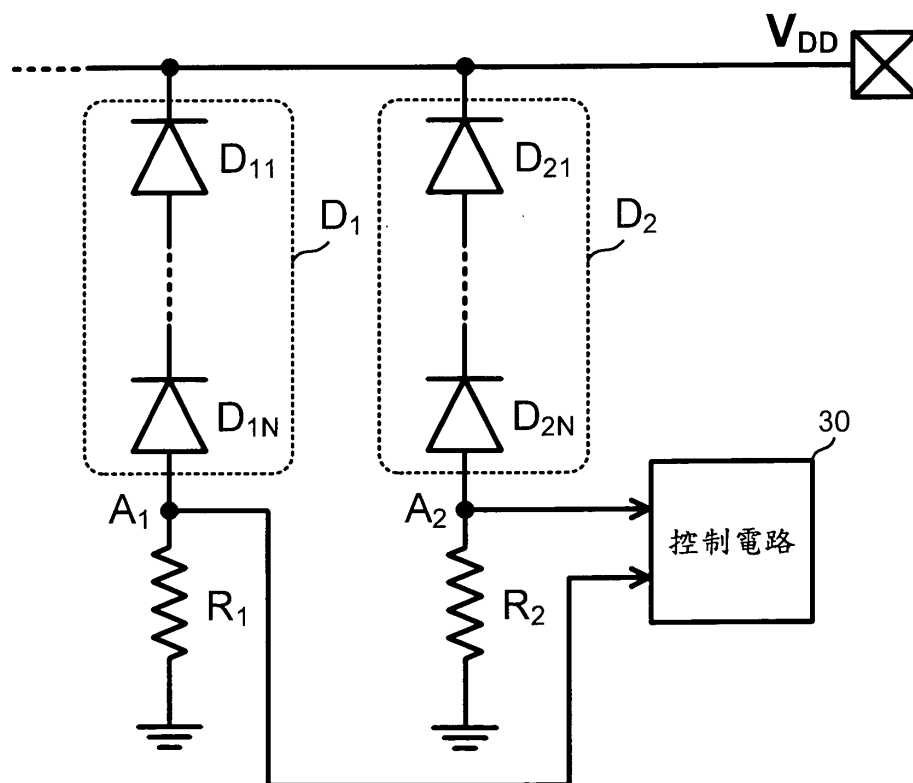


圖三(B)

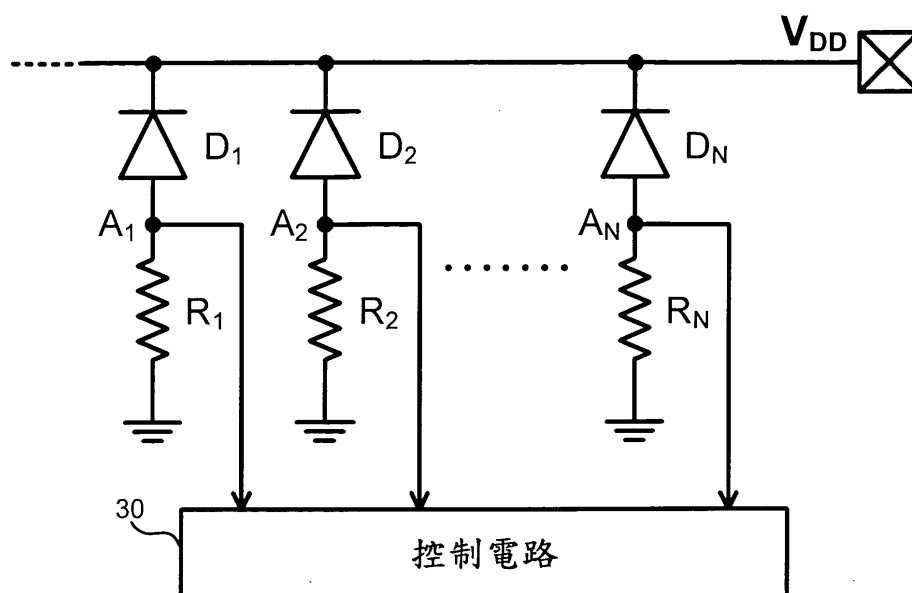


圖四(A)

(5)

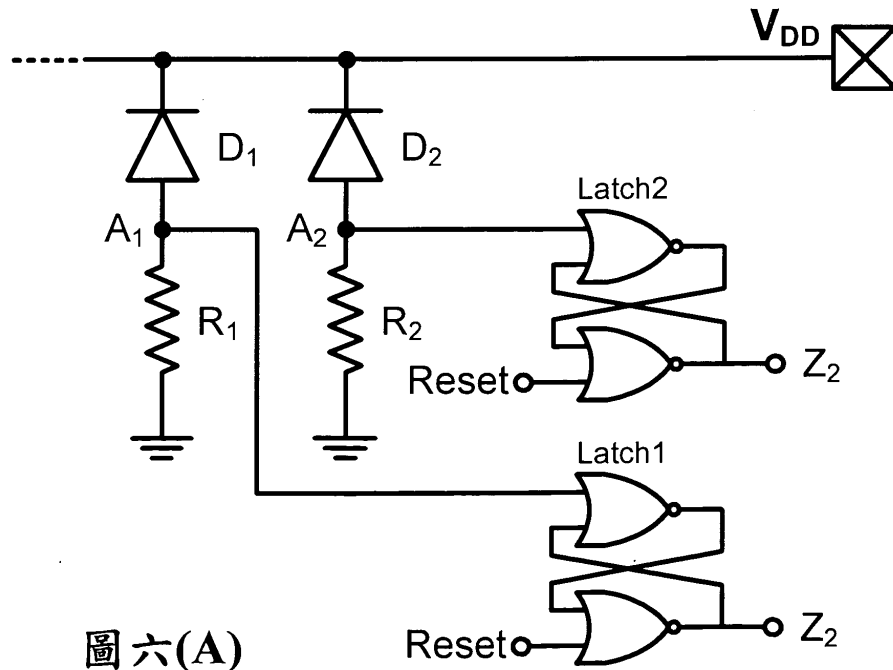


圖四(B)

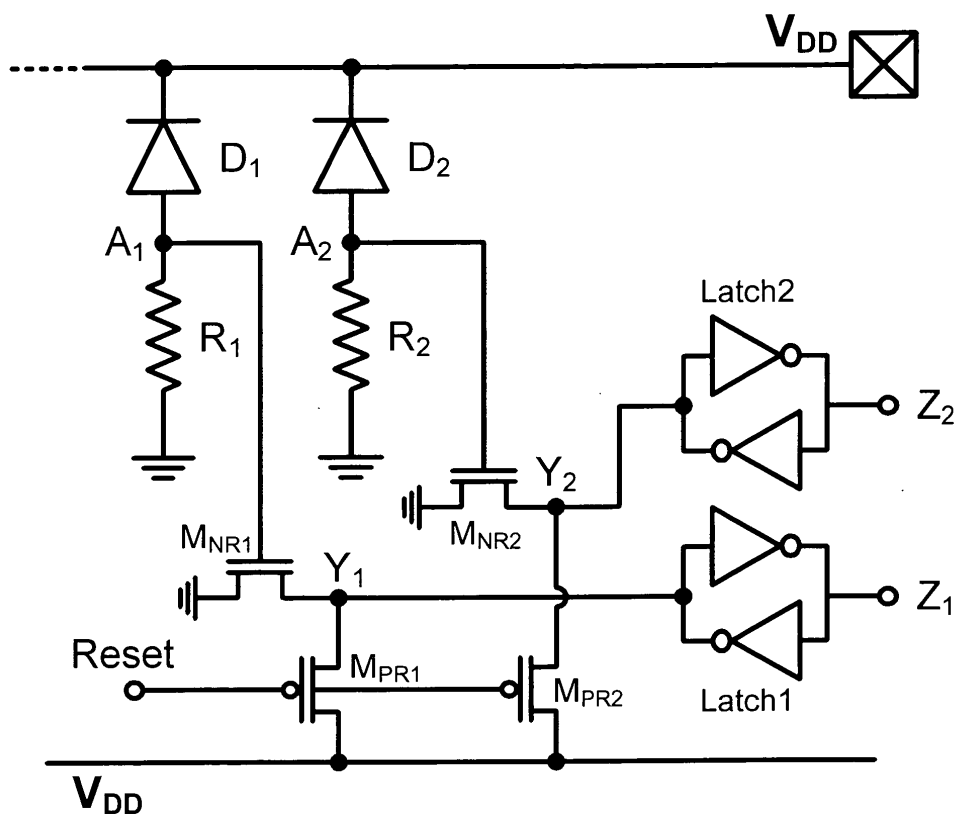


圖五

(6)



圖六(A)



圖六(B)