

[11]公告編號：419903

[44]中華民國 90年 (2001) 01月21日

發明

全 5 頁

[51] Int.Cl 06: H03M1/12

[54]名稱：具可程式化非揮發性記憶單元之可程式化類比至數位轉換器

[21]申請案號：088117848

[22]申請日期：中華民國 88年 (1999) 10月15日

[72]發明人：

柯明道

姜信欽

新竹市東區寶山路二〇〇巷三號四樓之三

台北市信安街十號六樓

[71]申請人：

財團法人工業技術研究院

新竹縣竹東鎮中興路四段一九五號

[74]代理人：

1

2

[57]申請專利範圍：

1. 一種快閃式類比至數位轉換器，包括：

- 複數個反相器電路提供複數個臨界電壓作為參考電壓與輸入電壓作比較；以及

- 一個數位的編碼器將比較結果編碼成數位碼。

2. 如申請專利範圍第1項所述之快閃式類比至數位轉換器，其中每個反相器電路包括：

- 一個可程式化記憶單元，並有一臨界電壓程式化於上；

- 一個負載器與上述可程式化記憶單元相連接。

3. 如申請專利範圍第2項所述之快閃式類比至數位轉換器，其中負載器是一個被動元件，如電阻器，或者是一個主動元件，如接成二極體動作的金氧半導體場效電晶體。

4. 如申請專利範圍第2項所述之快閃式類

比至數位轉換器，其中可程式化記憶單元是一個非揮發性記憶單元。

5. 如申請專利範圍第1項所述之快閃式類比至數位轉換器，其中反相器電路的數目等於 $2^N - 1$ 個，N 是轉換器的轉換解析度，其單位為位元。

6. 如申請專利範圍第2項所述之快閃式類比至數位轉換器，其中還包括一寫入／抹除電路，其作用是要個別地程式化如申請專利範圍第4項所述之記憶體單元的臨界電壓。

7. 如申請專利範圍第6項所述之快閃式類比至數位轉換器，其中還包括複數個定址開關，其作用是要把前述寫入／抹除電路的程式化電壓訊號選擇性地連接至一個前述的記憶體單元。

8. 如申請專利範圍第1項所述之快閃式類比至數位轉換器，其中複數個反相器電路會產生一反相溫度計碼。

9. 如申請專利範圍第1項所述之快閃式類

比至數位轉換器，其中數位編碼器會將前述的反相溫度計碼編碼成數位碼。

圖式簡單說明：

第一圖係繪示習知三種主要電路架構的類比至數位轉換器的功能特徵。

第二圖係繪示一習知快閃式類比至數位轉換器的電路架構。

第三圖係繪示一習知典型的閃式比較器電路。

第四圖係繪示一習知 8-bit 兩步驟快閃式類比至數位轉換器的電路架構。

第五圖(a)係繪示習知比較電路的組

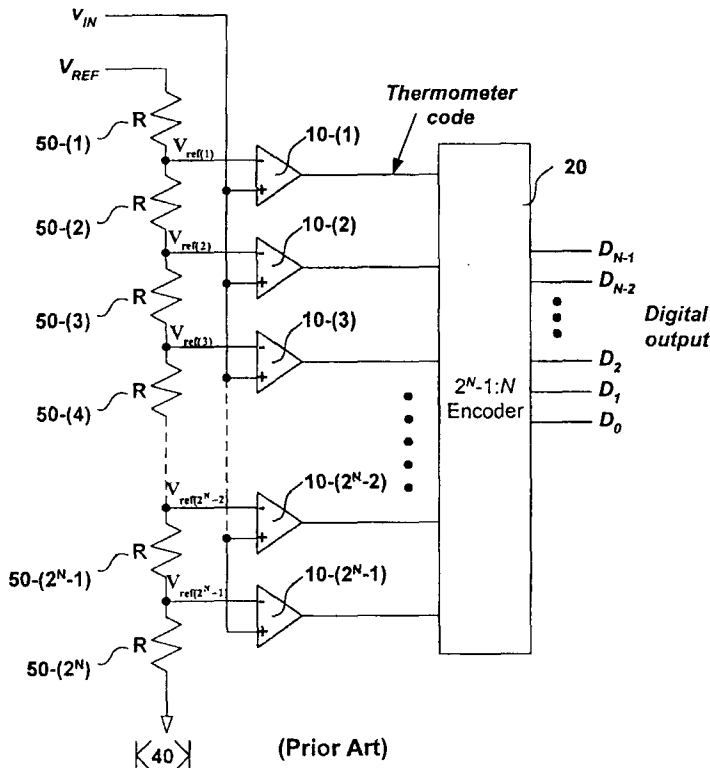
成元件。

第五圖(b)係繪示在本發明中，作用與第五圖(a)所示之比較電路相同的反相器之電路架構。

第六圖(a)係繪示程式化本發明中非揮發性記憶單元的習知方法。

第六圖(b)係繪示程式化本發明中非揮發性記憶單元過程中，程式化訊號在兩個不同的電壓振幅下，程式化訊號的寬度與臨界電壓的關係的示意圖。

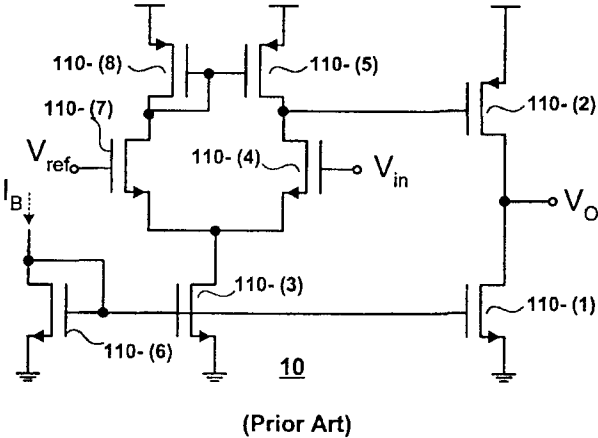
第七圖係繪示根據本發明的較佳實施例，一種快閃式類比至數位轉換器的電路架構圖。



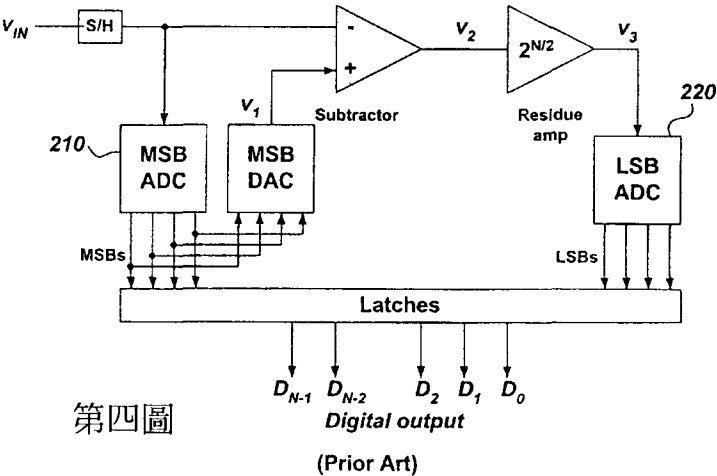
第二圖

ADC 電路架構 (ADC Technology)	轉換速率 ($f_{CONVERSION}$)	轉換解析度 (Resolution)
循序漸進式 (SAR)	< 1MHz	8 - 18 bits
快閃式 (Flash)	< 500MHz	4 - 8 bits
管流式 (Pipeline)	< 80 MHz	8 - 12 bits

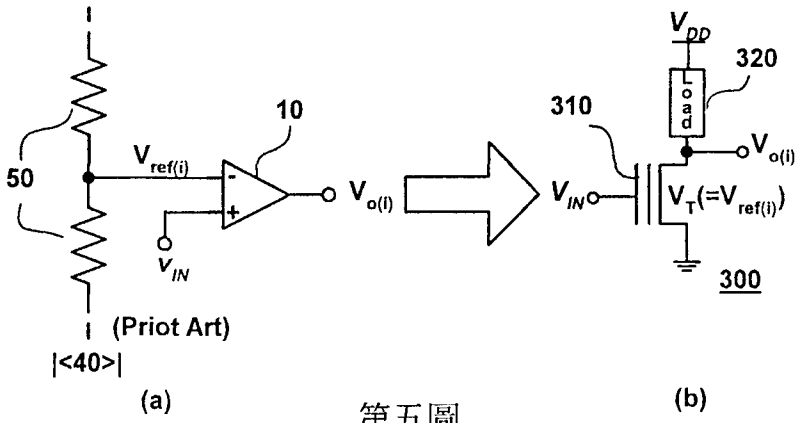
第一圖



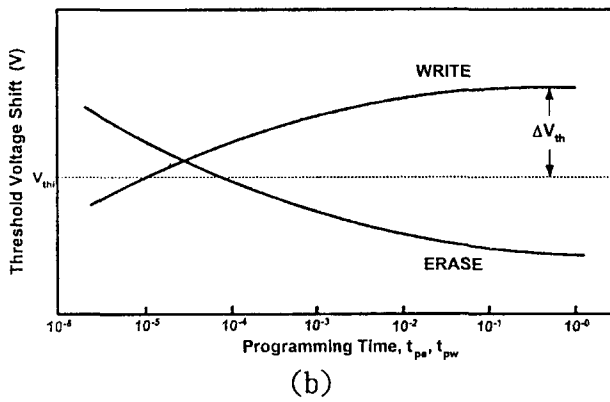
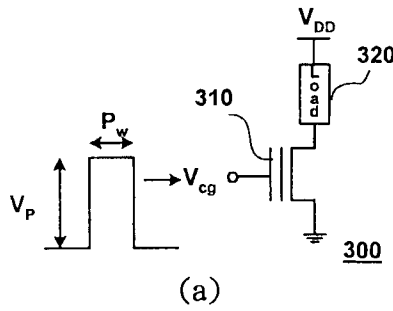
第三圖



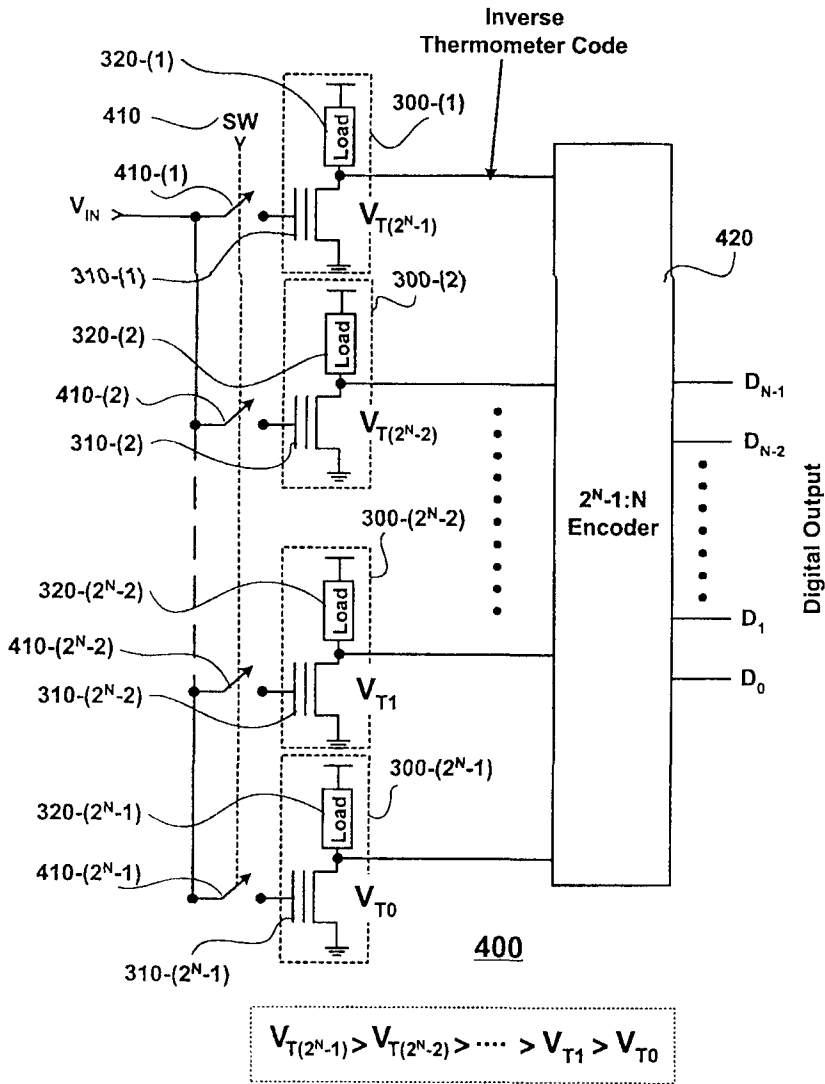
(4)



第五圖



第六圖



第七圖

