

[11]公告編號：425687

[44]中華民國 90 年 (2001) 03 月 11 日

發明

全 4 頁

[51] Int.Cl. 06: H01L23/60

[54]名稱：具有靜電保護功能之驅動器積體電路

[21]申請案號：088121142

[22]申請日期：中華民國 88 年 (1999) 12 月 03 日

[72]發明人：

林耿立

新竹縣竹東鎮中興路二段六五八巷十弄一號六樓之

柯明道

台南縣歸仁鄉西埔村大埔十一號

[71]申請人：

世界先進積體電路股份有限公司

新竹科學工業園區新竹縣園區三路一二三號

[74]代理人：洪澄文 先生

1

2

[57]申請專利範圍：

1. 一種具有靜電保護功能之驅動器積體電路，包括：

一基底，連接一第一電位；

一驅動電路，形成於該基底上，至少包括一電晶體，形成於該基底上，該電晶體之汲極區、源極區與閘極層分別連接至一接台墊、一第二電位及一輸入信號；

一第一摻雜區，形成於該基底上，絕緣地設置於上述電晶體之汲極區旁且連接至一第三電位，該第一摻雜區與該電晶體之源極與汲極區具有同型之摻雜離子。

2. 如申請專利範圍第 1 項所述之積體電路，其中該電晶體之源極與汲極區及該第一摻雜區均為 N+ 摻雜區。

3. 如申請專利範圍第 1 項所述之積體電路，其中該電路更包括：

一第二摻雜區，形成於該基底上，絕緣地設置於該電晶體源極區旁且連接

至該第三電位，該第二摻雜區與該電晶體之源極與汲極區具有同型之摻雜離子。

4. 如申請專利範圍第 3 項所述之積體電路，其中該電晶體之源極與汲極區及該第二摻雜區均為 N+ 摻雜區。

5. 如申請專利範圍第 3 項所述之積體電路，其中該第一摻雜區與該第二摻雜區相連成一環形，而絕緣地設置於該驅動電路四周。

6. 如申請專利範圍第 1 項所述之積體電路，其中該第一電位為 Vbb。

7. 如申請專利範圍第 1 項所述之積體電路，其中該第一電位及第二電位均為 Vss。

8. 如申請專利範圍第 1 項所述之積體電路，其中該第三電位為 Vdd。

圖式簡單說明：

第一圖係 pull-up & pull down 驅動電

路示意圖。

第二圖係一傳統 open drain 驅動電路及其靜電保護電路之示意圖。

第三圖 A 係本發明一實施例之部份佈局圖。

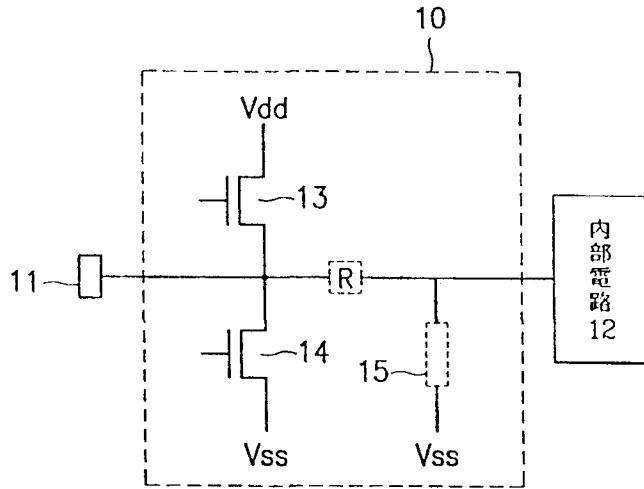
第三圖 B 係第三圖 A 中電路之等效

電路圖。

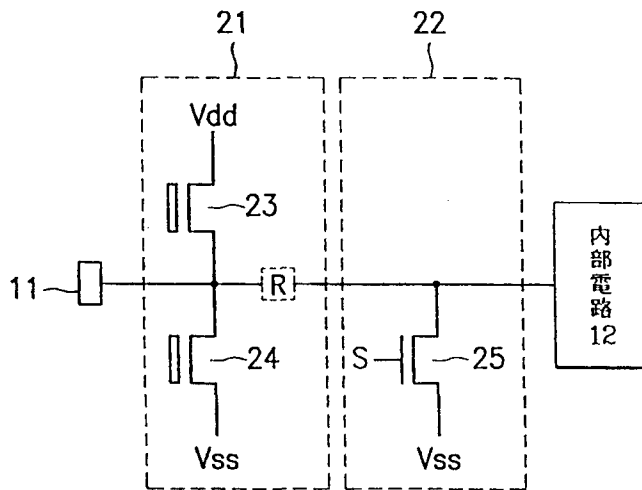
第四圖 A 係本發明另一實施例之部份佈局圖。

第四圖 B 係第四圖 A 中電路之等效

電路圖。

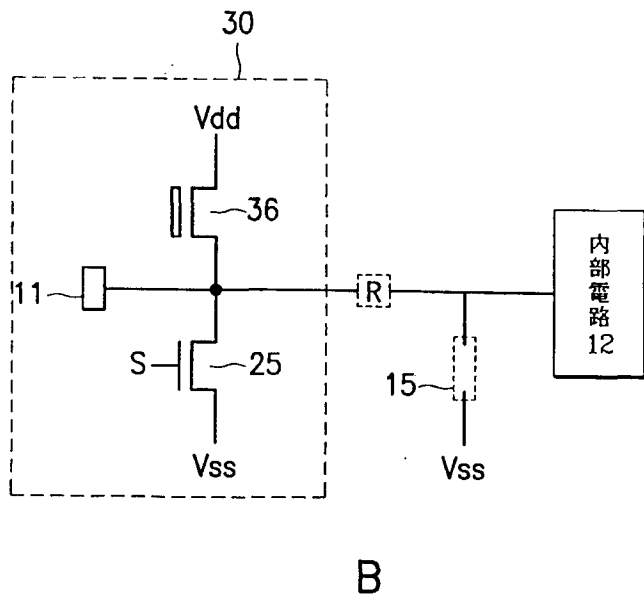
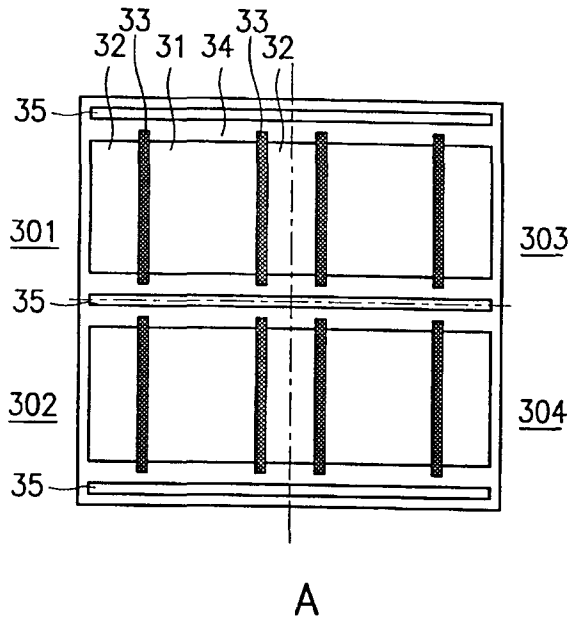


第一圖



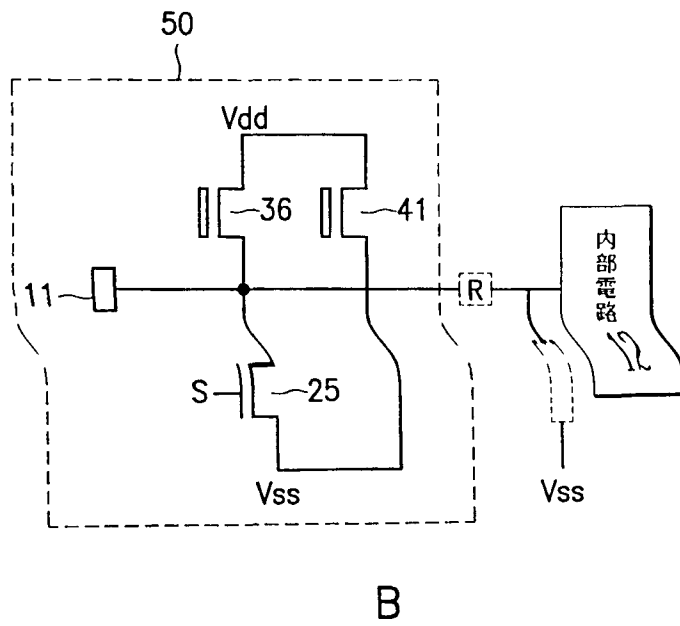
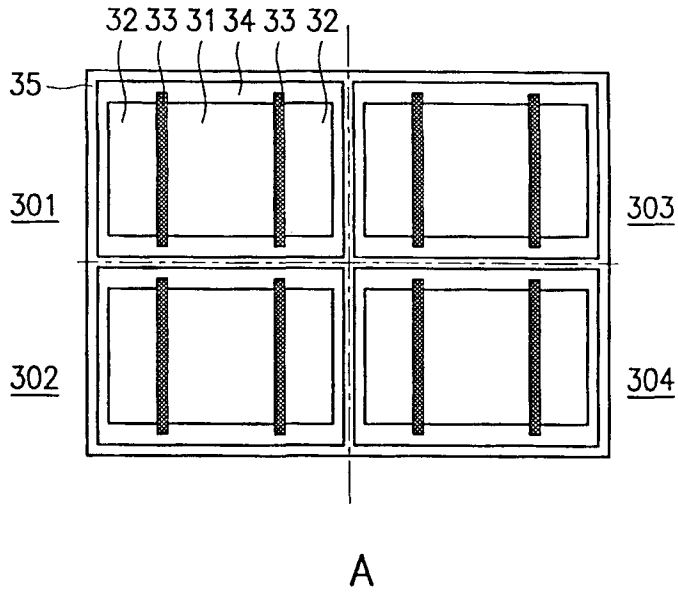
第二圖

(3)



第三圖

(4)



第四圖