

[11]公告編號：436903

[44]中華民國 90 年 (2001) 05 月 25 日

發明

全 5 頁

[51] Int.Cl. 06: H01L21/28

H01L23/60

[54]名稱：在積體電路中形成靜電保護元件的方法

[21]申請案號：088118733

[22]申請日期：中華民國 88 年 (1999) 10 月 29 日

[72]發明人：

林耿立

新竹縣竹東鎮中興路二段六五八巷十弄一號六樓之一

柯明道

新竹市寶山路二〇〇巷三號四樓之三

[71]申請人：

世界先進積體電路股份有限公司

新竹科學工業園區新竹縣園區三路一二三號

[74]代理人：鄭煜騰 先生

李長銘 先生

1

2

[57]申請專利範圍：

1. 一種在積體電路中形成靜電保護元件的方法，其步驟包括有在一半導體基板上陸續形成 P 型井區、N 型井區、和絕緣隔離，接著形成 N 型金氧半場效電晶體結構，所述 N 型金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淡摻雜源／汲極區、以及介電質間隙壁；其特徵為接下來以 P 型半導體物質進行靜電保護離子佈植，在所述源極／汲極區的下方形成濃摻雜的靜電保護摻雜區。
2. 如申請專利範圍第 1 項所述之在積體電路中形成靜電保護元件的方法，其中所述靜電保護離子佈植，係以能量介於 20 至 300 KeV 的二氟化硼離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。
3. 如申請專利範圍第 1 項所述之在積體電路中形成靜電保護元件的方法，其中

- 所述靜電保護離子佈植，係以能量介於 20 至 300 KeV 的硼離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。
5. 4. 一種在積體電路中形成靜電保護元件的方法，其步驟包括有在一半導體基板上陸續形成 P 型井區、N 型井區、和絕緣隔離，接著形成 P 型金氧半場效電晶體結構，所述 P 型金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淡摻雜源／汲極區、以及介電質間隙壁；其特徵為接下來以 N 型半導體物質進行靜電保護離子佈植，在所述源極／汲極區的下方形成濃摻雜的靜電保護摻雜區。
10. 5. 如申請專利範圍第 4 項所述之在積體電路中形成靜電保護元件的方法，其中所述靜電保護離子佈植，係以能量介於 20 至 300 KeV 的硼離子進行離子佈
15. 植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。
20. 植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

6.如申請專利範圍第4項所述之在積體電路中形成靜電保護元件的方法，其中所述靜電保護離子佈植，係以能量介於 20 至 300 KeV 的磷離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

7.一種在積體電路中形成靜電保護元件的方法，其步驟包括有在一半導體基板上陸續形成P型井區、N型井區、和絕緣隔離，接著形成N型金氧半場效電晶體結構，所述N型金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淺摻雜源／汲極區、以及介電質間隙壁；其特徵為接下來以N型半導體物質進行接面加深離子佈植，在源極／汲極區的下方形成接面加深摻雜區，最後再以P型半導體物質進行靜電保護離子佈植，在所述接面加深摻雜區的下方形成濃摻雜的靜電保護摻雜區。

8.如申請專利範圍第7項所述之在積體電路中形成靜電保護元件的方法，其中所述接面加深離子佈植，係以能量介於 20 至 300 KeV 的砷離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

9.如申請專利範圍第7項所述之在積體電路中形成靜電保護元件的方法，其中所述接面加深離子佈植，係以能量介於 20 至 300 KeV 的磷離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

10.如申請專利範圍第7項所述之在積體電路中形成靜電保護元件的方法，其中所述靜電保護離子佈植，係以能量介於 20 至 300 KeV 的二氟化硼離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

11.如申請專利範圍第7項所述之在積體電路中形成靜電保護元件的方法，其中所述靜電保護離子佈植，係以能量介於 20 至 300 KeV 的硼離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

5.

12.一種在積體電路中形成靜電保護元件的方法，其步驟包括有在一半導體基板上陸續形成P型井區、N型井區、和絕緣隔離，接著形成P型金氧半場效電晶體結構，所述P型金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淺摻雜源／汲極區、以及介電質間隙壁；其特徵為接下來以P型半導體物質進行接面加深離子佈植，在源極／汲極區的下方形成接面加深摻雜區，最後再以N型半導體物質進行靜電保護離子佈植，在所述接面加深摻雜區的下方形成濃摻雜的靜電保護摻雜區。

10.

15.

20.

25.

30.

35.

40.

13.如申請專利範圍第12項所述之在積體電路中形成靜電保護元件的方法，其中所述接面加深離子佈植，係以能量介於 20 至 300 KeV 的二氟化硼離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

14.如申請專利範圍第12項所述之在積體電路中形成靜電保護元件的方法，其中所述接面加深離子佈植，係以能量介於 20 至 300 KeV 的硼離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

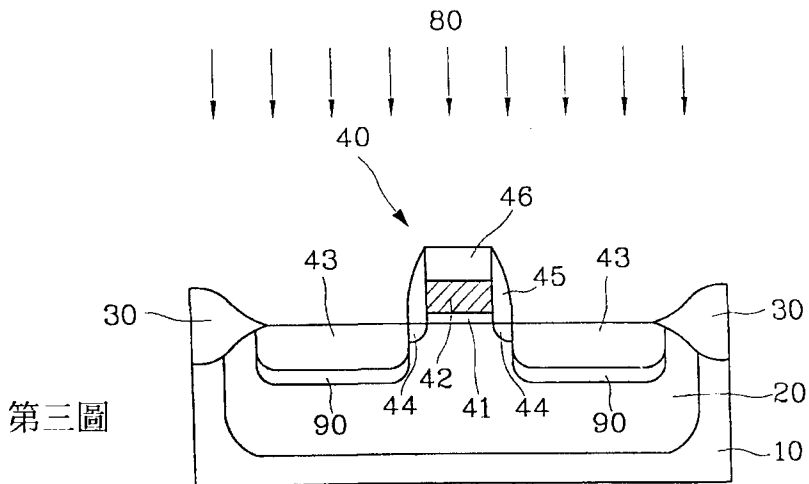
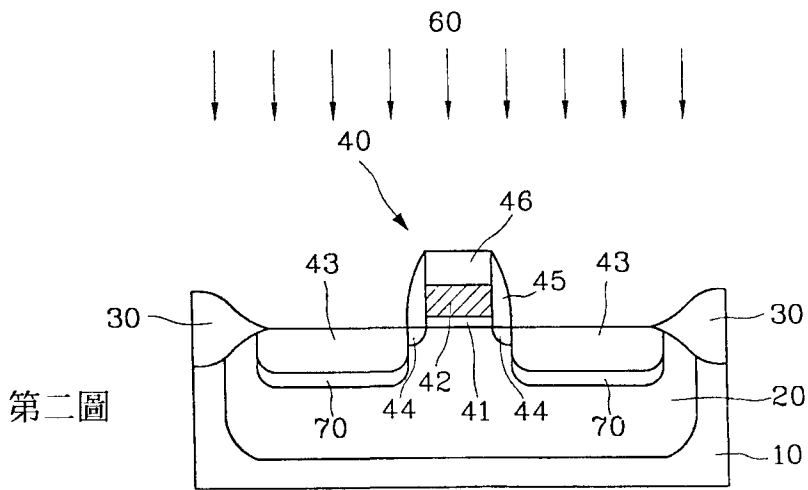
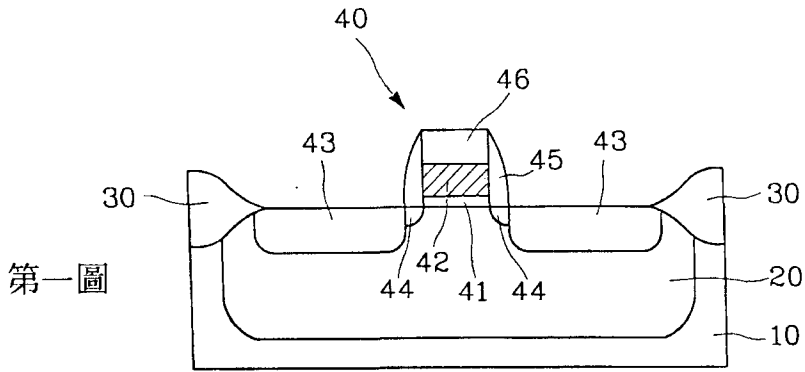
15.如申請專利範圍第12項所述之在積體電路中形成靜電保護元件的方法，其中所述靜電保護離子佈植，係以能量介於 20 至 300 KeV 的磷離子進行離子佈植所形成，其摻雜濃度介於 $1E14$ 到 $1E20$ 原子／平方公分之間。

16.一種在積體電路中形成靜電保護元件的方法，其步驟包括有在一半導體基

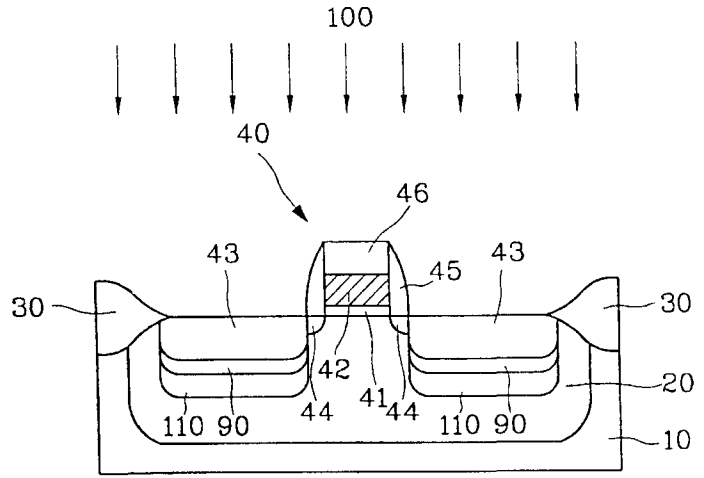
- 板上陸續形成P型井區、N型井區、和絕緣隔離，接著形成N型金氧半場效電晶體結構，所述N型金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淡摻雜源／汲極區、以及介電質間隙壁；其特徵為本發明改變光罩的設計，在所述N型金氧半場效電晶體結構的源極／汲極區的部分區域，亦進行N型井區的離子佈植而形成一N型井區，接下來以P型半導體物質進行靜電保護離子佈植，在所述源極／汲極區的下方形成濃摻雜的靜電保護摻雜區。
- 17.一種在積體電路中形成靜電保護元件的方法，其步驟包括有在一半導體基板上陸續形成P型井區、N型井區、和絕緣隔離，接著形成P型金氧半場效電晶體結構，所述P型金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淡摻雜源／汲極區、以及介電質間隙壁；其特徵為本發明改變光罩的設計，在所述P型金氧半場效電晶體結構的源極／汲極區的部分區域，亦進行P型井區的離子佈植而形成一P型井區，接下來以N型半導體物質進行靜電保護離子佈植，在所述源極／汲極區的下方形成濃摻雜的靜電保護摻雜區。
- 18.一種積體電路的靜電保護元件，其包括有P型井區、N型井區、絕緣隔離、以及金氧半場效電晶體結構，所述金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淡摻雜源／汲極區、以及介電質間隙壁；其特徵為在所述源極／汲極區的下方，具有一與所述源極／汲極區不同類型的半導體物質的靜電保護摻雜區。
- 19.一種積體電路的靜電保護元件，其包

- 括有P型井區、N型井區、絕緣隔離、以及金氧半場效電晶體結構，所述金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淡摻雜源／汲極區、以及介電質間隙壁；其特徵為在所述源極／汲極區的下方，具有一與所述源極／汲極區相同類型半導體物質的接面加深摻雜區，並且在所述接面加深摻雜區的下方更具有與所述源極／汲極區不同類型的半導體物質的靜電保護摻雜區。
- 20.一種積體電路的靜電保護元件，其包括有P型井區、N型井區、絕緣隔離、以及金氧半場效電晶體結構，所述金氧半場效電晶體結構係包含有閘極介電層、閘極導電層、源極／汲極區、淡摻雜源／汲極區、以及介電質間隙壁；其特徵為在部分所述金氧半場效電晶體結構的源極／汲極區亦具有與所述源極／汲極區相同摻雜類型的井，並且在所述源極／汲極區的下方，具有一與所述源極／汲極區不同類型半導體物質的靜電保護摻雜區。
25. 圖式簡單說明：
- 第一圖是本發明第一實施例中，形成金氧半場效電晶體的剖面示意圖。
- 第二圖是本發明第一實施例中，形成靜電保護離子佈植的剖面示意圖。
30. 第三圖是本發明第二實施例中，形成接面加深離子佈植的剖面示意圖。
- 第四圖是本發明第二實施例中，形成靜電保護離子佈植的剖面示意圖。
- 第五圖是本發明第三實施例中，形成金氧半場效電晶體和N型井區的剖面示意圖。
35. 第六圖是本發明第三實施例中，形成靜電保護離子佈植的剖面示意圖。

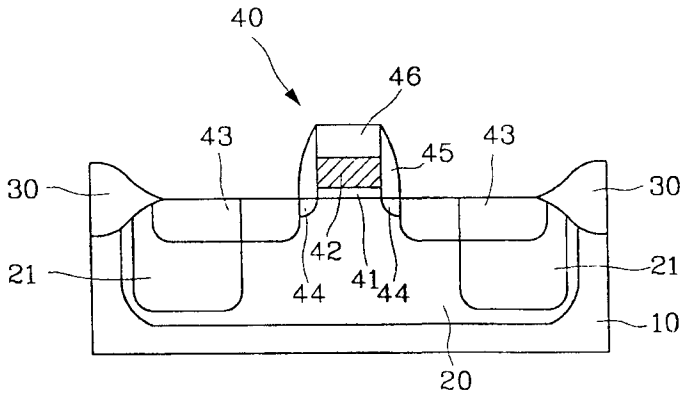
(4)



第四圖



第五圖



第六圖

