

[11]公告編號：486802

[44]中華民國 91 年 (2002) 05 月 11 日

發明

全 4 頁

[51] Int.Cl⁰⁷： H01L23/60

[54]名 稱：具有汲極開放式驅動電路之靜電放電防護功能之半導體裝置

[21]申請案號： 089100625

[22]申請日期：中華民國 89 年 (2000) 01 月 17 日

[72]發明人：

林耿立

新竹縣竹東鎮中興路二段六五八巷十弄一號六樓之一

柯明道

新竹市寶山路二〇〇巷三號四樓之三

[71]申請人：

世界先進積體電路股份有限公司

新竹科學工業園區新竹縣園區三路一二三號

[74]代理人： 洪澄文 先生

1

2

[57]申請專利範圍：

1.一種具有汲極開放式驅動電路之靜電放電防護功能之半導體裝置，包括：

一第一型半導體基底，連接至一第一電位，該半導體基底中建構有一內部電路；

一接合墊，連接至該內部電路；

一第一型濃摻雜區，形成於該半導體基底內，構成複數護環，分割出一至少具有四個護環之驅動電路區，以及一至少具有一個護環且緊鄰該驅動電路區之靜電放電防護電路區；

複數第二型濃摻雜區，形成於該半導體基底內，位於每一護環內之中心及兩側而分別做為源極區及汲極區，且在每一相鄰之源極與汲極區間形成有一通道區；

複數閘極層，設置於該每一通道區上；

一第一導線裝置，將該驅動電路區內之該等汲極區連接至該接合墊；

一第二導線裝置，將該靜電放電防護電路區內之該等汲極區連接至一第二電位；

一第三導線裝置，將該第一型濃摻雜區、該等源極區、以及該靜電放電防護電路區內之該等閘極層連接至一第三電位；

一第四導線裝置，將該驅動電路區內之該等閘極層連接至一輸入信號。

2.如申請專利範圍第 1 項所述之裝置，其中該第一電位為 V_{ss} 。

3.如申請專利範圍第 1 項所述之裝置，其中該第二電位為 V_{dd} 。

4.如申請專利範圍第 1 項所述之裝置，其中該第三電位為 V_{ss} 。

5.如申請專利範圍第 1 項所述之裝置，其中該第一型為 P 型。

6.如申請專利範圍第1項所述之裝置，其中該第二型為N型。

7.如申請專利範圍第1項所述之裝置，其中該第一、第二、第三及第四導線裝置係積體電路中之多重金屬內連線層。

8.如申請專利範圍第1項所述之裝置，其中該閘極層係一多晶矽層。

圖式簡單說明：

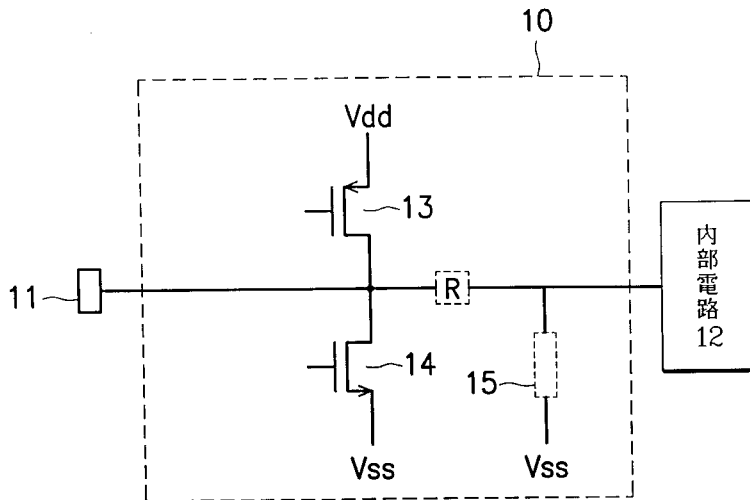
圖1係拉升 & 拉降驅動電路示意圖；

圖2係一傳統汲極開放式驅動電路及其靜電放電防護電路之示意圖；

5. 圖3A係本發明一實施例中具有汲極開放式驅動電路之靜電放電防護功能之半導體裝置之上視圖；

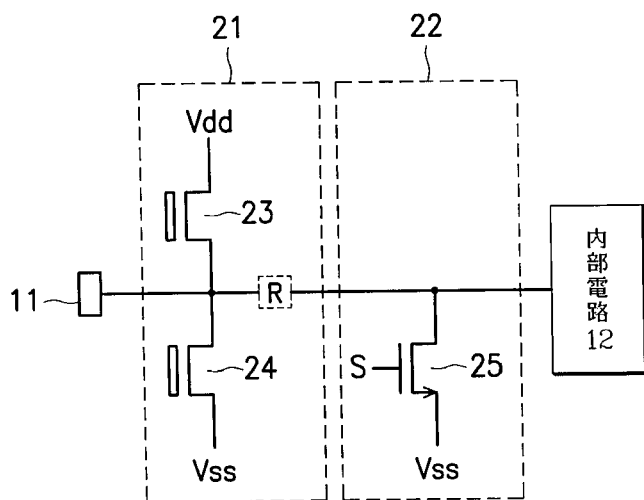
圖3B係本發明一實施例中具有汲極開放式驅動電路之靜電放電防護功能之半導體裝置之剖面圖；

10. 圖4係本發明一實施例中具有汲極開放式驅動電路之靜電放電防護功能之半導體裝置之等效電路圖。

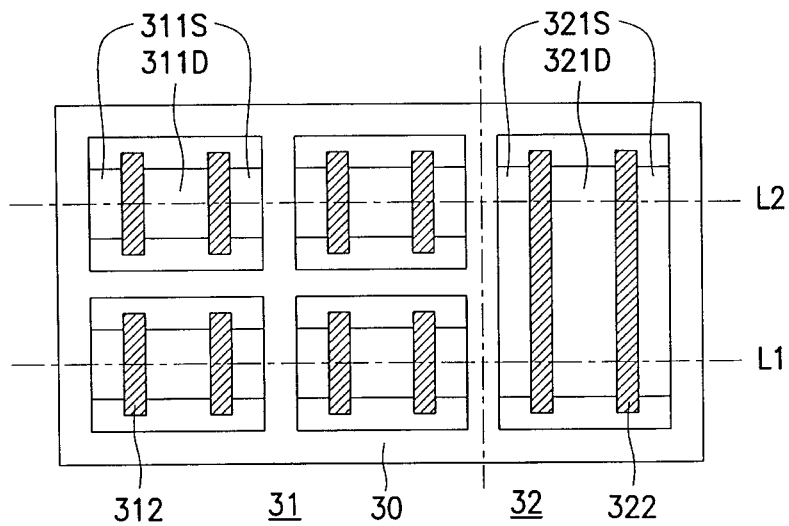


第1圖

(3)

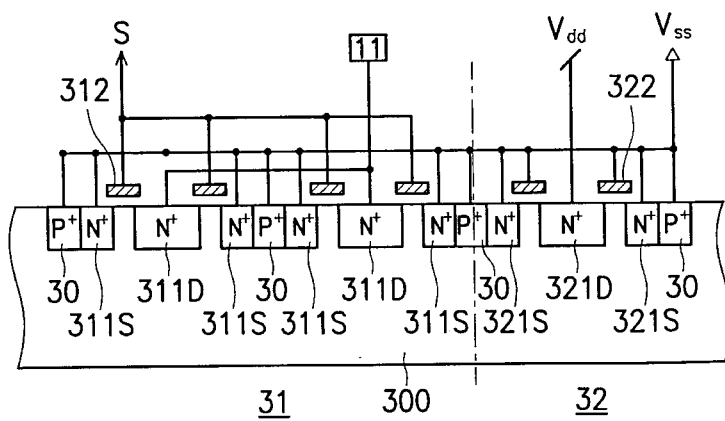


第 2 圖

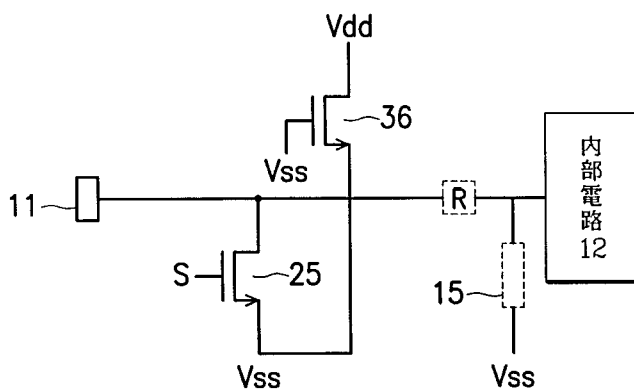


第 3A 圖

(4)



第 3B 圖



第 4 圖