

【11】公告編號：571513

【44】中華民國 93(2004) 年 01 月 11 日

【51】Int. Cl.⁷： H03K19/094

發明

全 8 頁

【54】名 稱：利用基極偏壓之位階轉換器

【21】申請案號：091124958

【22】申請日期：中華民國 91 (2002) 年 10 月 25 日

【11】公開編號：

【43】公開日期：中華民國 年 月 日

【72】發明人：

柯明道	KER, MING DOU
龔文俠	KUNG, WEN-HSIA
戴亞翔	TAI, YA HSIANG

【71】申請人：

統寶光電股份有限公司
苗栗縣竹南鎮新竹科學工業
園區科中路十二號

TOPPOLY OPTOELECTRONICS CORP.

【74】代理人：蔡玉玲 先生

1

2

[57]申請專利範圍：

1.一種位階轉換器(level shifter)，係用於薄膜電晶體液晶顯示器(TFT-LCD)，包含：

一轉換電路(shift circuit)，用以將一輸入電壓位階轉換成一輸出電壓位階，包含：

一第一電晶體，包含一源極(source)、一汲極(drain)、一閘極(gate)及一基極(body)；以及

一第二電晶體，包含一源極、一汲

5.

10.

極、一閘極及一基極；

一第一偏壓電路(first bias circuit)，用以對該第一電晶體之該基極偏壓，包含一輸入端及一輸出端；以及

一第二偏壓電路(second bias circuit)，用以對該第二電晶體之該基極偏壓，包含一輸入端及一輸出端；

其中，該第一偏壓電路之該輸出端連接於該第一電晶體之該基極，該第二偏壓電路之該輸出端連接於該

- 第二電晶體之該基極。
- 2.如申請專利範圍第1項所述之位階轉換器，其中該第一電晶體及該第二電晶體為一n通道薄膜電晶體(n-channel TFT)。
- 3.如申請專利範圍第2項所述之位階轉換器，其中該轉換電路包含：
- 一第一輸入端，用以輸入該輸入電壓位階；
 - 一第二輸入端，用以輸入反相之該輸入電壓位階；
 - 一第三電晶體，係為一p通道薄膜電晶體(p-channel TFT)，包含一源極、一汲極及一閘極；以及
 - 一第四電晶體，係為一p通道薄膜電晶體(p-channel TFT)，包含一源極、一汲極及一閘極；
- 其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該第一輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二輸入端，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。
- 4.如申請專利範圍第2項所述之位階轉換器，其中該轉換電路包含：
- 一第一輸入端，用以輸入該輸入電壓位階；
 - 一第二輸入端，用以輸入反相之該輸入電壓位階；
10. 5. 15. 20. 25. 30. 35. 40.

- 輸入電壓位階；
- 一第三電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；以及
- 一第四電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；
- 其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該第一輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二輸入端，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第四電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該汲極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。
- 5.如申請專利範圍第2項所述之位階轉換器，其中該轉換電路包含：
- 一輸入端，用以輸入該輸入電壓位階；
 - 一第三電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；以及
 - 一第四電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；
- 其中，該第一偏壓電路及該第二偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該輸入端，

該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二電晶體之該基極，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

6.如申請專利範圍第3、4或5項所述之位階轉換器，其中該第一偏壓電路包含一反相器(inverter)。

7.如申請專利範圍第3、4或5項所述之位階轉換器，其中該第二偏壓電路包含一反相器。

8. 一種位階轉換器，係用於薄膜電晶體
液晶顯示器，包含：

一轉換電路，用以將一輸入電壓位階轉換成一輸出電壓位階，包含：

一第一電晶體，係為一n通道薄膜電晶體，包含一源極、一汲極、一閘極及一基極；

一第二電晶體，係為一n通道薄膜電晶體，包含一源極、一汲極、一閘極及一基極；

一第三電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；以及

一第四電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；

一第一偏壓電路，用以對該第一電晶體之該基極偏壓，包含一輸入端及一輸出端；以及

一第二偏壓電路，用以對該第二電晶體之該基極偏壓，包含一輸入端及一輸出端；

其中，該第一偏壓電路之該輸出端

連接於該第一電晶體之該基極，該第二偏壓電路之該輸出端連接於該第二電晶體之該基極。

9.如申請專利範圍第8項所述之位階轉

5. 換器，其中該轉換電路包含：
—第一輸入端，用以輸入該輸入電
壓位階；

一第二輸入端，用以輸入反相之該輸入電壓位階；

10. 其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，

15. 該第一電晶體之該閘極連接於該第一輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該

第二電晶體之該閘極連接於該第二輸入端，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第

三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘

25. 極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位能。

10.如申請專利範圍第8項所述之位階轉換器，其中該轉換電路包含：

30. 一第一輸入端，用以輸入該輸入電壓位階；

一第二輸入端，用以輸入反相之該輸入電壓位階；
其中，該第一偏壓電路之該輸入端

35. 連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一電晶

體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該第一輸入端，該第一電晶體之該汲極

連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二輸入端，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第四電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該汲極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

11.如申請專利範圍第8項所述之位階轉換器，其中該轉換電路包含：

一輸入端，用以輸入該輸入電壓位階；
其中，該第一偏壓電路及該第二偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二電晶體之該基極，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該汲極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

12.如申請專利範圍第9、10或11項所述之位階轉換器，其中該第一偏壓電路包含一反相器。

13.如申請專利範圍第9、10或11項所述之位階轉換器，其中該第二偏壓電路包含一反相器。

14.一種位階轉換器，係用於薄膜電晶體液晶顯示器，包含：

一轉換電路，用以將一輸入電壓位

階轉換成一輸出電壓位階，包含：
一第一輸入端，用以輸入該輸入電壓位階；

5. 一第二輸入端，用以輸入反相之該輸入電壓位階；

10. 一第一電晶體，係為一n通道薄膜電晶體，包含一源極、一汲極、一閘極及一基極；

15. 一第二電晶體，係為一n通道薄膜電晶體，包含一源極、一汲極、一閘極及一基極；

20. 一第三電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；以及

25. 一第四電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；

30. 一第一偏壓電路，用以對該第一電晶體之該基極偏壓，包含一輸入端及一輸出端；以及

35. 一第二偏壓電路，用以對該第二電晶體之該基極偏壓，包含一輸入端及一輸出端；

其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一偏壓電路之該輸出端連接於該第一電晶體之該基極，該第二偏壓電路之該輸出端連接於該第二電晶體之該基極，該第一電晶體之該閘極連接於該第一輸入端，該第二電晶體之該閘極連接於該第二輸入端。

40. 15.如申請專利範圍第14項所述之位階轉換器，其中該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三

電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

16.如申請專利範圍第14項所述之位階轉換器，其中該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第四電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該汲極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

階。
17.如申請專利範圍第15或16項所述之位階轉換器，其中該第一偏壓電路包含一反相器。

5. 18.如申請專利範圍第15或16項所述之位階轉換器，其中該第二偏壓電路包含一反相器。

圖式簡單說明：

圖一為一習知例之電路圖；

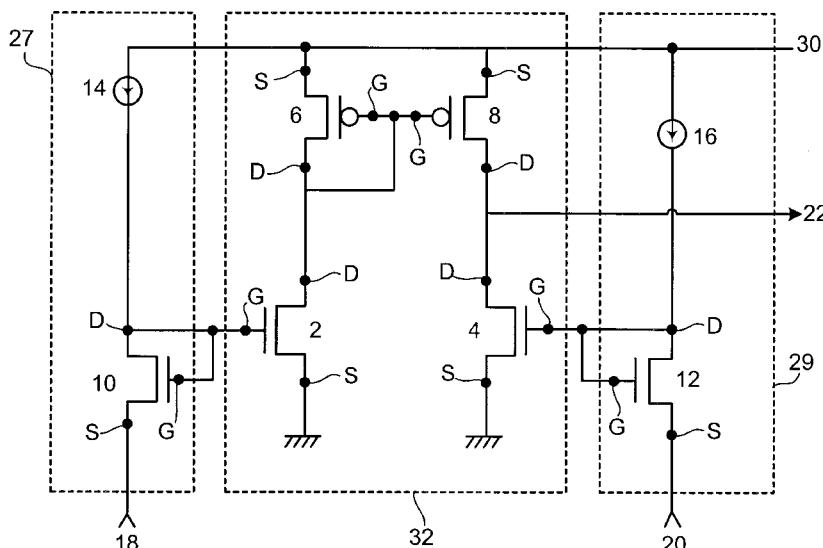
圖二為另一習知例之電路圖；

圖三為另一習知例之電路圖；
圖四為本發明第一實施例之電路圖；

圖五為本發明第二實施例之電路圖；
圖六為本發明第三實施例之電路圖。

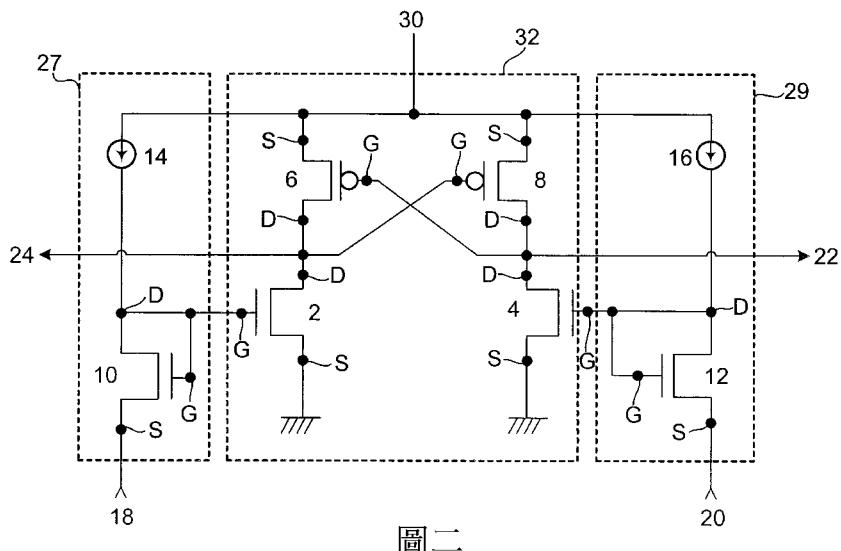
10.

15.

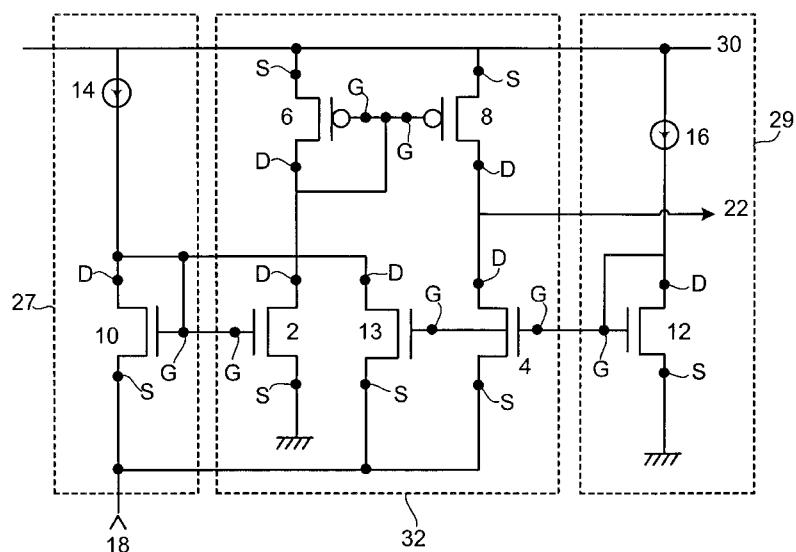


圖一

(6)

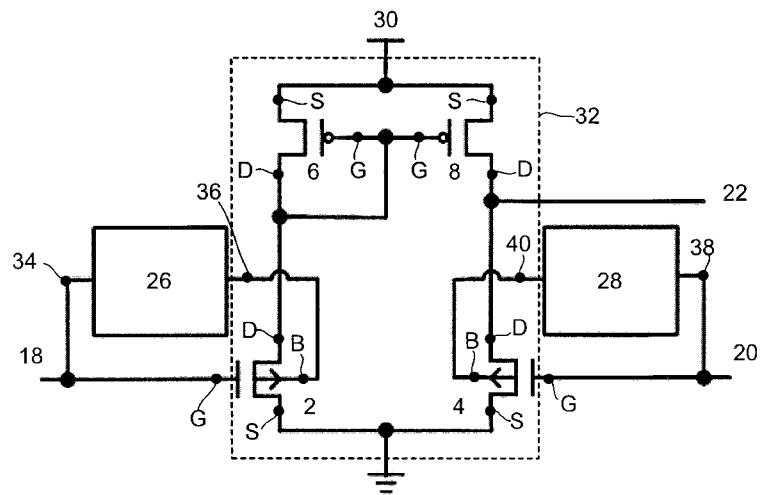


圖二

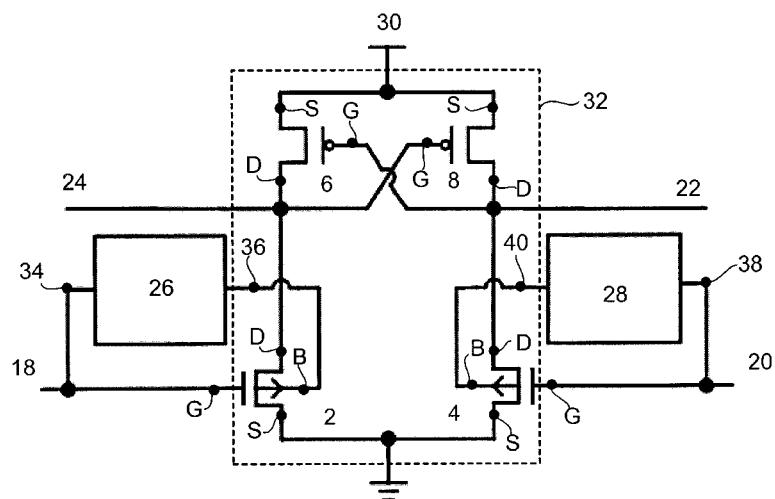


圖三

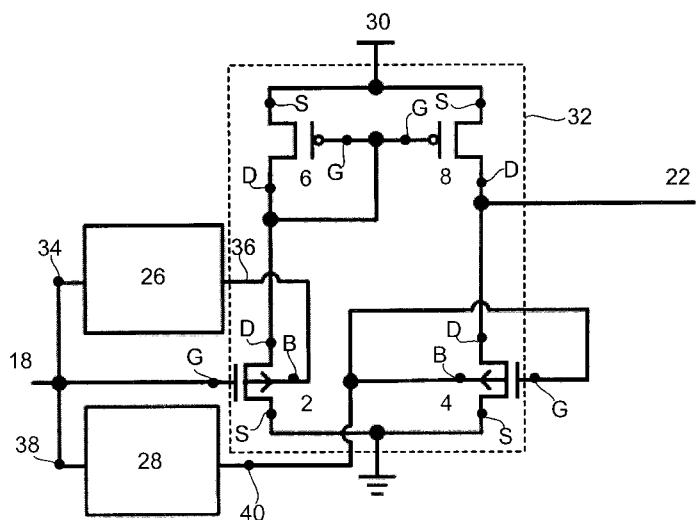
(7)



圖四



圖五



圖六