

中華民國專利公報 [19] [12]

[11]公告編號：386648

[44]中華民國 89 年 (2000) 04 月 01 日

新型

全 7 頁

[51] Int.Cl⁰⁶: H01L23/60

[54]名稱：雙矽控整流器型之抗靜電保護電路

[21]申請案號：083216677

[22]申請日期：中華民國 83 年 (1994) 11 月 21 日

[72]創作人：

柯明道
吳重雨
李中元
柯宗義

台南縣歸仁鄉西埔村大埔十一號
新竹市博愛街七十五之一號
桃園縣中壢市龍門街一七八巷三弄十一號
新竹市民享街一五九巷十二號

[71]申請人：

聯華電子股份有限公司

新竹科學工業園區工業東三路三號

[74]代理人：詹銘文 先生

1

2

[57]申請專利範圍：

1. 一種雙矽控整流器型之抗靜電保護電路，適用於一第一型半導體基底上；該保護電路耦合於輸入/輸出緩衝墊片，用以將相對於高電壓電源和低電壓電源之正負極性靜電予以放電；該保護電路包括分別具有陽極、陰極、陽極閘極和陰極閘極之第一矽控整流器結構和第二矽控整流器結構；其特徵在於：該第一矽控整流器結構、該輸入/輸出緩衝墊片和該第二矽控整流器結構係依序以一第一方向配置於該基底上；該第一矽控整流器結構包括：至少一第一第二型摻雜井形成於該基底中，其中，配置複數第二型摻雜區依該第一方向延伸並耦合該輸入/輸出緩衝墊片形成該陰極電極；以及至少一第二型摻雜區配置於該等第一型摻雜區之間，依該第一方向延伸並耦合該低電壓電源形成該陰極閘極；至少一第二第二型摻雜井形成於該基底

中，以環形包圍該等第一第二型摻雜井，其中具有至少一第二型摻雜區耦合該高電壓電源形成該陽極電極；

至少一第一型摻雜區形成於該基底中，以與該第二第二型摻雜井緊鄰方式配置，並耦合該高電壓電源形成該陽極閘極；

該第二矽控整流器結構包括：

複數第三第二型摻雜井形成於該基底中並以該第一方向延伸，其中，配置有至少一第一型摻雜區依該第一方向延伸並耦合該低電壓電源形成該陰極電極，以及至少一第二型摻雜區緊鄰該等第一型摻雜區配置並耦合該低電壓電源形成該陰極閘極；

至少一第四第二型摻雜井形成於該等第三第二型摻雜井之間之該基底中並依該第一方向延伸，其中具有至少一第二型摻雜區依該第一方向延伸並耦合該輸入/輸出緩衝墊片形成該陽極電極；

至少一第一型摻雜區形成於該基底中，以環形包圍該等第三第二型摻雜井和該等第四第二型摻雜中，並耦合該高電壓電源形成該陽極閘極；以及該等第一第二型摻雜井和該等第二第二型摻雜井係緊鄰配置；並且該等第三第二型摻雜井和該等第四第二型摻雜井係緊鄰配置。

2.如申請專利範圍第1項所述之雙矽控整流器型之抗靜電保護電路，其中，該第一型半導體基底係N型矽基底；該等第二型摻雜井係P型井區；該等第一型摻雜區係濃摻雜N⁺擴散區；以及該等第二型摻雜區係濃摻雜P⁺擴散區。

3.如申請專利範圍第1項所述之雙矽控整流器型之抗靜電保護電路，其中，該第一型半導體基底係P型矽基底；該等第二型摻雜井係N⁺型井區；該等第一型摻雜區係濃摻雜P⁺擴散區；以及該等第二型摻雜區係濃摻雜N⁺擴散區。

圖式簡單說明：

第一圖是電路圖，繪示一抗靜電保護電路。

第二圖是剖面圖，繪示依照第一圖電路形成於一半導體基底內之結構。

第三圖是電路圖，繪示依照第二圖之結構所產生寄生鎖住效應之電路。

5. 第四圖A和第四圖B是上視圖，繪示依照本發明一較佳實施例之結構。

第五圖是剖面圖，繪示依照第四圖之結構沿I-I方向之剖面。

第六圖是剖面圖，繪示依照第四圖之結構沿II-II方向之剖面。

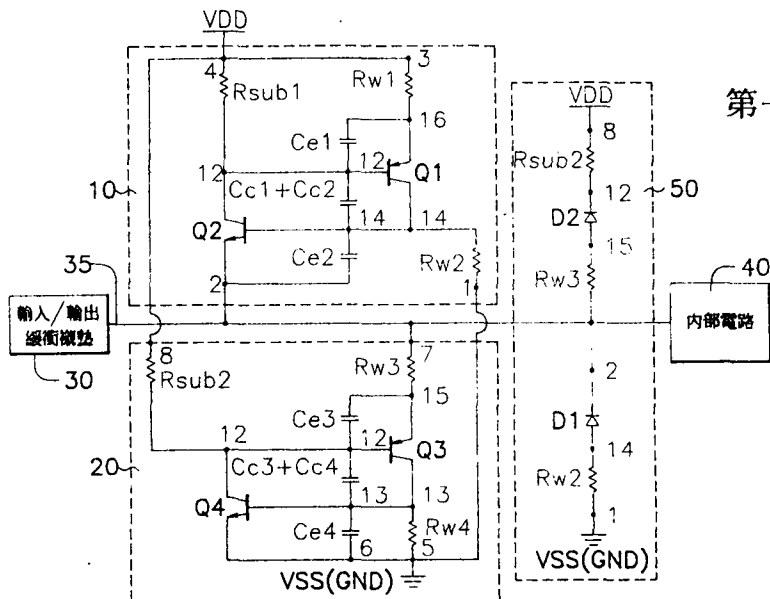
第七圖繪示依照第四圖之結構產生寄生鎖住效應之直流特性曲線圖。

第八圖繪示依照第四圖結構之直流切換電位和電流與摻雜井間距的關係圖。

第九圖繪示依照第四圖結構之觸發電位與摻雜井間距之關係圖。

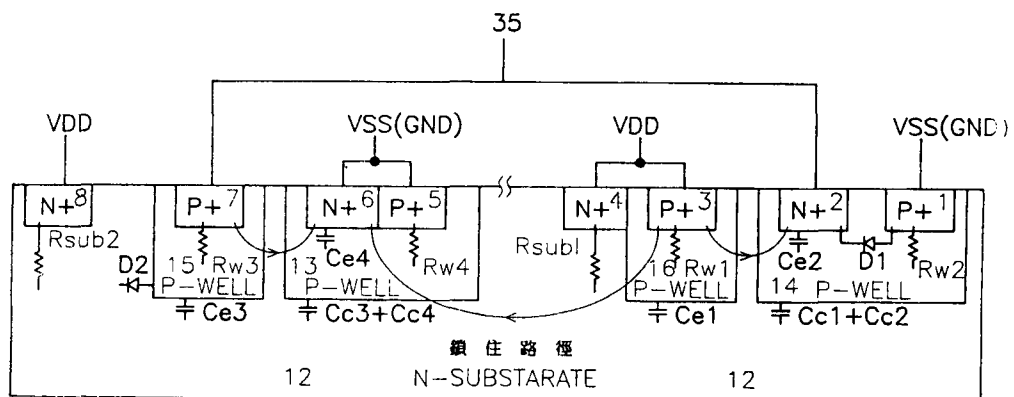
第十圖繪示依照第四圖結構之人體模式故障臨界電位與摻雜井間距之關係圖。

20. 第十一圖繪示依照第四圖結構之機械模式故障臨界電位與摻雜井間距之關係圖。

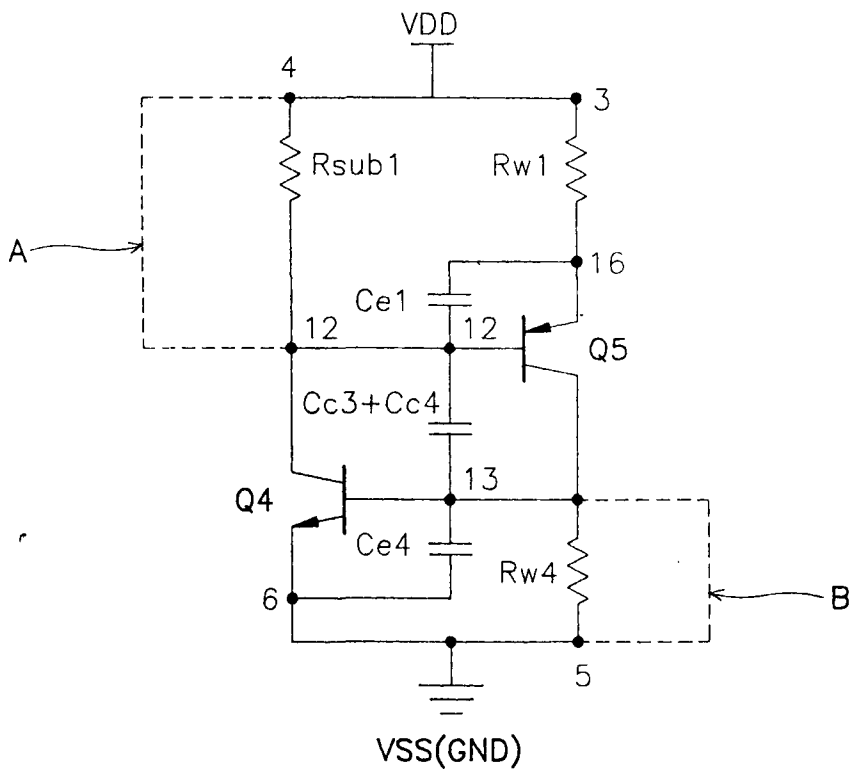


第一圖

(3)

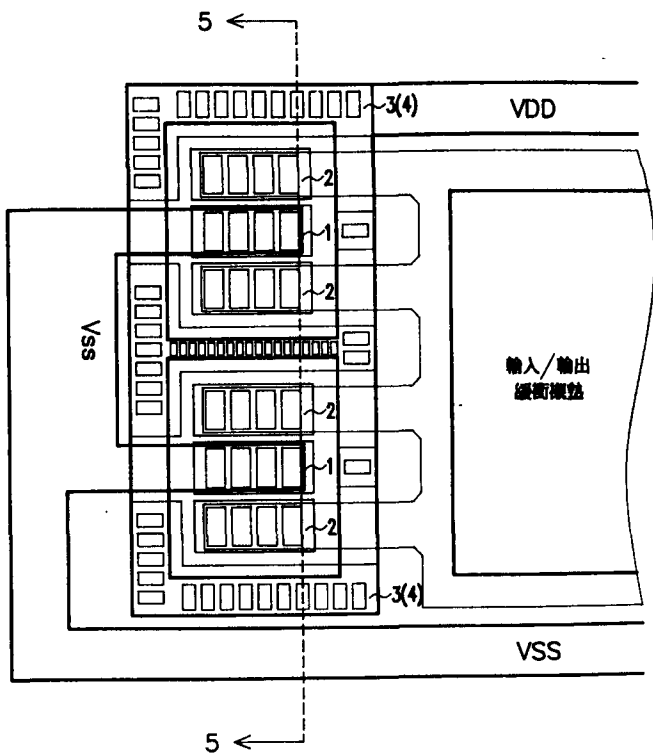


第二圖



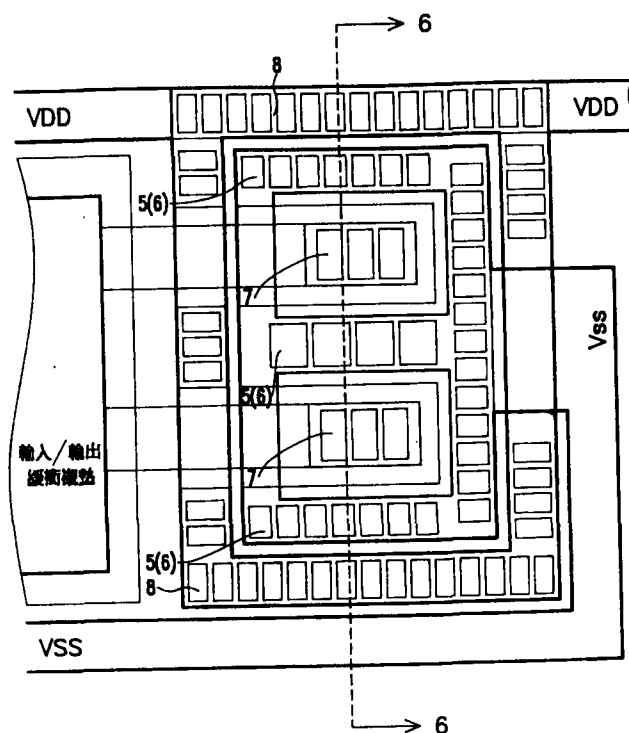
第三圖

(4)

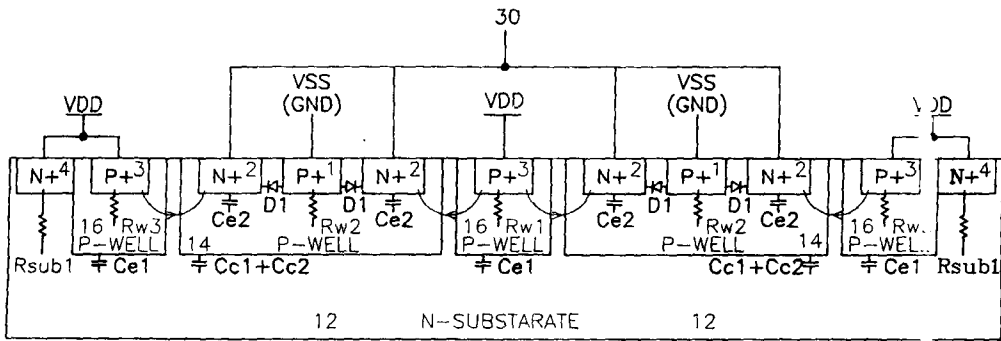


第四圖 a

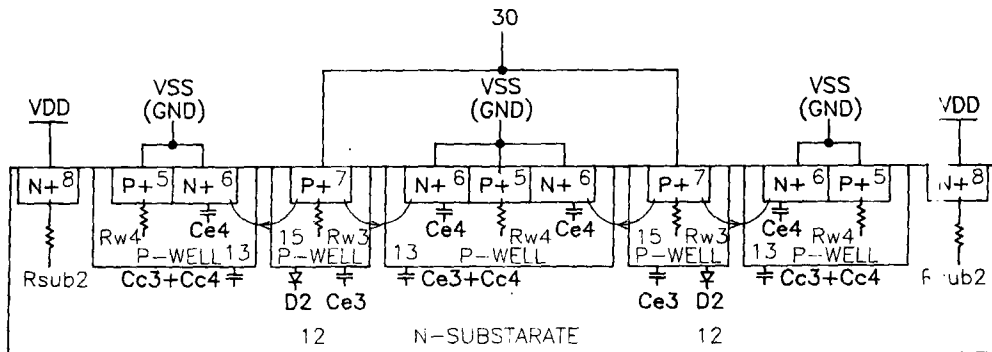
第四圖 b



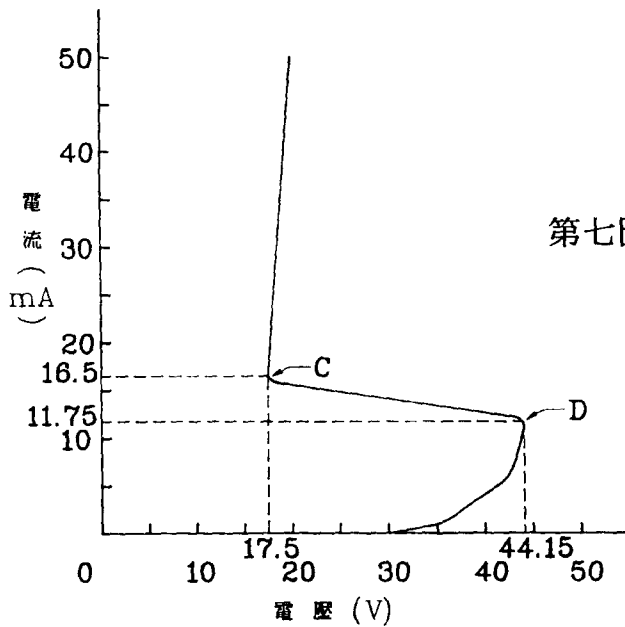
(5)



第五圖

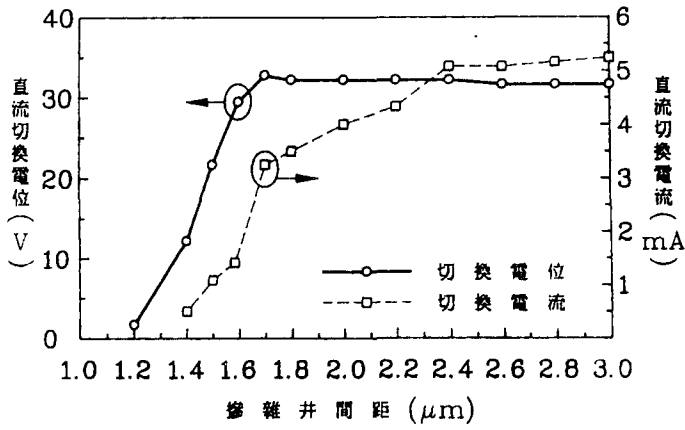


第六圖



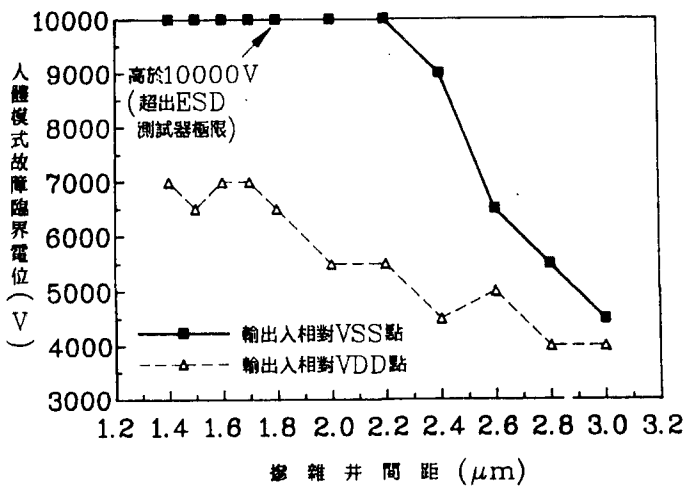
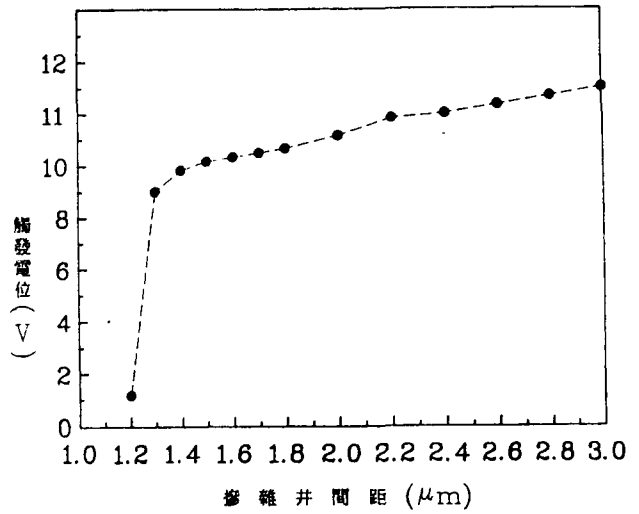
第七圖

(6)

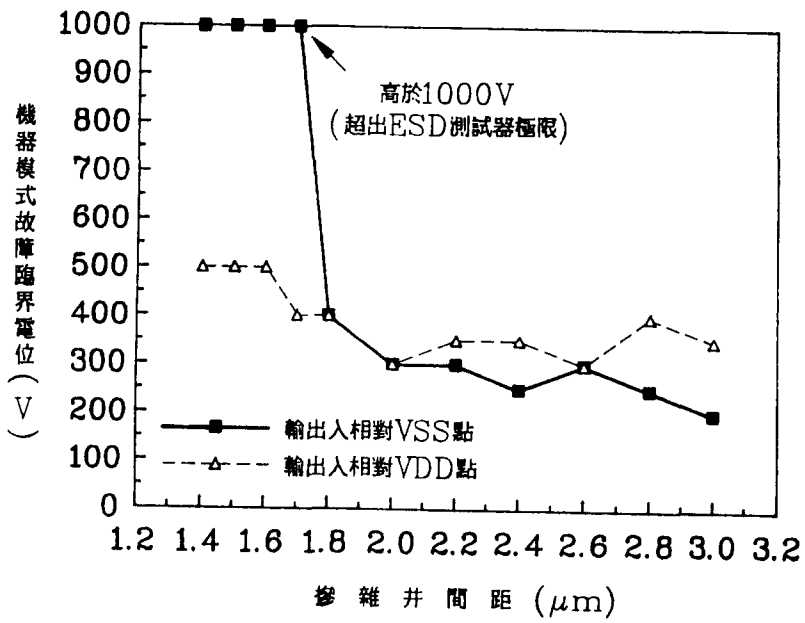


第八圖

第九圖



第十圖



第十一圖

