

積體電路之靜電放電防護設計

ESD Protection Design in CMOS Integrated Circuits

柯明道教授 / 彭政傑* / 洪根剛* / 李健銘*

交通大學電子研究所 奈米電子與晶片系統實驗室
Nanoelectronics and Gigascale Systems Laboratory
Institute of Electronics
National Chiao-Tung University, Hsinchu, Taiwan
mdker@ieee.org

* 晶焱科技公司
Amazing Microelectronic Corp., Hsinchu, Taiwan.

Outlines

1. Introduction to ESD (Electrostatic Discharge) (柯明道講師)
2. Industrial Standards on ESD Events and Testing (柯明道講師)
3. Design Concepts of On-Chip ESD Protection (柯明道講師)
4. Process Issues on ESD Robustness of CMOS IC (彭政傑講師)
5. Circuit Issues on ESD Robustness of CMOS IC (彭政傑講師)
6. Whole-Chip ESD Protection Scheme (彭政傑講師)
7. ESD Protection in High-Voltage CMOS IC (洪根剛講師)
8. CDM ESD Protection (洪根剛講師)
9. Case Study of Recent ESD Papers (洪根剛講師)
10. ESD Protection Design for RF Circuits (李健銘講師)
11. System Level ESD Issues (李健銘講師)

5月4日 — 柯明道 教授 5月11日 — 彭政傑 講師
5月18日 — 洪根剛 講師 5月25日 — 李健銘 講師