



邀請函

柯明道 教授您好，

誠摯的邀請您至本公司講授 ESD 元件退化的相關議題，活動相關資訊如下：

主 講 人：ESD 產學聯盟 計畫主持人柯明道教授

活動日期：中華民國 104 年 4 月 29 日 下午 4 點～6 點

演講講題：積體電路與微電子系統之靜電放電防護設計

ESD Protection Design for Integrated Circuits and Microelectronic Systems

講題大綱：1、ESD Standards and Failure Modes.

2、Chip-Level ESD Protection.

3、System-Level ESD Protection.

敬請光臨指導

新能微電子股份有限公司

胡國強 敬邀

104 年 4 月 28 日

ESD Protection Design for Integrated Circuits and Microelectronic Systems (積體電路與微電子系統之靜電放電防護設計)

柯明道教授 (Prof. Ming-Dou Ker), *IEEE FELLOW*



國立交通大學
National Chiao Tung University

交通大學 電子研究所

Institute of Electronics

National Chiao-Tung University, Hsinchu, Taiwan

mdker@iee.org

Prof. Ker

April 29, 2015

1

Outline

靜電放電 (electrostatic discharge, ESD) 是造成大多數的電子元件或電子系統故障與損壞的主要因素。靜電放電的產生多是由於人為因素所形成，但又很難避免。例如電子元件或系統在製造、生產、組裝、測試、存放和搬運等的過程中，靜電會累積在人體、儀器及儲放設備等之中，甚至在電子元件本身也會累積靜電，而人們在不知情的情況下，使這些物體相互接觸，因而形成了一放電路徑，使得電子元件或系統遭到靜電放電的破壞。這種破壞會導致電子產品以及電腦系統工作不正常或永久性的毀壞。隨著積體電路的廣泛應用，越來越多工具、機器、車輛、家電用品、IOT(物聯網)等身邊週遭物品與工具都有使用在內，當積體電路因靜電放電而故障或損壞時，將會造成生活上的不便甚至造成生命安全的威脅。本技術演講，介紹靜電放電防護技術的發展與趨勢，提供正確的靜電放電防護觀念與方法，協助產業研發人員在成本考量之前提下，亦能有效提昇電子產品的可靠度與競爭力。

1. ESD Standards and Failure Modes.
2. Chip-Level ESD Protection.
3. System-Level ESD Protection.

Prof. Ker

2