



2017 TSIA 半導體獎：博士研究生
2017 TSIA AWARD FOR DOCTORAL GRADUATE STUDENTS

國立交通大學電子研究所 **戴嘉岑** 君，參加本會舉辦之
「2017 TSIA半導體獎：博士研究生」競賽活動，表現優異。
特頒此狀 以資鼓勵

This award certificate is granted in recognition of the excellent contribution of Chia-Tsen Dai from Institute of Electronics, National Chiao Tung University as the winner for the 2017 TSIA Award for doctoral graduate students.

台灣半導體產業協會
Taiwan Semiconductor Industry Association

理事長
Chairman

盧超群 *Michael Lu*

中華民國 一〇六 年 四 月 六 日

The logo features the acronym 'TSIA' in a bold, dark blue font. A yellow arc curves under the 'S' and 'I'. Above the 'I' is a yellow grid-patterned circle. To the right, the year '2017' is in purple, and '半導體獎' is in a dark purple font below it. The background is a light blue gradient with white stars and abstract white and blue wave patterns.

TSIA 2017
半導體獎

2017 TSIA 半導體獎：博士研究生
2017 TSIA AWARD FOR DOCTORAL GRADUATE STUDENTS

戴嘉岑 Chia-Tsen Dai

2017 TSIA 半導體獎

2017 TSIA AWARD FOR DOCTORAL GRADUATE STUDENTS

博士研究生

獎項介紹

「TSIA 半導體獎」是台灣半導體產業協會於 2014 年起，為了獎勵國內積極從事半導體之學術研究、發明或致力投入產業合作並有具體貢獻者而設立。

此獎項之得獎人由本會遴選委員會評選，遴選委員由在半導體領域已有卓越成就之學者、專家及產業領導者擔任。

今年具博士學位之新進人員半導體獎由交通大學陳柏宏博士及成功大學高國興博士獲獎；博士研究生半導體獎得獎者，分別由台大、交大、清大、成功、中山等校 10 位博士班同學獲獎，本會期許得獎人以成為台灣半導體產業優秀貢獻者為目標，再接再厲，為台灣半導體產業之永續發展而戮力前進。

贊助單位：理監事公司

力成科技股份有限公司
力晶科技股份有限公司
工業技術研究院
日月光半導體製造股份有限公司
世界先進積體電路股份有限公司
世紀民生科技股份有限公司
立錡科技股份有限公司
台灣積體電路製造股份有限公司
矽品精密工業股份有限公司

南亞科技股份有限公司
凌陽科技股份有限公司
凱鈺科技股份有限公司
華邦電子股份有限公司
鈺創科技股份有限公司
鉅晶電子股份有限公司
漢民科技股份有限公司
聯發科技股份有限公司
聯華電子股份有限公司

• 以上順序依公司筆劃順序排列





戴嘉岑 Chia-Tsen Dai

國立交通大學 電子研究所

獲獎摘要

戴嘉岑先生於 2012 年在交通大學電子研究所開始攻讀博士學位，研究題目專注於「積體電路之靜電放電防護設計與門鎖效應防制研究」，提出高持有電壓矽控整流器 (HHVSCR) 堆疊架構應用於高壓積體電路之靜電放電防護，不僅能避開製程複雜度所導致的可靠度問題，也能針對不同操作電壓調整堆疊個數以符合靜電放電防護設計窗口，大幅減少佈局面積，並由實驗結果驗證其良好之靜電放電防護能力。另有高壓製程佈局結構之門鎖效應 (Latchup) 防制研究，藉由針對各種不同的元件結構及佈局參數對於門鎖效應敏感度的相互關係進行量測分析，可評估萃取出適用於高壓積體電路中門鎖效應防制的佈局準則。戴君的研究成果皆發表於一流之 IEEE 期刊或國際知名學術會議。藉由戴君的研究論文在 IEEE 知名期刊上陸續發表，吸引國際研究單位的重視，歐洲比利時的國際微電子研究中心 (imec) 特地邀請戴君至 imec 進行訪問研究，於 2016 年 7 月至 12 月期間前往，研究主題為「鰭式電晶體 (FinFET) 製程之門鎖效應防制研究」，研究成果已被知名國際學術會議接受並即將發表。

重要學術著作

(A) Referred Journal Papers:

1. **Chia-Tsen Dai** and M.-D. Ker, "ESD protection design with stacked high-holding-voltage SCR for high-voltage pins in a battery-monitoring IC," *IEEE Trans. on Electron Devices*, vol. 63, no. 5, pp. 1996-2002, May 2016.
2. **Chia-Tsen Dai** and M.-D. Ker, "Optimization of guard ring structures to improve latchup immunity in an 18 V DDDMOS process," *IEEE Trans. on Electron Devices*, vol. 63, no. 6, pp. 2449-2454, Jun. 2016.

(B) International Conference Papers:

1. **Chia-Tsen Dai**, P.-Y. Chiu, M.-D. Ker, F.-Y. Tsai, Y.-H. Peng, and C.-K. Tsai, "Failure analysis on gate-driven ESD clamp circuit after TLP stresses of different voltage steps in a 16-V CMOS process," in *Proc. IEEE International Symposium on Physical and Failure Analysis of Integrated Circuits*, 2012.
2. **Chia-Tsen Dai** and M.-D. Ker, "Investigation on safe operating area and ESD robustness in a 60-V BCD process with different deep p-well test structures," in *Proc. IEEE International Conference on Microelectronic Test Structures*, 2013.
3. **Chia-Tsen Dai** and M.-D. Ker, "Study on ESD protection design with stacked low-voltage devices for high-voltage applications," in *Proc. International Reliability Physics Symposium*, 2014.
4. **Chia-Tsen Dai** and M.-D. Ker, "ESD protection design with stacked low-voltage devices for high-voltage pins of battery-monitoring IC," in *Proc. IEEE International SOC Conference*, 2015.

5. **Chia-Tsen Dai**, S.-H. Chen, D. Linten, M. Scholz, G. Hellings, R. Boschke, J. Karp, M. Hart, G. Groeseneken, M.-D. Ker, A. Mocuta, and N. Horiguchi, "Latchup in bulk FinFET technology," accepted by *International Reliability Physics Symposium*, 2017.

指導教授

柯明道 教授

現職：國立交通大學 / 電子工程學系特聘教授

學歷：國立交通大學 / 電子研究所博士

經歷：◦ 國立交通大學 / 光電學院院長

◦ 科技部「奈米國家型科技計畫」執行長

◦ Editor, *IEEE Trans. on Device and Materials Reliability*

◦ 行政院傑出科技貢獻獎 (2015年)



www.tsia.org.tw